

Ústav radioelektroniky
Vysoké učení technické v Brně



Polovodičové paměti

Mikroprocesorová technika a embedded systémy

Přednáška 9

doc. Ing. Tomáš Frýza, Ph.D.

listopad 2012

Obsah přednášky

Dělení polovodičových pamětí

Paměti typu ROM

- Paměti EPROM

- Paměti EEPROM

- Sériové paměti EEPROM

- Paměti typu Flash

Paměti typu RAM

- Statické paměti RAM

- Dynamické paměti RAM

Obsah přednášky

Dělení polovodičových pamětí

Paměti typu ROM

Paměti EPROM

Paměti EEPROM

Sériové paměti EEPROM

Paměti typu Flash

Paměti typu RAM

Statické paměti RAM

Dynamické paměti RAM

Dělení polovodičových pamětí

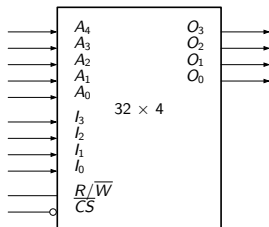
- ▶ Polovodičové paměti lze jednak dělit podle náročnosti operace čtení/zápis:
 - ▶ Paměti ROM (Read Only Memory):
 - ▶ jsou určeny pro aplikace s převahou operace čtení. Zpravidla jen jedna operace zápisu a to při výrobě paměťové součástky,
 - ▶ případný zápis během funkce paměti je výrazně komplikovanější než operace čtení,
 - ▶ všechny paměti typu ROM si svůj obsah pamatují i po odpojení napájecího napětí (tzv. "nonvolatile" paměti).
 - ▶ Paměti RWM (Read Write Memory):
 - ▶ obecně libovolné paměti, ze kterých se může číst i zapisovat se shodnou náročností.
 - ▶ Kombinované paměti:
 - ▶ WOM (Write Only Memory), WORM (Write Once Read many times Memory) – CD ROM, . . .

Dělení polovodičových pamětí

- ▶ Další dělení polovodičových pamětí je podle typu přístupu k datům:
- ▶ Paměti RAM (Random Access Memory):
 - ▶ doba čtení i zápisu je shodná pro všechna slova v paměti, tj. doba vykonání operace není závislá na fyzické poloze slova v paměti,
 - ▶ tyto paměti se dále dělí na statické – data jsou uchována pokud je přítomno napájení a dynamické – data je potřeba periodicky obnovovat (tzv. refresh).
- ▶ Paměti SAM (Sequential Access Memory):
 - ▶ doba přístupu závisí na pozici adresované buňky, tj. mnohem delší než u RAM. Nalezení konkrétního slova předchází projití všech slov předešlých (mag. páska, disk, ...).
- ▶ Paměti se speciálními způsoby přístupu:
 - ▶ paměť typu fronta, paměť typu zásobník, ...

Základní paměťové operace

- ▶ Přes rozdílnou strukturu, příp. použitou technologií výroby, obsahují obecné paměťové součástky následující signály:
 - ▶ Adresní sběrnice:
 - ▶ adresní vstupy A_n specifikují pozici čtení/zápisu.
 - ▶ Datová sběrnice:
 - ▶ čtená data se vysílají na datové výstupy O_n ,
 - ▶ data pro zápis jsou přítomna na datových vstupech I_n .
 - ▶ Řídící sběrnice:
 - ▶ řídicí signál R/\overline{W} volí operaci čtení nebo zápisu,
 - ▶ řídicím signálem \overline{CS} (Chip Select) lze aktivovat konkrétní součástku.



Obrázek: Schématická značka obecné paměťové součástky.

Obsah přednášky

Dělení polovodičových pamětí

Paměti typu ROM

- Paměti EPROM

- Paměti EEPROM

- Sériové paměti EEPROM

- Paměti typu Flash

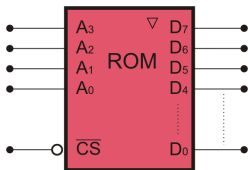
Paměti typu RAM

- Statické paměti RAM

- Dynamické paměti RAM

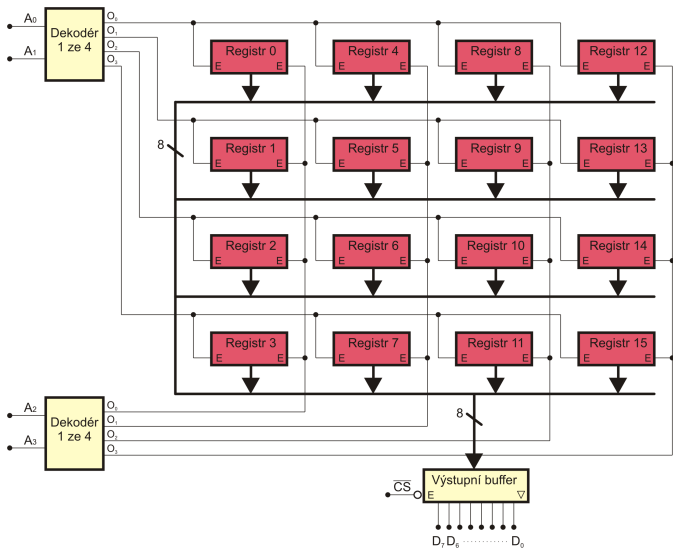
Paměti typu ROM

- ▶ Paměti typu ROM (Read Only Memory) jsou určeny pro aplikace, ve kterých jsou data uložena trvale, nebo jsou měněna jen vyjíměčně:
 - ▶ program v mikropočítačích, kalkulačky, automobily, firmware, tabulky geometrických funkcí, domácí technika, . . . ,
 - ▶ obsah paměti je zachován i po odpojení napájení ("nonvolatile"),
 - ▶ během běžného provozu, žádná nová data nemohou být do paměti zapsána, pouze z ní čtena,
 - ▶ některé paměti ROM mohou být naprogramovány pouze jednou (OTP – One Time Programable), jiné mohou být smazány a přeprogramovány.



Obrázek: Schématická značka paměti ROM.

Zjednodušená vnitřní struktura paměti ROM



Obrázek: Vnitřní struktura paměti ROM.

Popis vnitřní struktury paměti ROM

- ▶ Každý registr obsahuje určitý počet paměťových buněk, který je roven šířce paměťového slova (např. 8 bitů).
- ▶ Registry jsou uspořádány do čtvercové matice, což je typické pro polovodičové paměťové čipy.
- ▶ Pozice každého registru lze snadno specifikovat pomocí řádků a sloupců, resp. podle dvou povolovacích signálů.
 - ▶ Např.: Výběr registru 2: 3. řádek, 1. sloupec.
- ▶ Adresa pro výběr registru je dekodována v dekodérech řádku a sloupce:
 - ▶ adresní bity A_0 , A_1 aktivují (pomocí signálu Enable) jednu registrovou řadu,
 - ▶ adresní bity A_2 , A_3 aktivují jeden registrový sloupec, tj. pouze jeden registr je zpřístupněn oběma řídicími signály.

Zjednodušená vnitřní struktura paměti ROM

Tabulka: Funkce dekodéru sloupce.

Adresa A1:0	Výběr sloupce
0b00	$O_0 = 1, O_{1,2,3} = 0$, výběr prvního sloupce
0b01	$O_1 = 1$, druhý sloupec
0b10	$O_2 = 1$, třetí sloupec
0b11	$O_3 = 1$, čtvrtý sloupec

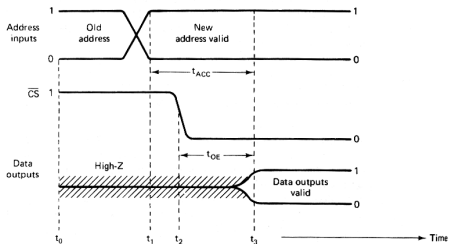
- ▶ Celou součástí prochází 8bitová interní datová sběrnice, na kterou se přenáší čtená data z konkrétního registru.
- ▶ Data ze sběrnice jsou uchována ve výstupním bufferu, odkud jsou řídicím signálem $\overline{CS} = 0$ přenesena na datové výstupy D7:0.
- ▶ V případě, že povolovací signál $\overline{CS} = 1$, jsou výstupní piny ve stavu vysoké impedance.

Časování paměti ROM

- ▶ Důležitým parametrem paměťové součástky je doba přístupu t_{ACC} (Access time), která specifikuje za jak dlouho se na výstupech objeví adresovaná data:
 - ▶ $t_{AAC} = 30$ až 90 ns (ROM s bipolární technologií),
 - ▶ $t_{AAC} = 200$ až 900 ns (ROM s unipolární technologií).
- ▶ Druhým důležitým parametrem je doba mezi aktivací výstupního bufferu po přítomnost platných dat na výstupu t_{OE} (Output enable time):
 - ▶ $t_{OE} = 20$ ns (bipolární technologie),
 - ▶ $t_{OE} = 25$ až 100 ns (unipolární technologie).

Časování paměti ROM

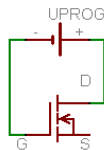
- ▶ V čase t_0 je na adresní sběrnici předchozí adresa. $\overline{CS} = 1$ a výstupní signály jsou ve stavu vysoké impedance.
- ▶ t_1 – nová, aktuální adresa; proces dekódování a výběr registru.
- ▶ t_2 – $\overline{CS} = 0$; aktivace výstupního bufferu.
- ▶ t_3 – na datovém výstupu jsou přítomna platná data.



Obrazek: Význam parametrů t_{ACC} a t_{OE} .

Mazatelné a programovatelné paměti ROM (EPROM)

- ▶ Paměti EPROM (Erasable Programmable ROM) mohou být mazány a přeprogramovány uživatelem.
- ▶ Jedná se o paměť typu nonvolatile; naprogramovaná data mohou být uchována "navždy".
- ▶ Paměťová buňka EPROM je tvořena MOS tranzistorem s plovoucím hradlem (žádné elektrické připojení).
- ▶ V normálním stavu je tranzistor zahrazen, což reprezentuje log. 1.



Obrázek: Programování buňky EPROM.

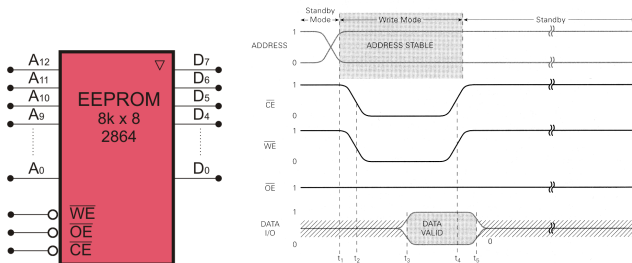
Programování a mazání paměti EPROM

- ▶ Přivedením vysokého napětí (10 až 25 V) mezi G a D na dobu cca 50 ms/byte způsobí injekci elektronů s vysokou energií do oblasti plovoucího hradla; elektrony zde zůstanou "uvězněny" i po odpojení napájení (není kudy by se náboj vybil); tranzistor je sepnut, tedy v log. 0.
- ▶ Mazání obsahu paměti EPROM se provádí ultrafialovým světlem, které dopadá na oblast hradla po dobu cca 15 až 20 min.
- ▶ UV záření způsobí optický proud elektronů z hradla do křemíkového substrátu, tj. odvede náboj a tranzistor se vrátí do stavu zahrazení, tedy do log. 1.
- ▶ Pouzdro součástky musí obsahovat okénko (jak jinak by se tam UV záření dostalo?) v keramickém pouzdru.
- ▶ Neexistuje způsob jak přivést záření k jednotlivým hradlům odděleně, tj. smaže se vždy celý obsah paměti; pak může být paměť přeprogramována.
- ▶ Označení 27xx: např. Intel 2732 NMOS technologie, kapacita $4k \times 8$, 5 V napájení při běžném použití.
- ▶ 23xx – paměti OTP.

Elektricky mazatelné paměti ROM (EEPROM)

- ▶ Paměti EEPROM odstraňují nevýhody EPROM (komplikovaný proces mazání a programování).
- ▶ Paměťová buňka je podobná buňce EPROM, ale obsahuje velmi tenkou vrstvu oxidu kolem G MOSFET tranzistoru; ta způsobuje "elektrickou mazatelnost".
- ▶ Princip programování je totožný jako u pamětí EPROM.
- ▶ Mazání se provádí napětím opačné polarity $-U_{PROG}$ mezi G a D. Dojde k odvedení náboje z hradla G a tranzistor se vrátí do zahrazeného stavu, tj. do log. 1.
- ▶ Na rozdíl od EPROM lze u EEPROM mazat a přeprogramovat jednotlivé byty odděleně. Při zápisu vnitřní logika nejprve smaže obsah daného bytu.
- ▶ Také rychlost zápisu je větší (5 ms/byte) než u EPROM (50 ms/byte).
- ▶ 1 Mb EEPROM vyžaduje přibližně $2 \times$ více křemíku než 1 Mb EPROM; způsobují to přídatné obvody, které vybírají jednotlivé byty pro mazání/zápis.
- ▶ Paměti EEPROM mají označení 28xx (např. Intel 2864, $8k \times 8$).

Zápis dat do paměti EEPROM



Obrázek: Schématická značka EEPROM a časový diagram zápisu dat.

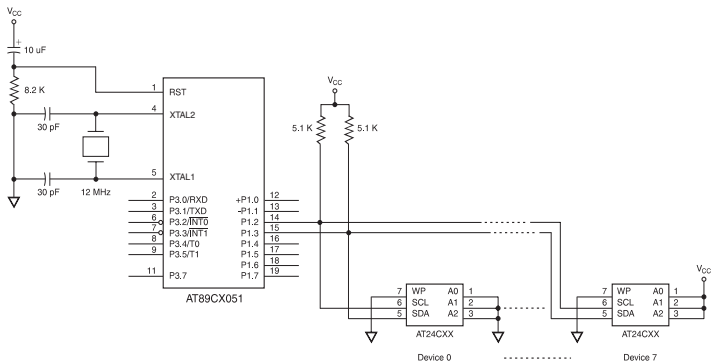
Tabulka: Význam řídicích signálů paměti EEPROM.

Funkce	\overline{CE}	\overline{OE}	\overline{WE}	Datové piny
Čtení	0	0	1	Výstupní data
Zápis	0	1	0	Vstupní data
Stand-by	1	x	x	Vysoká impedance

Sériové paměti

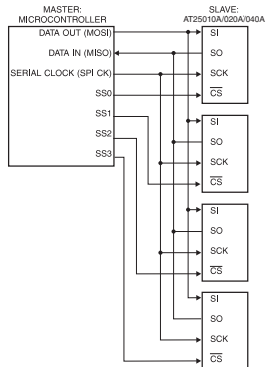
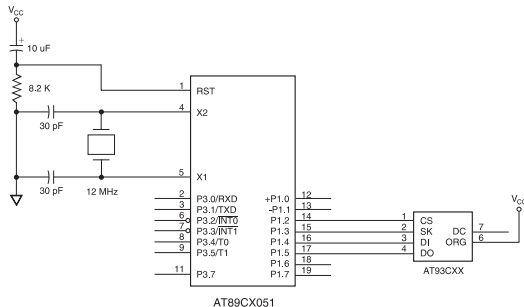
- ▶ Z důvodu ušetření adresních i datových pinů paměťové součástky se konstruují paměti se sériovou komunikací:
 - ▶ jednovodičové připojení, např.: DS2401,
 - ▶ sběrnice I2C (nejčastější), např.: AT24C01A,
 - ▶ sběrnice SPI, např.: AT25010A,
 - ▶ vyjímečně jiné, např. "3-wire" (SK – Serial Data Clock, DI – Serial Data Input, DO – Serial Data Output), . . .
- ▶ Využití v aplikacích, kdy rychlost zápisu/čtení není klíčová.
- ▶ Běžné hodnoty paměťových kapacit: 1 kbit až 1 Mbit u I2C a SPI, 1 kbit až 32 kbit u 3-wire.

Propojení sériové EEPROM s MCU



Obrázek: Propojení několika sériových pamětí s mikrokontrolérem pomocí I2C.

Propojení sériové EEPROM s MCU

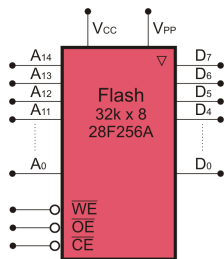


Obrázek: Propojení sériové paměti s MCU pomocí 3-wire a SPI.

Paměti typu Flash

- ▶ Paměti EPROM:
 - ▶ nonvolatile, krátká doba přístupu pro čtení (typ. 120 ns), vysoká kapacita, levné. Vyžadují vyjmutí ze zařízení při mazání a přeprogramování.
- ▶ Paměti EEPROM:
 - ▶ nonvolatile s krátkou dobou přístupu pro čtení, umožňují rychlé mazání a přeprogramování v systému po jednotlivých bytech. Mají nízkou kapacitu a vyžadují mnohem větší náklady než EPROM.
- ▶ Snaha o:
 - ▶ nonvolatile paměť s možností programování v systému, s vysokou kapacitou a nízkými náklady a s krátkou dobou přístupu (t_{ACC}) pro čtení,
 - ▶ splňují paměti Flash.
- ▶ Paměti Flash mají buňku podobnou jedno-tranzistorové verzi EPROM, ale jsou nepatrně větší.
- ▶ Obsahují tenčí vrstvu oxidu kolem hradla, což má za následek elektrickou mazatelnost; umožňují konstrukci pamětí s mnohem větší kapacitou než EEPROM.
- ▶ Finanční náklady na výrobu jsou podstatně nižší než u EEPROM, ale nedosahují hodnot EPROM.
- ▶ "Flash" označuje rychlost čtení a zápisu (typ. $10 \mu\text{s}/\text{byte}$) z/do paměti a jsou neustále vyvíjeny.
- ▶ Paměti je možné mazat celé (podobně jako EPROM); řádově ve 100kách ms (10tky min u EPROM), nebo po blocích.

Čtení a zápis do paměti Flash

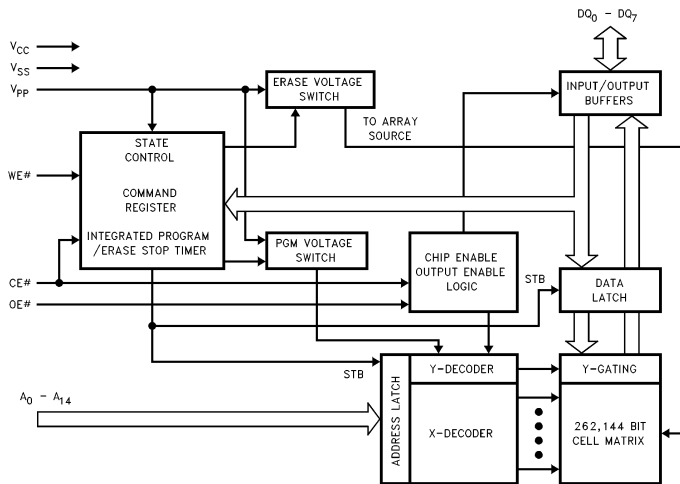


Tabulka: Význam řídicích signálů paměti Flash.

Funkce	\overline{CE}	\overline{OE}	\overline{WE}	Datové piny
Čtení	0	0	1	Výstupní data
Zápis	0	1	0	Vstupní data
Stand-by	1	x	x	Vysoká impedance

- ▶ Paměti Flash mají označení 28Fxx (např. Intel 28F256A, 32k×8).
- ▶ Pozn.: Součástka vyžaduje dvě napájecí napětí. Pro logické obvody = 5 V, pro mazání/program. = typ. 12 V. V případě, že $V_{PP} \leq 6,5 V$ není možné do paměti zapisovat, tj. z Flash ⇒ ROM.

Vnitřní struktura paměti Flash



Obrázek: Vnitřní struktura paměti 28F256A.

Typické aplikace pamětí ROM

- ▶ Firmware:
 - ▶ data a program mikroprocesorových systémů, spustitelných po zapnutí (BIOS u PC, ...)
- ▶ Tabulky dat:
 - ▶ hodnoty goniometrických funkcí (např. obvod MM4220BM), ...
- ▶ Datové převodníky:
 - ▶ binární kód na BCD (74185), ...
- ▶ Funkční generátory:
 - ▶ vyčítací tabulky např. s jednou periodou libovolného signálu (harmonický, obdélníkový, trojúhelníkový, pila, ...).
- ▶ USB disky.
- ▶ ...

Obsah přednášky

Dělení polovodičových pamětí

Paměti typu ROM

Paměti EPROM

Paměti EEPROM

Sériové paměti EEPROM

Paměti typu Flash

Paměti typu RAM

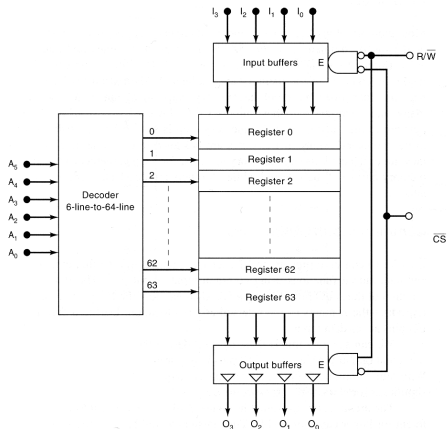
Statické paměti RAM

Dynamické paměti RAM

Paměti typu RAM

- ▶ Paměti RAM (Random Access Memory) umožňují přístup pro čtení/zápis ke všem pozicím za stejnou dobu.
- ▶ Slouží k dočasnému uložení programu i dat.
- ▶ Z důvodu častého přepisování obsahu při běhu programu je nutná vysoká přístupová rychlost.
- ▶ Paměti jsou volatile, tj. bez napájecího napětí jsou uložená data ztracena. Některé systémy obsahují záložní napájení (baterie) k zásobování součástky ve stand-by módu.
- ▶ Hlavní výhodou je stejná složitost operací pro čtení i zápis (na rozdíl od ROM).
- ▶ Paměti RAM jsou statické a dynamické.

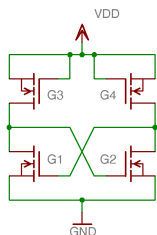
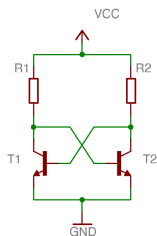
Architektura paměti RAM



Obrázek: Struktura paměti RAM.

- ▶ Zjednodušená představa RAM: skupina registrů s jedinečnou adresou:
 - ▶ typický počet buněk: 1k, 4k, 8k, 16k, 64k,
 - ▶ typická šířka slova: 1b, 4b, 8b,
 - ▶ kapacitu lze zvětšovat kombinací součástek.
- ▶ Ukázka: Kapacita 64×4:
 - ▶ dekodér pro výběr registru,
 - ▶ buffery pro vstup/výstup,
 - ▶ řídicí signály R/\overline{W} , \overline{CS} .

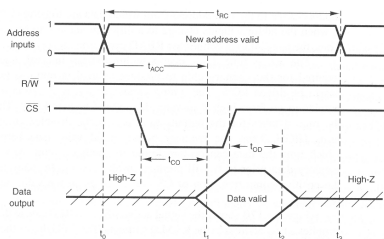
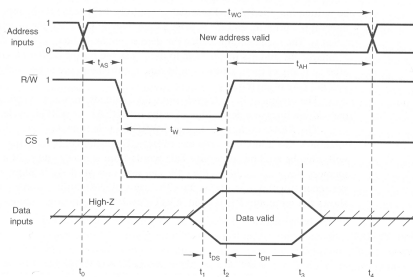
Statické paměti RAM (SRAM)



- ▶ Uchovávají informaci pokud je přítomno napájecí napětí.
- ▶ Používané technologie paměťových buněk:
 - ▶ bipolární (rychlé),
 - ▶ unipolární; nejpoužívanější NMOS nebo CMOS (výrazně vyšší kapacity),
 - ▶ kombinace nejlepších vlastností bipolární a unipolární technologie.
- ▶ Elementární buňka – klopný obvod, který udržuje požadovaný stav:
 - ▶ bipolár.: 2 tranzistory (velká plocha) + 2 odpory,
 - ▶ unipolár.: 4 tranzistory (menší plocha!).

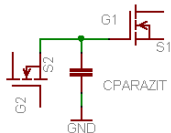
Čtení/zápis z/do paměti SRAM

- ▶ Nejčastější použití SRAM je jako interní paměť mikropočítačů z důvodu častého čtení/zápisu dat.



Obrázek: Typické časové průběhy zápisu $R/\overline{W} = 0$ a čtení $R/\overline{W} = 1$.

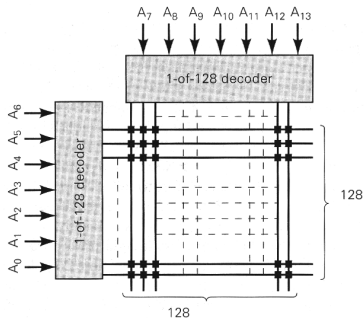
Dynamické paměti RAM (DRAM)



Obrázek: Paměťová buňka DRAM.

- ▶ DRAM jsou tvořeny MOS technologií a vyznačují se vysokou (!) kapacitou, nízkým odběrem a průměrnou rychlostí (použití v PC technice).
- ▶ Informace je uchovávána v podobě náboje v kapacitoru (řádově pF).
- ▶ Náboj má tendenci se vybíjet, což způsobuje ztrátu informace. Proto je nutný tzv. refresh, tj. opakovaný zápis dat.
- ▶ Pomocné obvody zvyšují složitost; přesto je paměťová buňka cca 4× jednodušší než u SRAM (důvod obrovské kapacity).
- ▶ Náklady na výrobu paměťové buňky cca 4 nižší než u SRAM.

Struktura DRAM



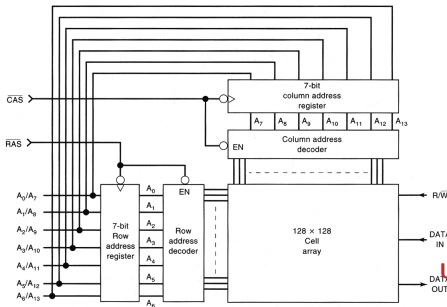
Obrázek: Principiální struktura paměti DRAM.

- ▶ Vnitřní struktura DRAM může být znázorněna jako pole buněk.

Ukázka DRAM 16k×1:

- ▶ každá buňka je identifikována řádkem a sloupcem v matici,
- ▶ zde je potřeba 7+7 adresních bitů/vodičů ($2^{14} = 16\,384$).
- ▶ Typické kapacity: 4M×1, 1M×4.
- ▶ Struktura se 4bitovým slovem je obdobná, jen každá pozice v matici adresuje skupinu buněk.
- ▶ Širší slova lze dosáhnout vhodnou kombinací součástek.

Multiplexování adresy



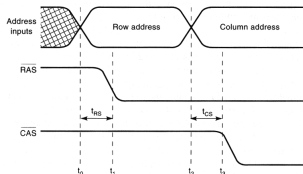
► Zvyšující počet adresních pinů:

- 16k×1 potřebuje 14 vstupů,
- 64k×1 potřebuje 16 vstupů,
- 1M×4 vyžaduje 20!

► Narůstající počet vstupů lze redukovat multiplexováním dvou adresních bitů na jeden vstup.

Ukázka DRAM 16k×1:

- uspořádání 128×128 buněk,
- adresa A₆ : 0 do "řádkového registru" pomocí řídicího signálu \overline{RAS} (Row-address strobe),
- A₁₃ : 7 pomocí \overline{CAS} (Column address strobe).

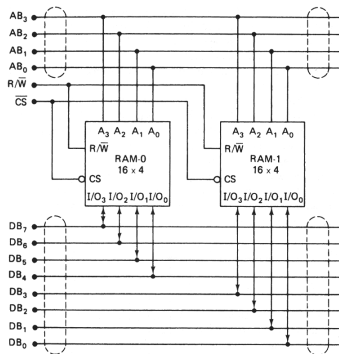


Zvětšení šířky paměťového slova

Příklad

Pomocí dvojice součástek SRAM 16×4 realizujte paměť s celkovou kapacitou 16×8 .

Řešení



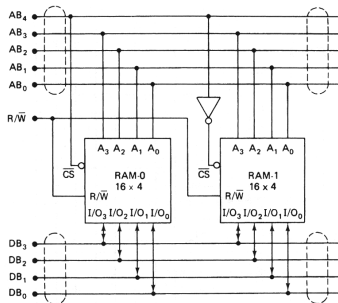
Obrázek: Zvětšení šířky paměťového slova.

Zvětšení počtu paměťových slov

Příklad

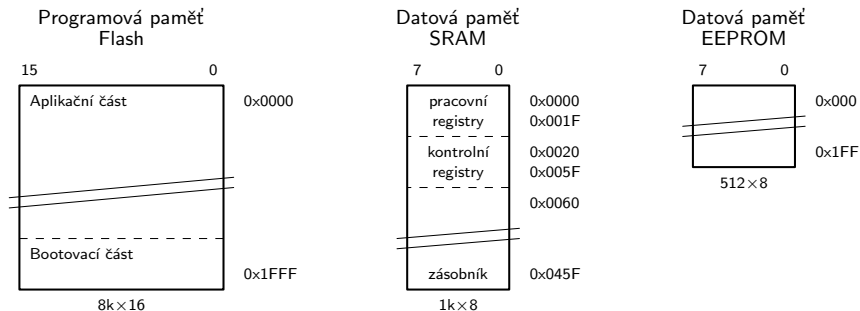
Pomocí dvojice součástek SRAM 16×4 , realizujte paměť s celkovou kapacitou 32×4 .

Řešení



Obrázek: Zvětšení počtu paměťových buněk.

Připomenutí: paměťový prostor ATmega16



Obrázek: Paměťový prostor mikrokontroléru ATmega16.