

Jednočipový mikropočítač

PIC12F629/675

Překlad originální dokumentace



Materiál vznikl v rámci projektu MŠMT - Podpora projektování elektronických systémů s mikroprocesory v českém jazyce na středních školách, který je řešen na Střední odborné škole a Středním odborném učilišti - COP Sezimovo Ústí. Je možné ho využít pro výuku odborných předmětů na školách v ČR. Pro potřeby studia je možné materiál kopírovat. Jakékoli komerční využití je zakázáno.

Autoři si práci na textu rozdělili následovně:

Ing. Bc. Jana Kadlecová dis. : překlad stran 1 - 30, 74 - 116, grafické zpracování celého textu

Ing. Vladimír Čebiš : překlad stran 31 - 73, odborná korektura celého textu

Zvláštní poděkování patří firmě MICROCHIP, Arizona, Chandler, USA a přímému mezinárodnímu zastoupení firmy Microchip pro ČR a SR - firmě MICRORISC s.r.o. Jičín za podporu uvedeného projektu a podporu výuky mikroprocesorové techniky na škole.

Symbolika textu

V textu je pomocí různého typu písma odlišen charakter terminologie.

- Slova psaná neproporcionálním písmem, zde `Courier New`, značí, že jde o instrukci Assembleru (`MOVWF`).
- Slova, která jsou vyznačena VELKÝM písmem označují typické registry nebo jde o zkratkové slovo (registr `OPTION`).
- Pojmenování, která se vztahují ke konkrétnímu předmětu, jsou psána s Velkým počátečním písmenem (čítač Watchdog, režim Sleep).
- Adresování `X <3:0>` odkazuje na bity 3 až 0 registru X.
- Jednoduchou uvozovkou je označena konkrétní hodnota, např. `'0'` – nulování bitu.

Ochrana duševního vlastnictví

Tento dokument je určen k nekomerčnímu využití. Veškeré komerční šíření, pořizování kopií nebo přebírání jakékoli části textu je bez předchozího souhlasu zakázáno.

Informace jsou zveřejněny bez ohledu na patenty třetích osob. Nároky na odškodnění na základě změn, chyb nebo vynechání jsou vyloučeny.

Veškeré použité registrované, obchodní a ochranné známky jsou majetkem jejich autorů nebo vlastníků a uvedením těchto známek nejsou zpochybněna autorská práva, vyplývající z vlastnictví uvedených známek.

Závaznost informací

Aktuálnost a správnost informací vychází z publikovaného katalogu společnosti Microchip č. 41190C, PIC12F629/675 Data Sheet, vydané r. 2003 společností Microchip.

V případě nesrovnalostí uvedených dat vyhledejte aktuální katalog společnosti Microchip nebo změnové listy – errata (informaci najdete na konci dokumentu).

Veškeré uvedené informace mají charakter doporučení a mohou být pozdějšími revizemi uvedeného katalogu změněny nebo doplněny.

Flash/CMOS 8bitový jednočipový mikropočítač s 8 vývody

Základní vlastnosti CPU na bázi architektury RISC

- Pouze 35 jednoduchých instrukcí
 - Všechny instrukce se vykonají během jediného cyklu, vyjma instrukcí větvení programu (dva cykly)
- Taktovací frekvence - DC – 20 MHz
- Doba vykonání instrukce – 200 ns
- Přerušení
- Osmiúrovňový HW zásobník
- Přímé, nepřímé a relativní adresování

Zvláštní vlastnosti součástky

- Volba vnitřního nebo vnějšího oscilátoru
 - Přesný vnitřní 4 MHz oscilátor s kalibrací $\pm 1\%$
 - Podpora vnějšího krystalového oscilátoru a rezonátoru
- Přejít z režimu Sleep do 5 μ s při obvyklém napětí 3,0 V
- Úsporný režim Sleep
- Široký rozsah pracovního napětí 2,0 V – 5,5 V
- Teplotní rozsah: s rozšířenou odolností součástky a pro průmyslové využití
- Reset po zapnutí napájecího napětí (POR) při nízkém napětí
- Vnitřní časovač pro zpoždění resetu (PWRT), vnitřní časovač pro rozběh krystal. oscilátoru
- Detekce poklesu napětí >20%
- Časovač Watchdog (WDT) s vlastním nezávislým RC oscilátorem
- Vstup MCLR s konfigurovatelným použitím
- Přerušení změnou na vstupu
- Vlastní programovatelné slabé napětí pull-up
- Programovatelná ochrana kódu proti vyčtení
- Velmi odolné buňky FLASH/EEPROM
 - 100 000 zápisových cyklů do paměti Flash
 - 1 000 000 zápisových cyklů do paměti EEPROM
 - Doba uchování dat v paměti EEPROM: >40 let

Vlastnosti v úsporných režimech

- Spotřeba proudu v režimu Standby: 1 nA při napájení 2,0 V
- Pracovní režim: - 8,5 μ A při napájení 2,0 V, 32 kHz
 - 100 μ A při napájení 2,0 V, 1 MHz
- Napájení časovače Watchdog: - 300 nA při napájení 2,0 V
- Napájení časovače oscilátoru: - 4 μ A při napájení 2,0 V, 32 kHz

Charakteristika periferií

- 6 univerzálních vstupních/výstupních vývodů
- Zvýšený mezní proud pro přímé připojení LED
- Modul analogového komparátoru s:
 - jedním analogovým komparátorem
 - regulovatelným modulem referenčního napětí (CVREF)
 - programovatelným vstupním multiplexerem
 - vnějším výstupem
- - A/D převodník (PIC12F675)
 - rozlišení 10 bitů
 - čtyřkanálový programovatelný vstup
 - vstupní referenční napětí
- Časovač Timer0: 8bitový čítač/časovač s 8 bitovou programovatelnou předděličkou
- Rozšířený časovač Timer1:
 - 16bitový čítač/časovač s předděličkou
 - Režim vstupu vnější branou
 - Možnost použití vývodů OSC1 a OSC2 pro oscilátor TIMER1, pokud je zvolen vnitřní taktovací oscilátor
- Programování v aplikaci (ICSPTM) prostřednictvím dvou vývodů

Zařízení	Programová paměť	Datová paměť		I/O	10b. A/D	Komparátory	Časovače 8/16 bitů
	FLASH (slov)	SRAM	EEPROM				
PIC12F629	1024	64	128	6	---	1	1/1
PIC12F675	1024	64	128	6	4	1	1/1

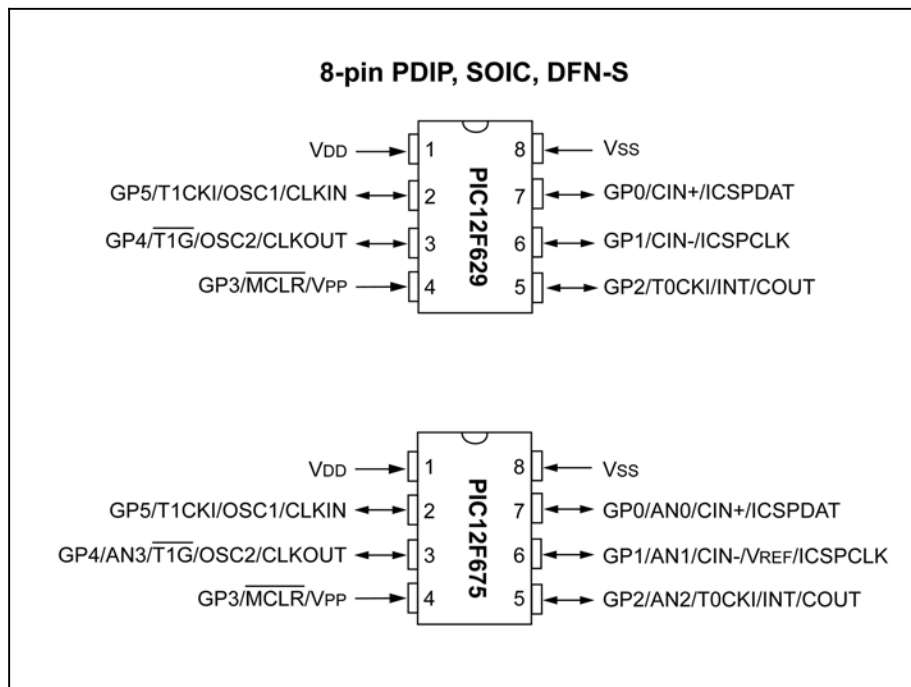
8vývodová 8bitová zařízení jsou chráněna americkým patentem společnosti Microchip č. 5847450. Další patenty ve Spojených státech nebo dalších státech mohou být vydány po datu publikace nebo mohou být v řízení.

Obsah

1.0.	Celkový popis	6
1.1.	Organizace paměťového prostoru	9
1.2.	Organizace programové paměti	9
1.3.	Organizace datové paměti	9
1.3.1.	Registry pro obecné použití	9
1.3.2.	Speciální funkční registry	10
1.3.2.1.	Registr STATUS	13
1.3.2.2.	Registr OPTION	14
1.3.2.3.	Registr INTCON	15
1.3.2.4.	Registr PIE1	16
1.3.2.5.	Registr PIR1	17
1.3.2.6.	Registr PCON	18
1.3.2.7.	Registr OSCCAL	18
1.4.	Registry PCL a PCLATH	19
1.4.1.	Vypočtený skok	19
1.4.2.	Zásobník	19
1.5.	Nepřímé adresování, registry INDF a FSR	20
2.0.	Vývody GPIO	21
2.1.	Registry GPIO a TRISIO	21
2.2.	Další funkce vývodů	21
2.2.1.	Slabé odpory pull-up	21
2.2.2.	Přerušení při změně	23
2.3.	Popis vývodů a diagramy	24
2.3.1.	GP0/AN0/CIN+	24
2.3.2.	GP1/AN1/CIN-/VREF	24
2.3.3.	Vývod GP2/AN2/T0CKI/INT/COU+	25
2.3.4.	Vývod GP3/MCLR/VPP	25
2.3.5.	GP4/AN3/T1G/OSC2/CLKOUT	26
2.3.6.	GP5/T1CKI/OSC1/CLKIN	26
3.0.	Modul časovače Timer0	28
3.1.	Popis činnosti modulu Timer0	28
3.2.	Přerušení časovačem Timer0	28
3.3.	Vnější taktovací signál časovače Timer0	29
3.4.	Předdělička	29
3.4.1.	Změna přiřazení předděličky	30
4.0.	Modul Timer1 s možností ovládání vnějším vývodem	31
4.1.	Pracovní režimy modulu Timer1	31
4.2.	Přerušení pomocí modulu Timer1	32
4.3.	Předdělička časovače Timer1	32
4.4.	Modul Timer1 v režimu asynchronního čítače	33
4.4.1.	Čtení a zápis do registrů modulu Timer1 v režimu asynchronního čítače	33
4.5.	Vnější oscilátor pro Timer1	34
4.6.	Modul Timer1 během režimu Sleep	34
5.0.	Komparátor	35
5.1.	Činnost komparátoru	35
5.2.	Konfigurace komparátoru	36
5.3.	Omezení při připojování analogového vstupu	38
5.4.	Výstup komparátoru	38
5.5.	Napěťová reference komparátoru	38
5.5.1.	Nastavení vnitřní napěťové reference	39
5.5.2.	Přesnost napěťové reference	39
5.6.	Reakční doba komparátoru	39
5.7.	Činnost komparátoru v režimu Sleep	39
5.8.	Účinky resetu	40
5.9.	Přerušení od komparátoru	40
6.0.	Analogově digitální převodník (pouze u modelu PIC12F675)	41
6.1.	Nastavení a funkce A/D převodníku	41
6.1.1.	Vývody pro připojení analogového signálu	41
6.1.2.	Výběr kanálu A/D převodníku	41
6.1.3.	Napěťová reference	41
6.1.4.	Taktování převodu	41
6.1.5.	Zahájení A/D převodu	42
6.1.6.	Výsledek převodu	42
6.2.	Požadavky na vzorkování A/D převodníku	44
6.3.	A/D převod během režimu Sleep	44
6.4.	Účinek signálu Reset	45
7.0.	Paměť dat EEPROM	46
7.1.	Registr EEADR	46
7.2.	Registry EECON1 a EECON2	46
7.3.	Čtení dat z paměti EEPROM	47
7.4.	Zápis dat do paměti EEPROM	47
7.5.	Ověření zápisu	48
7.5.1.	Použití paměti EEPROM	48
7.6.	Ochrana proti nežádoucímu přepsání	48
7.7.	Přístup do EEPROM při ochraně kódu proti vyčtení	48
8.0.	Speciální vlastnosti mikropočítače	49
8.1.	Konfigurační bity	49

8.2.	Nastavení oscilátoru	51
8.2.1.	Typy oscilátoru.....	51
8.2.2.	Krystalový oscilátor/keramický rezonátor	51
8.2.3.	Vnější taktovací signál	52
8.2.4.	RC oscilátor	52
8.2.5.	Vnitřní oscilátor s frekvencí 4MHz	52
8.2.5.1.	Kalibrace vnitřního oscilátoru.....	52
8.2.6.	Výstupní taktovací frekvence	53
8.3.	Reset.....	53
8.3.1.	Reset MCLR	53
8.3.2.	Reset při připojení napájení (POR).....	54
8.3.3.	Časovač pro zpoždění resetu (PWRT).....	54
8.3.4.	Časovač pro rozběh oscilátoru (OST)	54
8.3.5.	Detekce poklesu napájení	54
8.3.6.	Časové průběhy.....	55
8.3.7.	Registr PCON	55
8.4.	Přerušení	59
8.4.1.	Přerušení na vývodu GP2/INT	60
8.4.2.	Přerušení přetečením Timer0	60
8.4.3.	Přerušení na bráně GP	60
8.4.4.	Přerušení od komparátoru	60
8.4.5.	Přerušení od A/D převodníku	60
8.5.	Uložení obsahu registrů během přerušení.....	61
8.6.	Časovač Watchdog.....	62
8.6.1.	Doba přetečení	62
8.6.2.	Kritické hodnoty přetečení	62
8.7.	Úsporný režim – Sleep	63
8.7.1.	Probuzení z režimu Sleep.....	63
8.8.	Ochrana kódu proti vyčtení	64
8.9.	Umístění identifikátorů	64
8.10.	Programování na osazené desce	64
8.11.	Ladění v aplikaci.....	64
9.0.	Instrukční sada	65
9.1.	Sekvence čtení-změna-zápis	65
9.2.	Popis instrukcí	68
10.0.	Podpora pro vývojáře.....	75
10.1.	Integrované vývojové prostředí MPLAB	75
10.2.	MPASM Assembler.....	75
10.3.	Kompilátory MPLAB C17 a MPLAB C18C.....	75
10.4.	Objektový spojovací program MPLINK a objektová knihovna MPLIB	76
10.5.	Kompilátor MPLAB C30 C	76
10.6.	Integrovaný překladač, spojovací program a knihovna MPLAB ASM30	76
10.7.	Softwarový simulátor MPLAB SIM	76
10.8.	Softwarový simulátor MPLAB SIM30.....	76
10.9.	Univerzální obvodový emulátor MPLAB ICE 2000	77
10.10.	Univerzální obvodový emulátor MPLAB ICE 4000	77
10.11.	Ladění v aplikaci MPLAB ICD 2	77
10.12.	Univerzální programátor PRO MATE II	77
10.13.	Programátor PICSTART Plus	77
10.14.	Demonstrační deska PICDEM 1	77
10.15.	Demonstrační deska PICDEM.net Internet/Ethernet	77
10.16.	Demonstrační deska PICDEM 2 Plus.....	78
10.17.	Demonstrační deska PICDEM 3 PIC16C92X.....	78
10.18.	Demonstrační deska PICDEM 17.....	78
10.19.	Demonstrační deska PICDEM 18R PIC18C601/801.....	78
10.20.	Demonstrační deska PICDEM LIN PIC16C43X	78
10.21.	Sada PICKit™ 1 FLASH Starter.....	78
10.22.	Demonstrační deska PICDEM USB PIC16C7X5	78
10.23.	Ověřovací a programovací nástroje.....	78
11.0.	Elektrocharakteristiky.....	79
11.1.	DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený).....	81
11.2.	DC charakteristiky: PIC12F639/675-I (průmyslový).....	82
11.3.	DC charakteristiky: PIC12F639/675-I (průmyslový).....	83
11.4.	DC charakteristiky: PIC12F629/675-E (rozšířený).....	84
11.5.	DC charakteristiky: PIC12F629/675-E (rozšířený).....	85
11.6.	DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený).....	86
11.7.	DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený) - pokračování.....	87
11.8.	Symbolika časových proměnných	89
11.9.	AC charakteristiky: PIC12F629/675 (průmyslový, rozšířený)	89
12.0.	Grafický popis DC a AC charakteristik.....	99
13.0.	Popis pouzder	108
13.1.	Značení na pouzdře	108
13.2.	Technické parametry pouzder	108

Nastavení vývodů



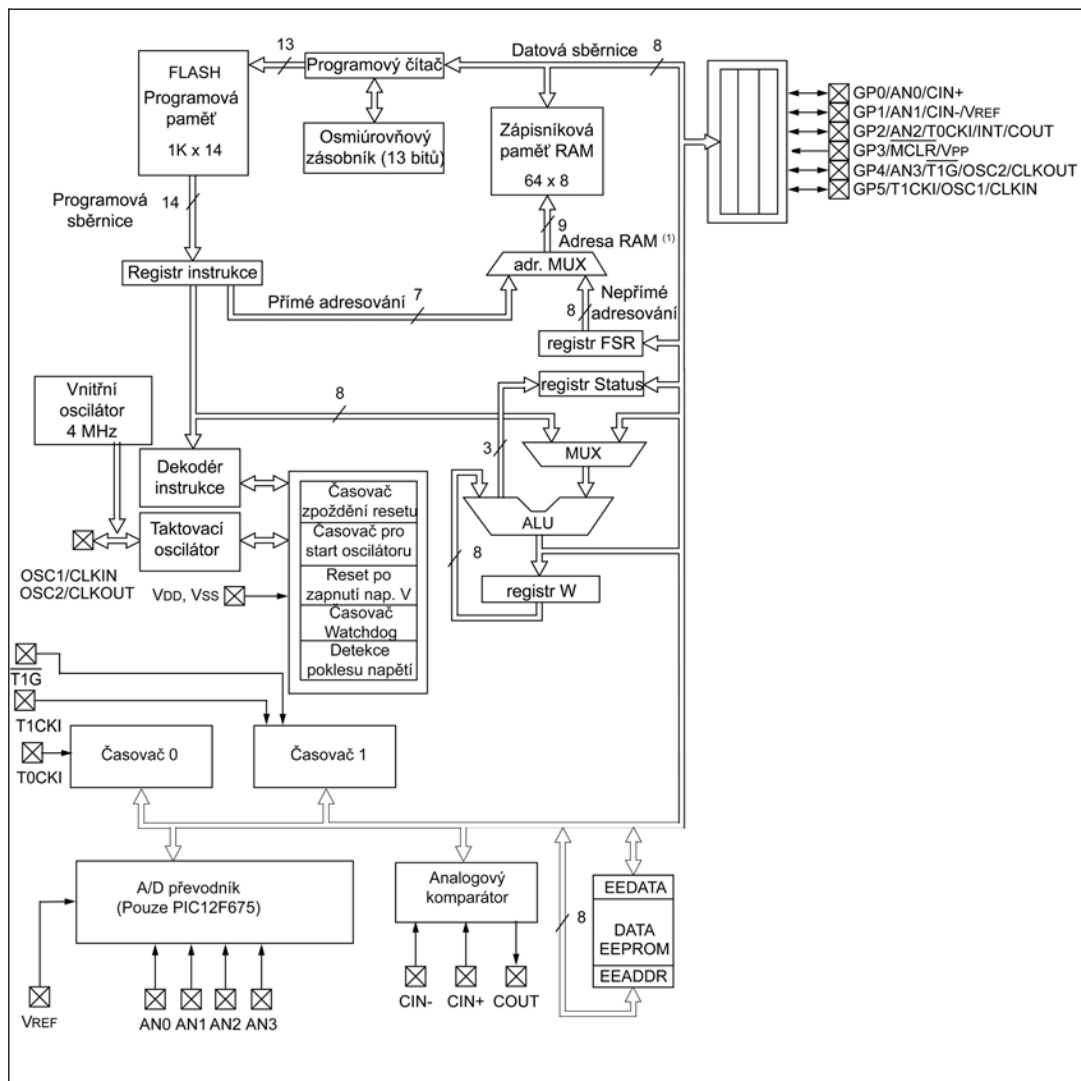
1.0. Celkový popis

V tomto textu jsou uvedeny základní technické parametry a popis mikropočítače PIC 12F629/675. Doplnující informace lze nalézt v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023) společnosti Microchip, který je dostupný u prodejce nebo na stránkách společnosti. Informace o aktuálních textech najdete na konci tohoto dokumentu. Zmiňovaná referenční příručka slouží jako doplňující materiál. Může přispět k lepšímu pochopení konstrukce a funkce mikropočítače včetně periférií.

Popis se vztahuje jak k mikropočítači PIC12F629, tak k PIC12F675. Rozdíl mezi nimi spočívá v 10bitovém A/D převodníku u mikropočítače PIC12F675. Součástka je k dispozici v 8vývodových pouzdrech PDIP, SOIC a MLF-S.

Na obrázku 1 – 1 je zobrazeno schéma zařízení PIC12F629/675 a v tabulce 1 – 1 je uveden popis vývodů.

Obrázek 1 – 1: Blokové schéma PIC12F629/675



Poznámka: 1: Vyšší uspořádání bitů pochází z registru STATUS.

Tabulka 1 – 1: Popis vývodů PIC12F629/675

Název	Funkce	Typ vstupu	Typ výstupu	Popis
GP0/AN0/CIN+/ICSPDAT	GP0	TTL	CMOS	Obousměrný vst./výst. w/ s pull-up a přerušením při změně
	AN0	AN		nultý vstupní kanál A/D převodníku
	CIN+	AN		vstup komparátoru
	ICSPDAT	TTL	CMOS	vst./výst. sériového programování
GP1/AN1/CIN-/VREF/ICSPCLK	GP1	TTL	CMOS	Obousměrný vst./výst. w/ s pull-up a přerušením při změně
	AN1	AN		první vstupní kanál A/D převodníku
	CIN-	AN		vstup komparátoru
	VREF	AN		Referenční vnější napětí
	ICSPCLK	ST		Hodiny ICSP
GP2/AN2/T0CKI/INT/COUT	GP2	ST	CMOS	Obousměrný vst./výst. w/ s pull-up a přerušením při změně
	AN2	AN		druhý vstupní kanál A/D převodníku
	T0CKI	ST		vstup časovače TMR0
	INT	ST		vnější přerušení
	COUT		CMOS	výstup komparátoru
GP3/ MCLR /VPP	GP3	TTL		Vstupní port w/ s přerušením při změně
	MCLR	ST		Reset
	VPP	HV		Programovací napětí
GP4/AN3/ $\overline{T1G}$ /OSC2/CLKOUT	GP4	TTL		Obousměrný vst./výst. w/ s pull-up a přerušením při změně
	AN3	AN		třetí vstupní kanál A/D převodníku
	$\overline{T1G}$	ST		TMR1 - vstup
	OSC2		XTAL	krystalový oscilátor/rezonátor
	CLKOUT		CMOS	výstup Fosc/4
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	Obousměrný vst./výst. w/ s pull-up a přerušením při změně
	T1CKI	ST		hodinový signál TMR1
	OSC1	XTAL		krystalový oscilátor/rezonátor
	CLKIN	ST		vstup vnějšího taktovacího signálu/připojení RC oscilátoru
VSS	VSS	Napájení		napájecí a signálová zem
VDD	VDD	Napájení		kladné napájecí nap.

Legenda:

Šedou barvou jsou podložena pole, která se vztahují pouze k modelu PIC12F675
TTL = vstupní TTL ST = Schmittův klopný obvod

2.0. Organizace paměťového prostoru

2.1. Organizace programové paměti

Mikropočítače PIC 12F629/675 mají třináctibitový programový čítač, který rozděljuje paměťový prostor na 8192 x 14 bitů. Fyzicky je v paměti PIC 12F629/675 obsaženo pouze prvních 1024 x 14 bitů (adresový prostor 0000h – 03FFh). Pokud dojde k adresování mimo tento prostor, nejvyšší bity adresy jsou ignorovány.

Vektor Reset je umístěn na adrese 0000h a vektor přerušení má adresu 0004h (viz obrázek 2 – 1).

2.2. Organizace datové paměti

Datová paměť (viz obrázek 2 – 2) je rozdělena do dvou bank, které obsahují registry obecného použití a speciální funkční registry. Speciální funkční registry jsou umístěny na prvních 32 pozicích každé banky. Na adresách 20h – 5Fh jsou umístěny registry pro všeobecné použití, které mají funkci statické paměti RAM a jsou namapovány v obou bankách. Jde o jedinou paměť, která je v součástce implementovaná. Ostatní bity mají při čtení hodnotu ,0'. Bit výběru banky je na pozici RP0 (STATUS <5>).

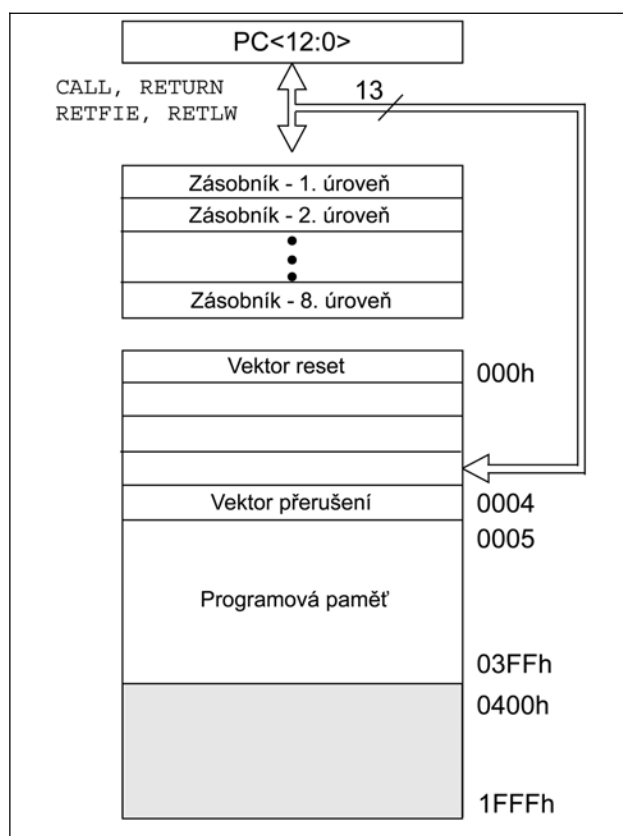
- RP0 = 0 – Vybírá banku 0
- RP0 = 1 – Vybírá banku 1

Poznámka: Bity <7:6> registru STATUS jsou blokovány a jejich nastavení by mělo být ,0'.

2.2.1. Registry pro obecné použití

Registr GPR je v mikropočítačích PIC 12F629/675 rozdělen na 64 x 8 bitů. Každá registr je přístupný prostřednictvím přímého nebo nepřímého (pomocí registru FSR) adresování. Podrobnosti jsou uvedeny v kapitole 2.4.

Obrázek 2 – 1: Mapa paměti a zásobníku mikropočítače PIC 12F629/675



Speciální funkční registry využívá procesor a periferie součástky pro řízení svých činností (viz tabulka 2 – 1). Jde o statické registry RAM.

Obrázek 2 – 2: Mapa paměti PIC 12F629/675

[illegible]

Poznámky: 1: Nejedná se o fyzický registr
2: Pouze pro PIC12F675

Tabulka 2 – 1: Přehled speciálních funkčních registrů

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po resetu POR, BOD
00h	INDF ⁽¹⁾	Adresováním tohoto registru je přístupováno do RWM (RAM) na adresu ve FSR								0000 0000
01h	TMR0	Registr čítače/časovače								xxxx xxxx
02h	PCL	Nižších osm bitů programového čítače (PC)								0000 0000
03h	STATUS	IRP ⁽²⁾	RP1 ⁽²⁾	RP0	TO	PD	Z	DC	C	0001 1xxx
04h	FSR	Ukazatel nepřímého adresování paměti RWM (RAM)								xxxx xxxx
05h	GPIO	---	---	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx
06h	---	Neimplementováno								---
07h	---	Neimplementováno								---
08h	---	Neimplementováno								---
09h	---	Neimplementováno								---
0Ah	PCLATH	---	---	---	Záchytný registr pro horních 5 bitů PC					---0 0000
0Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00-- 0--0
0Dh	---	Neimplementováno								---
0Eh	TMR1L	Záchytný registr pro nižší bajt 16bitového čítače Timer1								xxxx xxxx
0Fh	TMR1H	Záchytný registr pro horní bajt 16bitového čítače Timer1								xxxx xxxx
10h	T1CON	---	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	-000 0000
11h	---	Neimplementováno								---
12h	---	Neimplementováno								---
13h	---	Neimplementováno								---
14h	---	Neimplementováno								---
15h	---	Neimplementováno								---
16h	---	Neimplementováno								---
17h	---	Neimplementováno								---
18h	---	Neimplementováno								---
19h	CMCON	---	COUT	---	CINV	CIS	CM2	CM1	CM0	-0-0 0000
1Ah	---	Neimplementováno								---
1Bh	---	Neimplementováno								---
1Ch	---	Neimplementováno								---
1Dh	---	Neimplementováno								---
1Eh	ADRESH ⁽³⁾	Horních 8 bitů výsledku převodu vlevo nebo 2 bity převodu vpravo								xxxx xxxx
1Fh	ADCON ⁽³⁾	ADFM	VDFG	---	---	CHS1	CHS0	GO/DONE	ADON	00-- 0000

Legenda: --- = neimplementováno, čte se jako ,0' u = nezměněno x = neuvedeno
q = hodnota závislá na podmínkách

Stínovaná pole odlišují bity, které nejsou implementovány

Poznámky:
1: Nejedná se o fyzický registr
2: Blokované bity, měly by být vždy nulovány
3: Pouze u PIC12F675

Tabulka 2 – 1: Přehled speciálních funkčních registrů - pokračování

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po resetu POR, BOD
80h	INDF ⁽¹⁾	Adresováním tohoto registru je přístupováno do RWM (RAM) na adresu ve FSR								0000 0000
81h	OPTION	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111
82h	PCL	Nižších osm bitů programového čítače (PC)								0000 0000
83h	STATUS	IRP ⁽²⁾	RP1 ⁽²⁾	RP0	TO	PD	Z	DC	C	0001 1xxx
84h	FSR	Ukazatel nepřímého adresování paměti RWM (RAM)								xxxx xxxx
85h	TRISIO	---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111
86h	---	Neimplementováno								---
87h	---	Neimplementováno								---
88h	---	Neimplementováno								---
89h	---	Neimplementováno								---
8Ah	PCLATH	---	---	---	Záchytný registr pro horních 5 bitů PC					---0 0000
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000
8Ch	PIE1	EEIF	ADIE	---	---	CMIE	---	---	TMR1IE	00-- 0--0
8Dh	---	Neimplementováno								---
8Eh	PCON	---	---	---	---	---	---	POR	BOD	---- --0x
8Fh	---	Neimplementováno								---
90h	OSCCAL	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	---	---	1000 00--
91h	---	Neimplementováno								---
92h	---	Neimplementováno								---
93h	---	Neimplementováno								---
94h	---	Neimplementováno								---
95h	WPU	---	---	WPU5	WPU4	---	WPU2	WPU1	WPU0	--11 -111
96h	IOC	---	---	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000
97h	---	Neimplementováno								---
98h	---	Neimplementováno								---
99h	VRCON	VREN	---	VRR	---	VR3	CM2	CM1	CM0	0-0- 0000
9Ah	EEDATA	Pracovní registr pro uložení dat při zápisu/čtení EEPROM								0000 0000
9Bh	EEADR	---	Ukazatel pro nepřímé adresování při zápisu/čtení EEPROM							-000 0000
9Ch	EECON1	---	---	---	---	WRERR	WREN	WR	RD	---- x000
9Dh	EECON2 ⁽¹⁾	Řídící registr 2 paměti EEPROM								---- ----
9Eh	ADRESL ⁽³⁾	Horních 8 bitů výsledku převodu vlevo nebo 2 bity převodu vpravo								xxxx xxxx
9Fh	ANSEL ⁽³⁾	---	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111

Legenda: --- = neimplementováno, čte se jako ,0' u = nezměněno x = neuvedeno
q = hodnota závislá na podmínkách

Stínovaná pole odlišují bity, které nejsou implementovány

Poznámky:
 1: Nejedná se o fyzický registr
 2: Blokované bity, měly by být vždy nulovány
 3: Pouze u PIC12F675

2.2.2.1. Registr STATUS

Registr STATUS obsahuje aritmetické příznaky, příznaky resetu a bity pro výběr banky paměti dat.

Tento registr, stejně jako každý jiný registr paměti RWM (RAM), může být použit jako cílový registr jakékoli operace. Jestliže je STATUS registrem pro uložení výsledku instrukce, která má vliv na příznaky Z, DC nebo C, je zakázán zápis do těchto tří bitů registru STATUS a jsou nastaveny až v závislosti na výsledku instrukce. Příznaky resetu $\overline{TO}$ a $\overline{PD}$ není možné programově ovlivnit. Výsledek instrukce, jejímž operandem je STATUS, by měl být uložen do pracovního registru.

Například instrukce `CLRF STATUS` vynuluje horní tři bity a bit Z nastaví do log '1'. Po této operaci vypadá obsah registru takto: ,000u u1uu' (u označuje stav beze změny).

Změny registru STATUS by měly probíhat pouze pomocí instrukcí `BCF`, `BSF`, `SWAPF` nebo `MOVWF`, které neovlivňují příznakové bity tohoto registru.

Další instrukce, které nemají vliv na bity registru STATUS, najdete v přehledu instrukcí v samostatné kapitole.

- 1: Pro bity IRP a RP1 (STATUS<7:6>) nemá mikropočítač využití a měly by být vždy nulovány. Jedná se o bity, které mají opodstatnění při přechodu na novější typy výrobků a z tohoto důvodu není jejich nastavení žádoucí.
- 2: Bity C a DC mají funkci příznaku výpůjčky nebo poloviční výpůjčky při odečítání. Příklady použití jsou uvedeny v popisu instrukcí `SUBLW` a `SUBWF`.

Obrázek 2 – 1: Registr STATUS (Adresa 03h nebo 83h)

blokováno	blokováno	R/W – 0	R-1	R-1	R/W – x	R/W – x	R/W – x
IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C
bit7							bit0

bit7: **IRP:** Bit výběru banky registrů (používá se jen při nepřímém adresování)
Tento bit není použit a měl by být udržován na nule.

bit 6-5: **RP1:RP0:** Bity výběru banky registrů (používá se při přímém adresování)
00 = banka 0 (00h – 7Fh)
01 = banka 1 (80h – FFh)

bit 4: **$\overline{TO}$:** Time-out bit – příznak přetečení čítače Watchdog
1 = po zapnutí napájení, vykonání instrukce `CLRWDT`, `SLEEP`
0 = po Resetu způsobeném přetečení čítače Watchdog

bit 3: **$\overline{PD}$:** Power-down bit – příznak režimu Sleep
1 = po zapnutí napájení, nebo vykonání instrukce `CLRWDT`
0 = po vykonání instrukce `SLEEP`

bit 2: **Z:** Zero bit – příznak nuly
1 = výsledek aritmetické nebo logické operace je nula
0 = výsledek aritmetické nebo logické operace není nula

bit 1: **DC:** Digit carry/ $\overline{\text{borrow}}$ bit – příznak polovičního přenosu (pro instrukce `ADDWF`, `ADDWL`, `SUBLW`, `SUBWF`). Pro výpůjčku ($\overline{\text{borrow}}$) je bit negován.
1 = nastal přenos z bitu b_3 do bitu b_4 výsledku aritmetické operace
0 = nenastal přenos z bitu b_3 do bitu b_4 výsledku aritmetické operace

bit 0: **C:** Carry/ $\overline{\text{borrow}}$ bit – příznak přenosu (pro instrukce `ADDWF`, `ADDWL`, `SUBLW`, `SUBWF`). Pro výpůjčku ($\overline{\text{borrow}}$) je bit negován.
1 = došlo k přetečení z nejvýznamnějšího bitu výsledku
0 = nedošlo k přetečení z nejvýznamnějšího bitu (b_7) výsledku

Poznámka: Pro výpůjčku ($\overline{\text{borrow}}$) je bit negován. Odečítání je provedeno jako přičtení dvojkového doplňku druhého operandu. Při instrukcích rotace přes carry bit (`RRF`, `RLF`) je tento bit načten do nejvýznamnějšího, resp. nejméně významného bitu výsledku.

R = bit pro čtení

W = bit pro zápis

U = nepoužitý bit, čteno jako '0'

- n = hodnota po resetu (POR)

1 = bit je nastaven

0 = bit je v '0'

x = hodnota bitu je neznámá

2.2.2.2. Registr OPTION

Do registru OPTION lze zapisovat i číst, který obsahuje řídící bity

- předděličky časovače TMR0 a Watchdog
- vnějšího přerušovacího vstupu
- čítače/časovače
- pull-up rezistorů brány GPIO

Poznámka: Dělicí poměr předděličky čítače/časovače TMR0 1:1 je dosažen po nastavení předděličky časovače Watchdog (PSA = ,1')

Obrázek 2 – 2: Registr OPTION

	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1
	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
	bit 7							bit 0
bit 7	$\overline{\text{GPPU}}$ Povolení připojení pull-up rezistorů na všechny vývody brány GPIO 1 = pull-up na GPIO jsou zakázány 0 = pull-up na GPIO jsou povoleny pro jednotlivé nastavené vývody							
bit 6	INTEDG: Volba aktivní hrany signálu pro vnější přerušení 1 = přerušení nastane s náběžnou hranou na vývodu GP2/INT 0 = přerušení nastane se sestupnou hranou na vývodu BP2/INT							
bit 5	T0CS: Volba zdroje hodinového signálu pro čítač/časovač TMR0 1 = vnější zdroj na vývodu GP2/T0CKI 0 = Vnitřní zdroj taktovacího signálu (CLKOUT)							
bit 4	T0SE: Volba aktivní hrany při vnějším zdroji hodinového signálu pro TMR0 1 = inkrementace se sestupnou hranou na vývodu GP2/T0CKI 0 = inkrementace s náběžnou hranou na vývodu GP2/T0CKI							
bit 3	PSA: Volba použití předděličky 1 = předdělička je předřazena časovači Watchdog (WDT) 0 = předdělička je předřazena čítači/časovači TMR0							
bit 2 – 0	PS2:PS0: Volba dělicího poměru předděličky v závislosti na volbě použití předděličky (PSA)							
	kombinace	Poměr TMR0	Poměr WDT					
	000	1:2	1:1					
	001	1:4	1:2					
	010	1:8	1:4					
	011	1:16	1:8					
	100	1:32	1:16					
	101	1:64	1:32					
	110	1:128	1:64					
	111	1:256	1:128					

Význam:
 R = bit pro čtení
 W = bit pro zápis
 U = nepoužitý bit, čteno jako ,0'
 n = Hodnota po resetu (POR)
 1 = bit je nastaven
 0 = bit je v '0'
 x = hodnota bitu není známá

2.2.2.3. Registr INTCON

Registr INTCON obsahuje bity pro práci s přerušovacím systémem PIC. Všechny bity lze číst a všechny bity lze také libovolně nastavit.

Poznámka: Příznaky přerušení se nastaví vždy, když jsou splněny podmínky, které mohou vyvolat přerušení, bez ohledu na nastavení bitu GIE, INTCON <7>. Softwarově lze ošetřit, aby byly příznaky přerušení před jeho povolením vynulovány.

Obrázek 2 – 3: Registr INTCON (adresa 0Bh nebo 8Bh)

R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
bit 7				bit 0			
bit 7	GIE: Globální povolení přerušení 1 = povolena všechna nemaskovaná přerušení 0 = zakázána všechna přerušení						
bit 6	PEIE: Povolení přerušení od periférií 1 = povoleno nemaskované přerušení od periférií 0 = zakázáno (maskováno) přerušení od periférie						
bit 5	T0IE: Přerušení od přetečení čítače/časovače TMR0 1 = povoleno přerušení od přetečení čítače/časovače TMR0 0 = zakázáno (maskováno) přerušení od přetečení čítače/časovače TMR0						
bit 4	INTE: Přerušení vnějším signálem na vývodu GP2/INT 1 = povoleno přerušení na vývodu GP2/INT 0 = zakázáno (maskováno) přerušení na vývodu GP2/INT						
bit 3	GPIE: Bit povolení přerušení při změně stavu na bráně 1 = povoleno přerušení změnou na bráně 0 = zakázáno (maskováno) přerušení změnou na bráně						
bit 2	T0IF: Příznak přetečení čítače/časovače TMR0 1 = došlo k přetečení registru TMR0 (nulování příznaku je nutno provést softwarově) 0 = nedošlo k přetečení registru TMR0						
bit 1	INTF: Příznak vnějšího přerušení na vývodu GP2/INT 1 = žádost o přerušení z vnějšího zdroje GP2/INT (nulování příznaku je nutno provést softwarově) 0 = nedošlo k žádosti o přerušení z vnějšího zdroje						
bit 0	GPIF: příznak přerušení změnou hodnoty na bráně 1 = nejméně jeden z bitů GP5:GP0 změnil hodnotu (nulování příznaku je nutno provést softwarově) 0 = žádný z bitů GP5:GP0 nezměnil stav						
Poznámky:	1: Registr IOC (přerušení při změně) musí být povolen, má-li dojít k přerušení při změně brány. 2: Bit T0IF se nastavuje při přetečení čítače Timer 0. Hodnota TIMER0 se při resetu nemění a měla by být nastavena před nulováním bitu T0IF.						

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako '0'

0 = bit je v '0'

2.2.2.4. Registr PIE1

Registr PIE1 obsahuje bity povolení přerušení, které jsou popsány na obrázku 2 – 4.

Poznámka: Bit PEIE (INTCON <6>) musí být nastaven tak, aby povoloval přerušení od periférií.

Obrázek 2 – 4: Registr PIE1 – Registr povolení přerušení z periferie (adresa 8Ch)

R/W – 0	R/W – 0	U – 0	U – 0	R/W – 0	U – 0	U – 0	R/W – 0
EEIE	ADIE	---	---	CMIE	---	---	TMR1IE

bit 7

bit 0

bit 7 **EEIE:** Bit povolení přerušení po skončení zápisu do paměti EEPROM
1 = povoleno přerušení po dokončení zápisu
0 = zakázáno přerušení

bit 6 **ADIE:** Povolení přerušení po dokončení A/D převodu
1 = povoleno přerušení A/D převodníkem
0 = zakázáno (maskováno) přerušení A/D převodníkem

bity 5 – 4 Neimplementováno, čteno jako ,0'

bit 3 **CMIE:** Bit povolení přerušení komparátorem
1 = povoleno přerušení komparátorem
0 = zakázáno (maskováno) přerušení komparátorem

bit 2 – 1 Neimplementováno, čteno jako ,0'

bit 0 **TMR1IE:** Bit povolení přerušení při přetečení čítače/časovače TMR1
1 = povoleno přerušení při přetečení TMR1
0 = zakázáno (maskováno) přerušení při přetečení TMR1

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

2.2.2.5. Registr PIR1

Registr PIR1 obsahuje příznakové bity přerušení. Schématicky je obsah registru znázorněn na obrázku 2 – 5.

Poznámka: Příznakové bity přerušení se nastavují vždy, když nastanou podmínky přerušení, bez ohledu na stav příslušného bitu, povolujícího přerušení, GIE (INTCON <7>). Pomocí softwaru lze zajistit vynulování odpovídajícího příznaku před povolením přerušení.

Obrázek 2 – 5: Registr PIR1 – Registr přerušení od periférií (adresa 0Ch)

R/W – 0	R/W – 0	U – 0	U – 0	R/W – 0	U – 0	U – 0	R/W – 0
EEIF	ADIF	---	---	CMIF	---	---	TMR1IF
bit 7				bit 0			

- bit 7 **EEIF:** Příznakový bit přerušení podokončení zápisu do paměti EEPROM
 1 = zápis do paměti byl dokončen (nulování musí být provedeno softwarově)
 0 = nebyl zahájen nebo dokončen zápis
- bit 6 **ADIF:** Příznak přerušení A/D převodníkem
 1 = AD převod byl dokončen (nutno nulovat SW)
 0 = AD převod nebyl dokončen
- bity 5 – 4 neimplementováno, čteno jako ,0'
- bit 3 **CMIF:** Příznak přerušení komparátorem
 1 = na vstupu komparátoru došlo ke změně (nutno nulovat SW)
 0 = na vstupu komparátoru nedošlo ke změně
- bit 2 – 1 neimplementováno, čteno jako ,0'
- bit 0 **TMR1IF:** Příznak přerušení při přetečení čítače/časovače TMR1
 1 = došlo k přetečení TMR1
 0 = nedošlo k přetečení TMR1

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

2.2.2.6. Registr PCON

Registr řídí napájení a obsahuje příznakové bity, pomocí kterých se rozlišuje mezi:

- resetem při zapnutí napájení (POR)
- resetem při detekci poklesu napájecího napětí (BOD)
- resetem při přetečení časovače Watchdog (WDT)
- vnějším resetem ($\overline{\text{MCLR}}$)

Nastavení bitů v registru je popsáno na obrázku 2 – 6.

Obrázek 2 – 6: Registr PCON (adresa 8Eh)

U – 0	U – 0	U – 0	U – 0	U – 0	U – 0	R/W – 0	R/W – x
---	---	---	---	---	---	POR	BOD
bit 7						bit 0	

bit 7 - 2 neimplementováno, čteno jako ,0'

bit 1 **POR** : příznakový bit resetu při zapnutí napájení
 1 = nedošlo k resetu po zapnutí napájení
 0 = došlo k resetu po zapnutí napájení (bit musí být po resetu nastaven softwarově)

bit 0 **BOD** : příznakový bit pro detekci poklesu napájecího napětí
 1 = nedošlo k poklesu napájecího napětí
 0 = došlo k poklesu napájecího napětí (musí být po poklesu napětí nastaven softwarově)

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

2.2.2.7. Registr OSCCAL

Kalibrační registr oscilátoru (OSCCAL) se používá pro nastavení vnitřního 4MHz oscilátoru. Obsahuje 6 bitů, kterými lze snižovat nebo zvyšovat frekvenci pro přesné dosažení hodnoty 4 MHz.

Bity registru jsou zobrazeny na obrázku 2 – 7.

Obrázek 2 – 7: Registr OSCCAL (adresa 90h)

R/W – 1	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	U – 0	U – 0
CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	---	---
bit 7						bit 0	

bit 7 - 2 **CAL5:CAL0**: Šest kalibračních bitů oscilátoru
 111111 – nejvyšší frekvence
 100000 – střední frekvence
 000000 – nejnižší frekvence

bit 1 - 0 neimplementováno, čteno jako ,0'

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

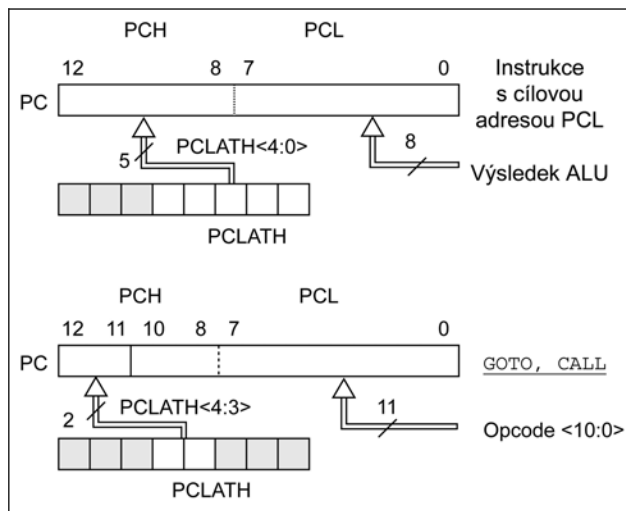
U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

2.3. Registry PCL a PCLATH

Programový čítač (PC) má šířku 13 bitů. Nižší bajt je registr PCL, z něhož lze data načítat i do něj zapisovat. Vyšší bajt (PC<12:8>) nelze načítat nebo do něj zapisovat přímo, je načítán z registru PCLATH. Při resetu jakéhokoli druhu se programový čítač vymaže. Na obrázku 2 – 3 jsou uvedeny dva příklady přesunu dat do programového čítače. V horní ukázce jde o přesun dat při zápisu do PCL (PCLATH<4:0> → PCH). Spodní ukázka zachycuje situaci, při které je obsah programového čítače načítán během vykonávání instrukcí `CALL` nebo `GOTO` (PCLATH<4:3> → PCH).

Obrázek 2 – 3: Nahrávání dat do programového čítače



2.3.1. Skok modifikací PCL

V rámci jedné stránky paměti programu (256 instrukcí) lze provést skok modifikací obsahu PCL. Každý zápis do PCL způsobí přepsání záchytného registru PCLATH do PC, proto je nezbytné nastavit do PCLATH adresu příslušné stránky programu. K samotnému skoku lze využít např. instrukce `ADDWF PCL`.

2.3.2. Zásobník

Rodina mikropočítačů PIC12F629/675 je vybavena osmiúrovňovým třináctibitovým hardwarovým zásobníkem (viz obrázek 2 – 1). Prostor tohoto zásobníku není součástí žádného datového prostoru a ukazatel zásobníku není přístupný pro zápis ani pro čtení. Programový čítač ukládá návratovou adresu do zásobníku vždy, když je vyvoláno přerušení nebo při instrukci `CALL`. Obsah zásobníku je naopak vyzdvižen vždy při vykonání instrukce `RETURN`, `RETLW` nebo `RETFIE`. Obsah registru PCLATH není operacemi uložení (`PUSH`) nebo vyjmutí (`POP`) ovlivněn.

Zásobník pracuje jako kruhová vyrovnávací paměť. Po osmém uložení dat do zásobníku, tedy při pokusu o deváté uložení, dojde k přepsání první adresy, uložené v zásobníku. Desáté uložení přepisuje data na druhé pozici zásobníku atd.

Poznámky:

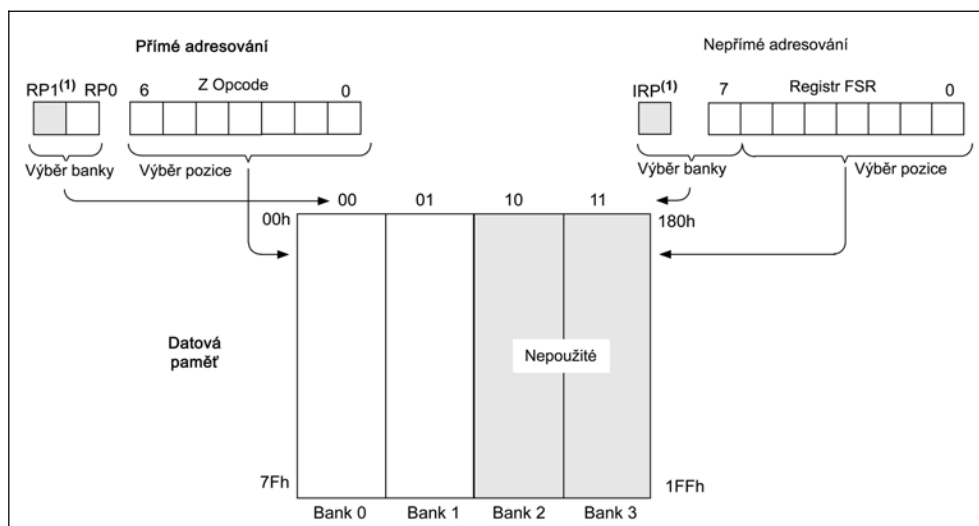
- 1: V zásobníku nejsou stavové bity, které popisují podmínky přetečení nebo podtečení zásobníku.
- 2: Neexistuje instrukce, která by vyvolávala ukládání nebo vyzdvižení obsahu zásobníku. Tyto kroky vyplývají z vykonání instrukcí `CALL`, `RETURN`, `RETLW` a `RETFIE`, nebo obsluhy přerušení.

2.4. Nepřímé adresování, registry INDF a FSR

Registr INDF není skutečným registrem. Využívá se pro nepřímé adresování.

Jakákoli instrukce, která je adresována do registru INDF, ve skutečnosti pracuje s daty, jejichž adresa je uložena v registru FSR. Čtením INDF dostáváme adresu 00h. Nepřímý zápis do INDF nemá žádný výsledek (přestože se mohou změnit stavové bity). Skutečná devítibajtová adresa vznikne až spojením osmitbitové adresy registru FSR a IRP bitu (STATUS <7>), jak je zobrazeno na obrázku 2 – 4.

Obrázek 2 – 4: Nepřímé adresování



Podrobnosti k rozdělení datové paměti najdete na obrázku 2 – 2.

Poznámka: 1: Bity RP1 a IRP jsou blokovány. Vždy zůstávají nulované.

Jednoduchý program pro vynulování buněk 20h-2Fh v RWM (RAM) pomocí nepřímého adresování buněk vidíte v příkladu 2 - 1:

Příklad 2 – 1: Nepřímé adresování

	<code>movlw 0x20</code>	<code>;nastavení ukazatele</code>
	<code>movwf FSR</code>	<code>;FSR na začátek RAM</code>
NEXT	<code>clrf INDF</code>	<code>;nuluj INDF, (RAM(FSR))</code>
	<code>incf FSR</code>	<code>;FSR = FSR+1</code>
	<code>btfss FSR,4</code>	<code>;hotovo?</code>
	<code>goto NEXT</code>	<code>;ne, nuluj další</code>
CONTINUE		<code>;ano, pokračuj</code>

3.0. Vývody GPIO

Mikropočítač je vybaven šesti univerzálními vývody. Jejich nastavení záleží na perifériích, které jsou pro zařízení povoleny. Obecně platí, že jakmile je povoleno periferní zařízení, přiřazený vývod již nefunguje jako univerzálně použitelný vývod.

Poznámka: Další informace o univerzálních vývodech najdete v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023).

3.1. Registry GPIO a TRISIO

GPIO je oboustranný šestibitový port. Odpovídající řídicí registr je TRISIO. Nastavení bitu TRISIO na hodnotu 1 nastaví odpovídající vývod GPIO jako vstupní (tedy odpovídající vývod je ve stavu vysoké impedance). Nulování bitu (=0) znamená, že odpovídající vývod GPIO je výstupem (tedy bude povolen přenos obsahu datového registru na vybraný vývod). Jedinou výjimku představuje GP3, který slouží pouze jako vstupní brána a nastavení jeho bitu v registru TRISIO je vždy ,1'. V příkladu 3 – 1 je uvedeno nastavení jednotlivých bitů GPIO.

Při čtení registru se načítají informace o stavu vývodů, zatímco při zápisu se mění obsah záchytného registru brány. Všechny operace probíhají v režimu čtení – změna- zápis. Při práci s registrem tedy dojde k načtení informace o vývodu, její změně a zápisu do záchytného registru brány. Na GP3 je čtena ,0' při MCLREN = 1.

Registr TRISIO řídí směr komunikace vývodů GP i tehdy, když jsou používány jako analogové vstupy. Uživatel tedy musí zajistit, aby byly při analogovém vstupu všechny vývody nastaveny v registru TRISIO jako vstupy. Vývody, konfigurované jako analogové vstupy, jsou vždy čteny jako ,0'.

Poznámka: Registry ANSEL (9Fh) a CMCON (19h) musí být nejprve inicializovány, aby se jejich prostřednictvím mohl nastavit digitální vstup na analogovém kanálu. Vývody, které jsou nastaveny jako analogové vstupy, jsou čteny jako ,0'. Registr ANSEL je definován pouze pro PIC12F675.

Příklad 3 – 1: Inicializace GPIO

```
bcf      STATUS, RP0      ; Bank 0
clrf     GPIO             ; inicializuj GPIO
movlw    07h              ; nastav GP<2:0> na
movwf    CMCON            ; digitalizaci vst./výst. brány
bsf      STATUS, RP0      ; Bank 1
clrf     ANSEL            ; digitalizuj vst./výst. port
movlw    0Ch              ; nastav GP<3:2> jako vstupy
movwf    TRISIO           ; a nastav GP <5:4, 1:0>
                          ; jako výstupy
```

3.2. Další funkce vývodů

Každý vývod GPIO je vybaven funkcí přerušení při změně a kromě GP3 mají všechny také slabé odpory pull-up. Tyto dvě funkce jsou popsány ve dvou následujících podkapitolách.

3.2.1. Slabé odpory pull-up

Kromě vývodu GP3 jsou všechny opatřeny vnitřním slabým odporem pull-up, který lze nezávisle zapojit. Řídící bity WPUx mohou každý tento obvod povolit nebo zakázat. Grafické znázornění je v obrázku 3 – 3. Jestliže bude vývod nakonfigurován jako výstupní, slabý odpor pull-up je automaticky odpojen. Odpory jsou zakázány také při resetu POR, vyvolaném bitem $\overline{\text{GPPU}}$ (OPTION <7>).

Obrázek 3 – 1: Registr GPIO – Registr řídicí vývody GPIO (adresa 05h)

U – 0	U – 0	R/W – x	R/W – x	R/W – x	R/W – x	R/W – x	R/W – x
---	---	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0
bit 7		bit 0					
bit 7 – 6		Neimplementováno, čteno jako ,0‘					
bit 5 – 0		GPIO<5:0> : Univerzální vst./výst. vývody 1 = vývod brány > V _{IH} 0 = vývod brány < V _{IL}					

Význam:
 R = bit pro čtení
 - n = Hodnota po resetu (POR)
 x = hodnota bitu je neznámá
 W = bit pro zápis
 1 = bit je nastaven
 U = nepoužitý bit, čteno jako ,0'
 0 = bit je v '0'

Obrázek 3 – 2: Registr TRISIO – registr řídící třístavové vývody GPIO (adresa: 85h)

U – 0	U – 0	R/W – x	R/W – x	R/W – x	R/W – x	R/W – x	R/W – x
---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0
bit 7		bit 0					

bit 7 – 6: Neimplementováno, čteno jako ,0'

bit 5 – 0: TRISIO<5:0> řídící bit stavu univerzálního vst./výst. vývodu
 1 = GPIO je konfigurován jako vstup (stav vysoké impedance)
 0 = GPIO je konfigurován jako výstup

Poznámka: TRISIO<3> je vždy čten jako ,1'.

Význam: R = bit pro čtení - n = Hodnota po resetu (POR) x = hodnota bitu je neznámá	W = bit pro zápis 1 = bit je nastaven	U = nepoužitý bit, čteno jako ,0' 0 = bit je v '0'
---	--	---

Obrázek 3 – 3: WPU – Registr slabého odporu pull-up (adresa 95h)

U – 0	U – 0	R/W – 1	R/W – 1	U – 0	R/W – 1	R/W – 1	R/W – 1
---	---	WPU5	WPU4	---	WPU2	WPU1	WPU0
bit 7		bit 0					

bit 7 – 6: Neimplementováno, čteno jako ,0'

bit 5 – 4: **WPU<5:4>**: Bit registru nastavení slabého odporu pull-up
 1 = pull-up je povolen
 0 = pull-up je zakázán

bit 3: Neimplementováno, čteno jako ,0'

bit 2 – 0: **WPU<2:0>**: Bit registru nastavení slabého odporu pull-up
 1 = pull-up je povolen
 0 = pull-up je zakázán

Poznámky: 1: Aby byly povoleny jednotlivé odpory pull-up, musí být povolen také globální bit **GPPU**.
 2: Pull-up je automaticky zakázán tehdy, když jsou vývody nastaveny jako výstupní (TRISIO = 0).

Význam: R = bit pro čtení - n = Hodnota po resetu (POR) x = hodnota bitu je neznámá	W = bit pro zápis 1 = bit je nastaven	U = nepoužitý bit, čteno jako ,0' 0 = bit je v '0'
---	--	---

3.2.2. Přerušení při změně

Každý z univerzálních vstupně výstupních vývodů je možné použít pro vyvolání přerušení při změně signálu nezávisle na ostatních vývodech. Řídící bity IOC povolují nebo zakazují funkci přerušení pro jednotlivé vývody. Srovnajte s obrázkem 3-4. Při resetu POR je přerušení při změně zakázáno.

Povoluje-li se přerušení na vývodech, dochází k porovnání staré hodnoty v záchytném registru při posledním čtení na GPIO. Zjištění změny způsobí nastavení příznaku přerušení GPIF v registru INTCON.

Toto přerušení může probudit zařízení z režimu Sleep. Uživatel obsluhuje přerušení pomocí rutiny přerušení. Je nutné provést 2 operace:

- a) Načítání nebo zapisování do GPIO ukončuje stav změny
- b) Nulují se příznakové bity GPIF

Změna na svtupních portech dále nastavuje příznak GPIF. Teprve načtením obsahu registru GPIO je ukončen tento změnový stav a je možné SW nulovat příznak GPIF.

Poznámka: Pokud proběhne změna na vst./výst. vývodu během načítání (začátek cyklu Q2), může se stát, že příznak přerušení GPIF nebude nastaven.

Obrázek 3 – 4: IOC – registr přerušení při změně GPIO (adresa 96h)

U – 0	U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
---	---	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0
bit 7		bit 0					
bit 7 – 6		Neimplementováno, čteno jako ,0'					
bit 5 – 0		IOC<5:0>: Řídící bit přerušení při změně GPIO 1 = povoleno přerušení při změně GPIO 0 = zakázáno (maskováno) při změně GPIO					

Význam:

R = bit pro čtení

- n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

3.3. Popis vývodů a diagramy

Vývody GPIO jsou multiplexovány, tedy mohou sloužit k různým účelům. Popis vývodů a jejich funkce jsou zde stručně uvedeny. Podrobnější informace, například funkce komparátoru nebo A/D převodníku, najdete v dalších kapitolách tohoto dokumentu.

3.3.1. GP0/AN0/CIN+

Obrázek 3 – 5 obsahuje schéma tohoto vývodu. GP0 je nastavitelný vývod, který může zastávat některou z těchto funkcí:

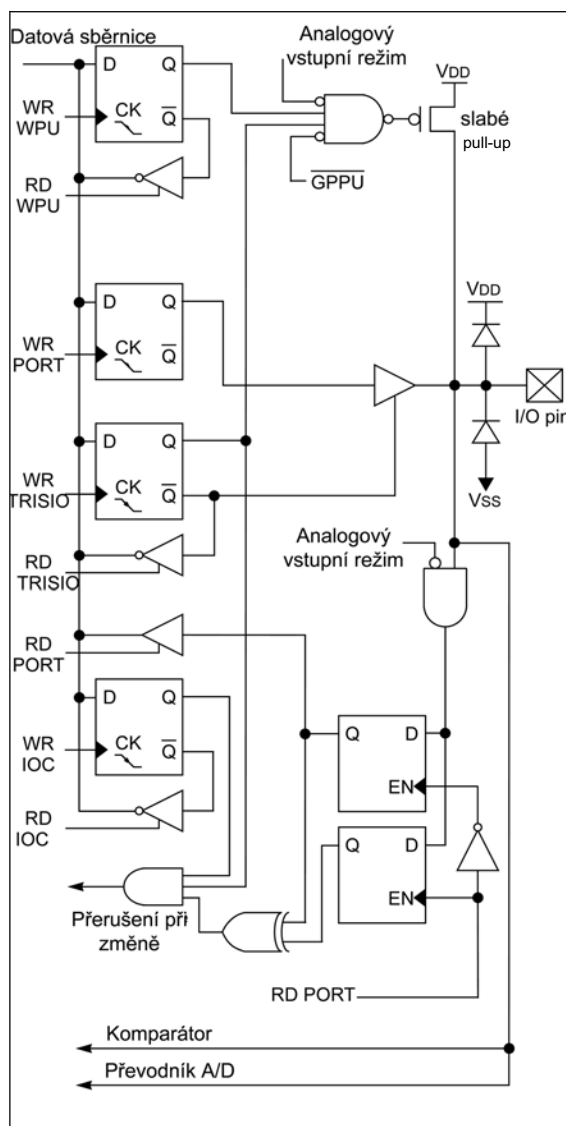
- univerzální vst./výst. vývod
- analogový vstup pro A/D převodník (pouze u PIC12F675)
- analogový vstup komparátoru

3.3.2. GP1/AN1/CIN-/VREF

Obrázek 3 – 5 obsahuje schéma vývodu. GP1 je nastavitelný vývod, který může zastávat tyto funkce:

- univerzální vst./výst. vývod
- analogový vstup pro A/D převodník (pouze u PIC12F675)
- analogový vstup pro komparátor
- vstup A/D převodníku pro referenční napětí (pouze u PIC12F675)

Obrázek 3 – 5: Blokové schéma vývodů GP0 a GP1



3.3.3. Vývod GP2/AN2/T0CKI/INT/COUT

Na obrázku 3-6 je schematicky popsána struktura vývodu. GP2 lze volitelně konfigurovat jako vývod, který zastává jednu z funkcí:

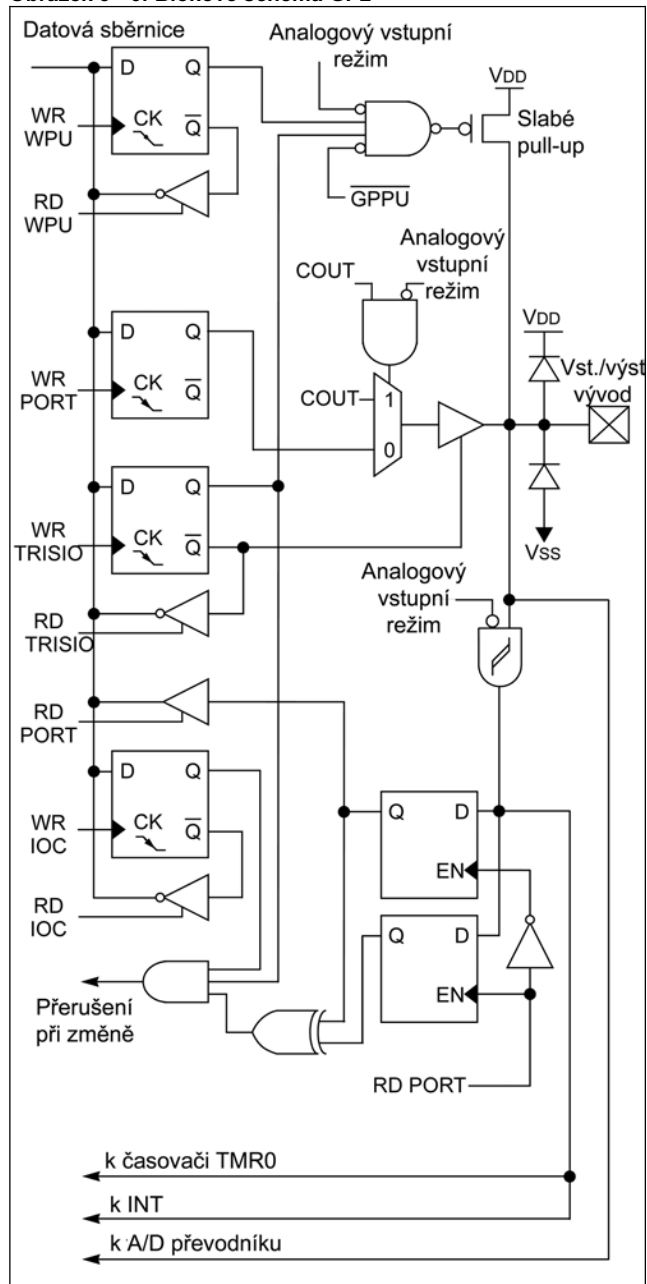
- univerzální vstupní/výstupní vývod
- analogový vstup pro A/D převodník (pouze u PIC12F675)
- vstup hodinového signálu pro časovač TMR0
- vstup pro vnější přerušení
- digitální výstup komparátoru

3.3.4. Vývod GP3/MCLR/VPP

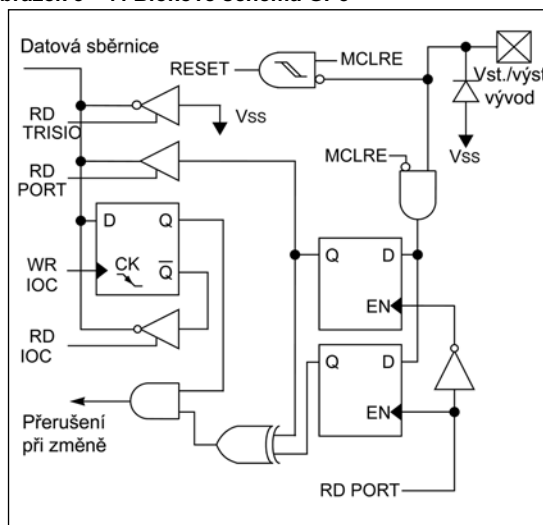
Obrázek 3-7 zachycuje zapojení vývodu GP3. Podle konfigurace mohou na vývodu probíhat:

- univerzální vstupní vývod
- **MCLR** reset

Obrázek 3 - 6: Blokové schéma GP2



Obrázek 3 – 7: Blokové schéma GP3



3.3.5. GP4/AN3T1G/OSC2/CLKOUT

Na obrázku 3-8 je zachyceno zapojení vývodu GP4. Lze volitelně konfigurovat jako vývod, který zastává jednu z funkcí:

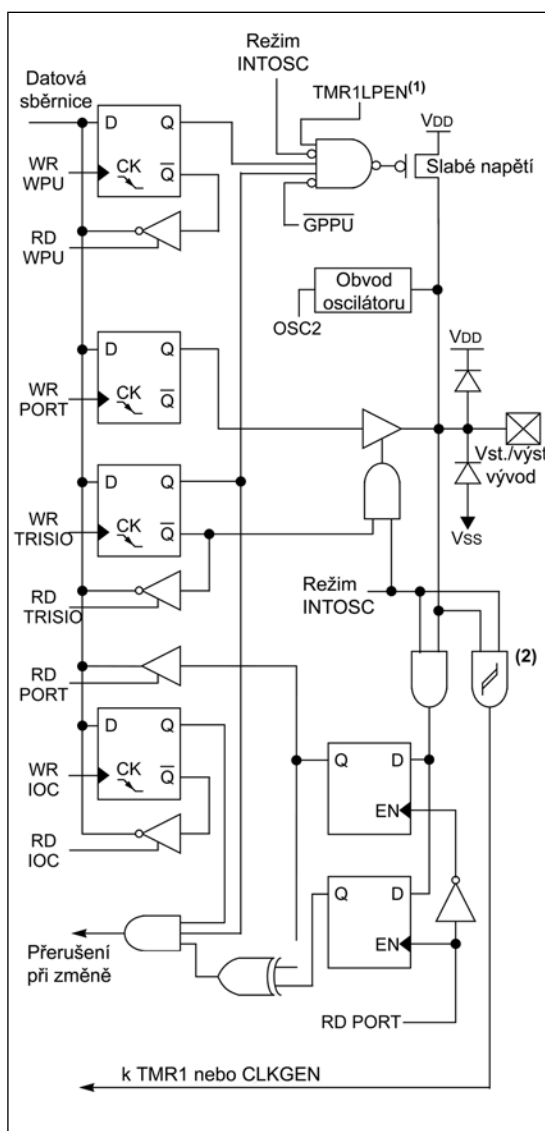
- univerzální vstupní/výstupní vývod
- analogový vývod pro A/D převodník (pouze pro PIC12F675)
- vstup pro čítač/časovač TMR1
- připojení krystalového oscilátoru/rezonátoru
- výstup taktovacího signálu

3.3.6. GP5/T1CKI/OSC1/CLKIN

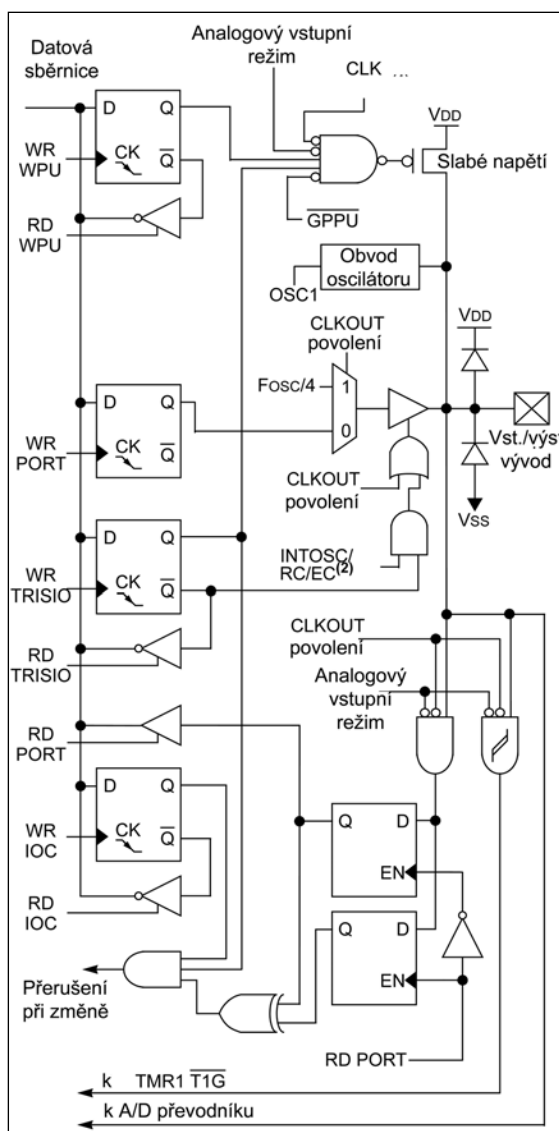
Na obrázku 3-9 je zobrazeno zapojení vývodu GP5. Tento vývod lze nastavit jako vývod, který zastává jednu z funkcí:

- univerzální vstupní/výstupní vývod
- výstup časovače TMR1
- připojení krystalového oscilátoru/rezonátoru
- vstup taktovacího signálu

Obrázek 3 – 8: Blokové schéma GP4



Obrázek 3 – 9: Blokové schéma GP5



Poznámky k obrázku 3 - 8: 1: Režimy taktovacího oscilátoru jsou XT, HS, LP, LPTMR1 a vnější taktovací signál.
2: Lze připojit vnější zdroj taktovacího signálu.

Poznámky k obrázku 3 – 9: 1: Povolen LP oscilátor pro časovač Timer1.
2: Při použití časovače Timer1 s oscilátorem LP se vyřazuje z činnosti Schmittův klopný obvod.

Tabulka 3 – 1: Přehled registrů, které mají vazbu na GPIO

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po: POR, BOD	Hodnota na ostatních RESET
05h	GPIO	---	---	GP5	GP4	GP3	GP2	GP1	GP0	-- xx xxxx	-- uu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GP1E	T0IF	INTF	GP1F	0000 0000	0000 0000
19h	CMCON	---	COUT	---	CINV	CIS	CM2	CM1	CM0	-0 -0 0000	-0 -0 0000
81h	OPTION	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISIO	---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	-- 11 1111	-- 11 1111
95h	WPU	---	---	WPU5	WPU4	---	WPU2	WPU1	WPU0	-- 11 -111	-- 11 - 111
96h	IOC	---	---	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	-- 00 0000	-- 00 0000
9Fh	ANSEL	---	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	- 000 1111	- 000 1111

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno
Buňky stínované šedou barvou nemají pro GPIO význam.

4.0. Modul Timer0

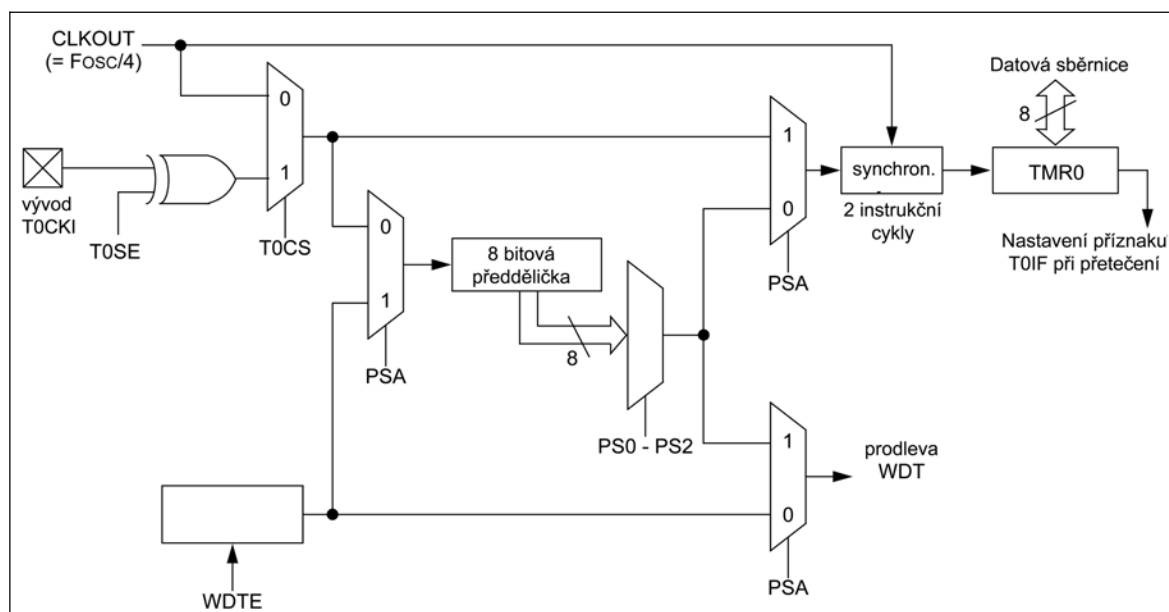
Modul čítače/časovače Timer0 má některé jedinečné vlastnosti:

- osmibitový pracovní registr
- data registru lze načítat i zapisovat
- osmibitová softwarově konfigurovatelná předdělička
- volitelný zdroj hodinového signálu
- přerušení při přetečení z FFh do 00h
- volitelná aktivní hrana vnějšího hodinového signálu

Na obrázku 4-1 je zobrazeno schéma modulu Timer0 včetně předděličky, kterou lze použít i pro časovač Watchdog.

Poznámka: Doplnující informace, týkající se modulu Timer0, můžete najít v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023).

Obrázek 4 – 1: Blokové schéma předděličky pro časovač Timer0 a Watchdog



4.1. Popis činnosti modulu Timer0

Modul Timer0 může pracovat v režimu časovače, inkrementovaného vnitřním taktovacím signálem procesoru, nebo v režimu čítání vnějších událostí. Režim časovače se volí nulováním bitu TOSC (OPTION<5>).

Jako časovač je registr TMR0 inkrementován v každém instrukčním cyklu (pokud není zařazena předdělička). Jestliže je proveden zápis do TMR0, nelze během dalších dvou instrukčních cyklů inkrementaci provést. Tento zákaz lze obejít korekcí zapsané hodnoty do registru TMR0.

Režim čítače je zvolen nastavením bitu T0CS (OPTION<5>). Jako čítač provádí modul inkrementaci registru TMR0 s aktivní hranou signálu na vývodu GP2/T0CKI.

Aktivní sestupnou hranu určuje nastavení řídicího bitu T0SE (OPTION<4>). Nulováním bitu je zvolena aktivní náběžná hrana signálu.

Poznámka: Režim čítače klade zvláštní požadavky na vnější hodinový signál. Další informace lze najít v dokumentaci PICmicro™ Mid-Range Reference Manual (DS33023).

4.2. Přerušení časovačem Timer0

Při přetečení registru čítače/časovače TMR0 z FFh do 00h je vyvolána žádost o přerušení. Toto přetečení nastavuje bit T0IF. Přerušení lze maskovat pomocí bitu T0IE (INTCON<5>), a to jeho nulováním. Bit T0IF registru INTCON (INTCON<2>) musí být nulován pomocí rutiny obsluhy přerušení časovače Timer0 ještě předtím, než je toto přerušení znovu povoleno. Přerušení, vyvolané časovačem Timer0 ale nemůže probudit procesor z režimu spánku, protože je v tomto režimu odpojen.

4.3. Použití čítače/časovače Timer0 s vnějším hodinovým signálem.

Ve stavu, kdy není použita předdělička, je vnější hodinový signál shodný s výstupem předděličky. Synchronizace taktovacího kmitočtu oscilátoru a kmitočtu na T0CKI je zajištěna vzorkováním signálu na výstupu předděličky ve druhém (Q2) nebo čtvrtém (Q4) taktu. Z tohoto důvodu je důležité, aby stav log1 T0CKI trval alespoň 2Tosc (a zpoždění oscilátoru RC bylo 20 ns) a stejně tak stav log0 trval alespoň 2Tosc (a zpoždění bylo 20 ns). Detaily je možno nalézt v popisu příslušného zařízení.

Poznámka: Před nastavením analogového kanálu pro digitální vstup je nutné inicializovat registry ANSEL (9Fh) a CMOS (19h). Vývody, které jsou konfigurovány pro analogový vstup, jsou čteny '0'. Registr ANSEL je dostupný pouze v PIC12F675.

Obrázek 4 – 1: **OPTION - Registr OPTION (adresa 81h)**

R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1	R/W – 1
$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0
bit 7	$\overline{\text{GPPU}}$: bit povolení připojení pull-up rezistorů brány GPIO 1 – pull-up je zakázán na všech vývodech 2 – pull-up je na vývodu možno individuálně povolit						
bit 6	INTEDG : bit výběru aktivní hrany pro přerušení 1 – náběžná hrana signálu vývodu GP2/INT je aktivní 0 – sestupná hrana signálu vývodu GP2/INT je aktivní						
bit 5	T0CS : Volba zdroje hodinového signálu pro TMR0 1 = vnější zdroj na vývodu GP2/T0CKI 0 = vnitřní zdroj v závislosti na vnitřním taktovacím signálu						
bit 4	T0SE : Volba aktivní hrany při vnějším zdroji taktovacího signálu pro TMR0 1 = inkrementace se sestupnou hranou na vývodu GP2/T0CKI 0 = inkrementace s náběžnou hranou na vývodu GP2/T0CKI						
bit 3	PSA : bit přiřazení předděličky 1 – přiřazuje předděličku časovači Watchdog 0 – přiřazuje předděličku časovači Timer0						
bit 2 – 0	PS2:PS0 : bity pro výběr dělicího poměru předděličky						
	nastavení bitu	Poměr TMR0	Poměr WDT				
	000	1:2	1:1				
	001	1:4	1:2				
	010	1:8	1:4				
	011	1:16	1:8				
	100	1:32	1:16				
	101	1:64	1:32				
	110	1:128	1:64				
	111	1:256	1:128				

Význam:
 R = bit pro čtení
 W = bit pro zápis
 U = nepoužitý bit, čteno jako '0'
 n = Hodnota po resetu (POR)
 1 = bit je nastaven
 0 = bit je v '0'
 x = hodnota bitu je neznámá

4.4. Předdělička

Předdělička je tvořena osmibitovým čítačem, který může být zařazen před čítač/časovač Timer0 nebo za časovač Watchdog. Pro snadnější orientaci je tento prvek v tomto dokumentu vždy označován jako předdělička. Přiřazení předděličky je řízeno softwarově, pomocí bitu PSA (OPTION <3>). Nulováním bitu PSA je předdělička přiřazena modulu Timer0. Hodnoty dělicího poměru lze volit v bitech PS2:PS0 (OPTION<2:0>). Popis registru najdete na jiném místě dokumentu.

Obsah předděličky nelze načítat ani měnit zápisem. Při jejím přiřazení modulu Timer0 se zápisem instrukce do registru TMR0 (například CLRF 1, MOVWF 1, BSF 1, x.... a další) vynuluje obsah předděličky a naopak při zařazení za časovač Watchdog instrukce CLRWDWT nuluje obsah předděličky společně s registrem časovače Watchdog.

4.4.1. Změna přiřazení předděličky

Přiřazování předděličky je řízeno čistě softwarově (nastavení může být tedy změněno i při běhu programu). Může se však stát, že při změně přidělení předděličky od modulu Timer0 k časovači Watchdog dojde k neočekávanému resetu zařízení, proto je potřeba nejprve vykonat instrukci, která je popsána v příkladu 4-1.

Příklad 4 – 1: Změna přiřazení předděličky (Timer0 → časovač Watchdog)

```
bcf     STATUS, RP0    ; Banka 0

clrwdt                     ; nuluj WDT

clrf     TMR0            ; nuluj TMR0 a
                        ; předděličku

bsf     STATUS, RP0    ; Banka 1

movlw    b'00101111'    ; požadováno pouze volitelně
movwf    OPTION_REG     ; PS2:PS0 jsou
                        ; 000 nebo 001
                        ;
movlw    b'00101xxx'    ; nastav předděličku na
movwf    OPTION_REG     ; požadovaný poměr WDT
bcf     STATUS, RP0    ; Banka 0
```

Změna přiřazení předděličky od WDT k TMR0 probíhá podle instrukce, která je popsána v příkladu 4-2. Tento požadavek je nutno splnit i tehdy, když je časovač Watchdog vyřazen.

Příklad 4 – 2: Změna přiřazení předděličky (časovač Watchdog → Timer 0)

```
clrwdt                     ; nuluj WDT
                        ; a předděličku

bsf     STATUS, RP0    ; Banka 1

movlw    b'xxx0xxx'     ; vyber TMR0,
                        ; dělicí poměr a
                        ; zdroj taktovacího signálu

movwf    OPTION_REG     ;
bcf     STATUS, RP0    ; Banka 0
```

Tabulka 4 – 1: Přehled registrů, které mají vazbu na TIMER0

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po: POR, BOD	Hodnota po ostatních RESET
01h	TMR0	Registr modulu Timer0								xxxx xxxx	uuuu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
81h	OPTION	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISIO	---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	-- 11 1111	-- 11 1111

Legenda:

x – neznámá hodnota

- neimplementováno, při čtení ,0'

u – nezměněno

Buňky stínované šedou barvou nemají pro Timer0 význam.

5.0. Modul Timer1 s možností ovládání vnějším vývodem

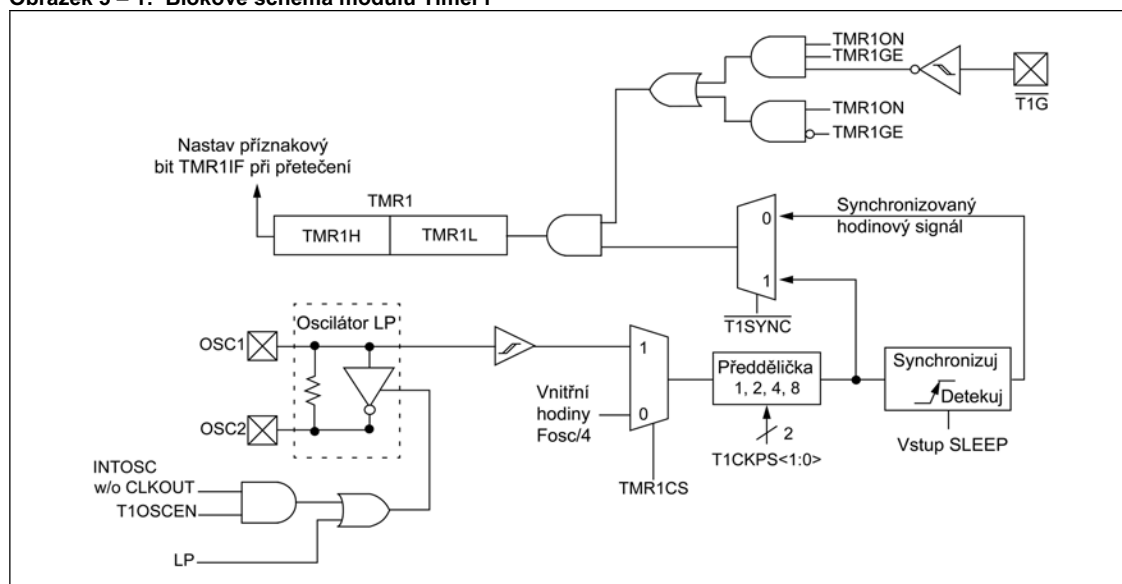
Mikropočítač PIC12F629 má implementován vnitřní čítač/časovač Timer1. Na obrázku 5-1 je znázorněno blokové zapojení tohoto čítače. Modul Timer1 má následující vlastnosti:

- 16bitový čítač/časovač tvoří registry TMR1H a TMR1L
- do obou registrů lze zapisovat nebo lze číst jejich obsah
- Je možné volit vnější nebo vnitřní zdroj hodinového signálu
- čítač/časovač může pracovat buď v synchronním nebo v asynchronním režimu
- žádost o přerušení lze vyvolat přetečením čítače/časovače z hodnoty 0xFFFF na 0x0000
- v asynchronním režimu lze přetečením čítače/časovače vyvolat probuzení ze stavu Sleep
- čítač/časovač je možné ovládat pomocí vnějšího vývodu $\overline{T1G}$
- Zdrojem hodinového signálu pro čítač/časovač může být LP oscilátor mikropočítače

Řídící registr čítače/časovače T1CON je popsán na obrázku 5-3. V tomto registru lze povolit nebo zakázat činnost čítače/časovače Timer1 a nastavit jeho vlastnosti.

Poznámka: Další informace o čítači/časovači lze nalézt v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023).

Obrázek 5 – 1: Blokové schéma modulu Timer1



5.1. Pracovní režimy modulu Timer1

Čítač/časovač Timer1 může pracovat ve třech různých režimech:

- 16bitový časovač s předděličkou
- 16bitový synchronní čítač
- 16bitový asynchronní čítač

V režimu časovače je Timer1 inkrementován v každém instrukčním cyklu. V režimu čítače je Timer1 inkrementován s každou náběžnou hranou na vnějším hodinovém vstupu T1CKI. Tato inkrementace je v režimu čítače buďto synchronizována s instrukčními cykly mikropočítače nebo probíhá nezávisle na vnitřním hodinovém signálu.

V režimu časovače i v obou režimech čítače lze inkrementaci Timer1 ovládat hradlem pomocí vnějšího signálu na vstupu $\overline{T1G}$.

Pokud je potřeba využít pro čítač/časovač vnější zdroj hodinového signálu, může jím být taktovací oscilátor mikropočítače konfigurovaný pro LP oscilátor. Jde o variantu, jejíž uplatnění připadá v úvahu jestliže je mikropočítač taktován vnitřním oscilátorem a jeho výstup na vývod OSC2 je zakázán.

Poznámka: První aktivní náběžná hrana taktovacího signálu je v režimu čítače považována taková hrana, před níž již čítač registroval hrana sestupnou.

5.2. Přerušení pomocí modulu Timer1

Dvojice registrů TMR1H a TMR1L zvětšuje svůj obsah o jedničku až do hodnoty 0xFFFF a následně přeteče na hodnotu 0x0000. Přetečením je nastaven příznakový bit přerušení TMR1IF od čítače/časovače Timer1 (PIR1<0>). Pro povolení přerušení od čítače/časovače Timer1 je nutné nastavit následující bity:

- bit povolení přerušení od čítače/časovače Timer1 (PIE1<0>)
- bit povolení přerušení od periférií (INTCON<6>)
- bit všeobecného povolení přerušení GIE (NTCON<7>)

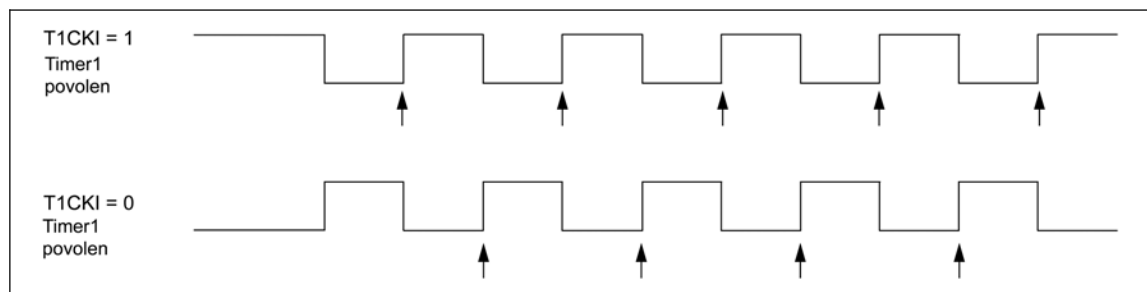
Příznak přerušení TMR1IF je nutné softwarově nulovat v rutině obsluhy přerušení.

Poznámka : Dvojici registrů TMR1H a TMR1L včetně příznakového bitu TMR1IF je vhodné nulovat dříve, než dojde k povolení přerušení od přetečení čítače/časovače Timer1.

5.3. Předdělička časovače Timer1

Předdělička časovače Timer1 má čtyři volitelné dělicí poměry. Taktovací signál může být dělen jednou, dvěmi, čtyřmi nebo osmi. Dělicí poměr řídí bity T1CKPS0 a T1CKPS1 (T1CON<5:4>). Obsah předděličky nelze číst a nelze do ní ani zapisovat. K nulování dochází vždy při zápisu do registrů TMR1H nebo TMR1L.

Obrázek 5 – 2: Časový průběh při inkrementaci Timer1



Poznámky:

- 1: Šipky označují okamžik inkrementace čítače/časovače.
- 2: V režimu čítače musí být před první aktivní náběžnou hranou zaregistrována sestupná hrana taktovacího signálu.

Obrázek 5 - 3: Registr T1CON – řídicí registr modulu Timer1 (adresa 10h)

	U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
	---	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON
	bit 7							bit 0
bit 7	Neimplementován. Čte se jako ,0'							
bit 6	TMR1GE: Povolení ovládat TMR1 pomocí vnějšího vstupu TMR1ON = 0 → bit je ignorován TMR1ON = 1 - 1 = jen při stavu log0 na vnějším vývodu $\overline{\text{T1G}}$ je spuštěn Timer1 - 0 = Timer1 je spuštěn vždy							
bit 5 – 4	T1CKPS1:T1CKPS0: volba dělicího poměru předděličky vůči časovači 11 = dělicí poměr 1:8 10 = dělicí poměr 1:4 01 = dělicí poměr 1:2 00 = dělicí poměr 1:1							
bit 3	T1OSCEN: volba oscilátoru mikropočítače typu LP jako zdroje hodin pro Timer1 <i>mikropočítač je taktován vnitřním oscilátorem (INTOSC) bez výstupu na vývod OSC2 (zakázán CLKOUT):</i> 1 = LP oscilátor je použit pro hodinový signál čítače/časovače Timer1 0 = LP oscilátor je vyřazen <i>při jiných konfiguracích takt. osc.: bit je ignorován</i>							
bit 2	$\overline{\text{T1SYNC}}$: řídicí bit synchronizace s instrukčními cykly <i>podmíněno nastavením bitu TMR1CS</i> TMR1CS = 1 1 = nesynchronizovat vnější hodinový signál s instrukčními cykly 0 = synchronizovat TMR1CS = 0 Bit je ignorován a modul Timer1 je inkrementován podle vnitřního taktovacího oscilátoru							
bit 1	TMR1CS: bit výběru zdroje hodinového signálu modulu Timer1 1 = vnější (náběžná hrana signálu na vývodu T1CKI) 0 = vnitřní (taktovací frekvence Fosc/4)							
bit 0	TMR1ON: zapnutí modulu Timer1 1 = Timer1 je zapnut 0 = Timer1 je vypnut							

Význam:

R = bit pro čtení

n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'

0 = bit je v '0'

5.4. Modul Timer1 v režimu asynchronního čítače

Jestliže je nastaven bit $\overline{\text{T1SYNC}}$ (T1CON<2>), nedochází k synchronizaci vnějšího taktovacího signálu, podle kterého probíhá inkrementace čítače Timer1, s instrukčními cykly mikropočítače. Inkrementace probíhá nezávisle na taktovacím kmitočtu mikropočítače. Čítání může pokračovat i v režimu Sleep a přetečení čítače/časovače Timer1 může vyvolat přerušení, které způsobí probuzení procesoru. Při tvorbě programu pracujícího s Timer1 je nutno respektovat určité vlastnosti tohoto čítače, popsané v kapitole 5.4.1.

Poznámka: Pokud je zapotřebí použít pro čítač/časovač Timer1 digitální vstup na vývodu mikropočítače, musí být nastaveny registry ANSEL (adresa 9Fh) a CMCON (adresa 19h). Po resetu jsou vývody nastaveny jako analogové a při jejich čtení je výsledný stav log ,0'. Registr ANSEL má význam jen pro mikropočítač PIC12F675.

5.4.1. Čtení a zápis do registrů modulu Timer1 v režimu asynchronního čítače

Při čtení obsahu registrů TMR1H nebo TMR1L je hardwarově zajištěno bezpečné vyčtení jejich obsahu i v době, kdy je čítač v chodu. Je nutné počítat s tím, že úplná šestnáctibitová hodnota čítače je sestavena při postupném čtení obsahu dvou osmibitových registrů. Ke čtení nedochází pochopitelně ve stejný okamžik a ještě před dokončením operace může dojít k přetečení některého z nich. Timer1 může tedy změnit svůj obsah i mezi těmito dvěma čteními.

Během zápisu do registrů TMR1H a TMR1L by mělo být zastaveno čítání. V opačném případě může snadno nastat konflikt dat v registrech. Pokud by došlo k zápisu do některého z registrů Timer1 v době inkrementace čítače/časovače, mohou se nežádoucím způsobem nastavit registry čítače.

Čtení 16bitového obsahu registrů musí být prováděno precizně. Správný postup čtení a zápisu do registrů Timer1 jsou uvedeny jako příklady 12-2 a 12-3 v dokumentaci PICmicro™ Mid-Range MCU Family Reference Manual (DS33023).

5.5. Vnější oscilátor pro Timer1

Vnější oscilátor lze připojit mezi vývody OSC1 (vstup) a OSC2 (výstup). Před použitím oscilátoru musí být nastaven řídicí bit T1OSCEN (T1CON<3>). Jedná se o oscilátor LP s nízkou spotřebou, který pracuje do kmitočtu 37 kHz. Oscilátor je v činnosti i během režimu Sleep a je přednostně určen pro kmitočet 32 kHz. V tabulce 9-2 jsou uvedeny velikosti kondenzátorů, které mohou být připojeny k LP oscilátoru.

LP oscilátor lze použít buď pro Timer1 nebo jako taktovací oscilátor mikropočítače. Modul Timer1 tedy může spolupracovat s tímto oscilátorem jedině tehdy, když je taktovací signál mikropočítače odvozen z frekvence vnitřního RC oscilátoru. Stejně jako v případě taktování mikropočítače prostřednictvím LP oscilátoru musí uživatel zajistit prostřednictvím programu časovou prodlevu pro bezpečný rozběh oscilátoru.

Ve stavu, kdy je činnost LP oscilátoru povolena, jsou bity TRISIO4 a TRISIO5 nastaveny, bity GP4 a GP5 jsou čteny jako ,0' a bity TRISIO4 a TRISIO5 jsou čteny jako ,1'.

Poznámka: Pro oscilátor LP je nutno zajistit rozběhovou a stabilizační prodlevu. Po nastavení řídicího bitu T1OSCEN je tedy nezbytné zajistit programové zpoždění dříve, než dojde k zapnutí TMR1.

5.6. Modul Timer1 během režimu Sleep

Modul Timer1 lze používat během režimu Sleep pouze jako asynchronní čítač. Inkrementace Timer1 může být v tomto režimu vyvolána buď vnějším hodinovým signálem nebo vnějším krystalovým oscilátorem. Aby došlo při přetečení čítače/časovače Timer1 k probuzení z režimu Sleep, musí být:

- čítač/časovač Timer1 aktivní - nastavením bitu TMR1ON (T1CON<0>)
- nastaven bit TMR1IE, povolující přerušení přetečením Timer1 (PIE<1>)
- nastaven bit PEIE, povolující přerušení od periférií (INTCON<6>)

Mikropočítač bude probuzen z režimu Sleep při přetečení modulu Timer1. V případě, že je nastaven bit GIE, povolující všeobecné přerušení (INTCON<7>), spustí se po probuzení rutina přerušení na adrese 0004h. V opačném případě je vykonána instrukce, následující po instrukci SLEEP.

Tabulka 5 – 1: Registry, které mají vztah k modulu čítače/časovače Timer1

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota na: POR, BOD	Hodnota na ostatních RESET
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00- - 0- 0-	00- - 0- 0-
0Eh	TMR1L	Pracovní registr pro spodních osm bitů registru TMR1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Pracovní registr pro horních osm bitů registru TMR1								xxxx xxxx	uuuu uuuu
10h	T1CON	---	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	000 0000	- uuu uuuu
8Ch	PIE1	EEIE	ADIE	---	---	CMIE	---	---	TMR1IE	00- - 0- 0-	00- - 0- - 0

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno
Buňky stínované šedou barvou nemají pro TIMER1 význam.

6.0. Komparátor

Mikroprocesor PIC12F629/675 je vybaven jedním analogovým komparátorem. Pro vstup komparátoru jsou vyhrazeny vývody GP0 a GP1.

Na vstup komparátoru lze připojit vnitřní napětíovou referenci. Vývod GP2 může být konfigurován jako výstup komparátoru.

Řídící registr CMCON a řídicí bity komparátoru jsou popsány na obrázku 6-1.

Obrázek 6 – 1: Řídící registr komparátoru CMCON (adresa 19h)

U – 0	R – 0	U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
---	COUT	---	CINV	CIS	CM2	CM1	CM0

bit 7

bit 0

bit 7

Neimplementován, čten jako ,0'

bit 6

COUNT: bit výstupu komparátoru

pro CINV = 0: 1 = $V_{IN+} > V_{IN-}$
 0 = $V_{IN+} < V_{IN-}$
pro CINV = 1: 1 = $V_{IN+} < V_{IN-}$
 0 = $V_{IN+} > V_{IN-}$

bit 5

Neimplementován, čten jako ,0'

bit 4

CINV: řídicí bit pro negaci výstupu
1 = výstup komparátoru je negován
0 = výstup komparátoru není negován

bit 3

CIS: řídicí bit přepínání invertujícího vstupu
v případě, že bity CM2:CM0 jsou nastaveny jako 110 nebo 101
1 = invertující vstup komparátoru je připojen na vývod GP0/CIN+
0 = invertující vstup komparátoru je připojen na vývod GP1/CIN-

bit 2 – 0

CM2:CM0: bity režimu komparátoru
Na obrázku 6-3 jsou zachyceny všechny režimy komparátoru odpovídající dostupným kombinacím.

Význam:

R = bit pro čtení
 n = Hodnota po resetu (POR)
 x = hodnota bitu je neznámá

W = bit pro zápis
 1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0'
 0 = bit je v '0'

6.1. Činnost komparátoru

Obrázek 6-2 zobrazuje schématickou značku komparátoru, sestávajícího z jediného operačního zesilovače. Dále jsou na obrázku znázorněny průběhy signálu na analogových vstupech a digitálním výstupu. Pokud je napětí na neinvertujícím vstupu V_{IN+} menší než na invertujícím vstupu V_{IN-} , výstup komparátoru je v logické ,0'. Pokud je napětí na neinvertujícím vstupu V_{IN+} větší než na invertujícím vstupu V_{IN-} , výstup komparátoru je v logické ,1'. K překlopení výstupu nedojde v nekonečně krátkém čase. Rovněž pokud jsou si vstupní napětí téměř rovna, nemusí být výstup komparátoru vždy stabilní. Stínovaná oblast grafu představuje dobu, po kterou nemá výstup komparátoru platnou hodnotu.

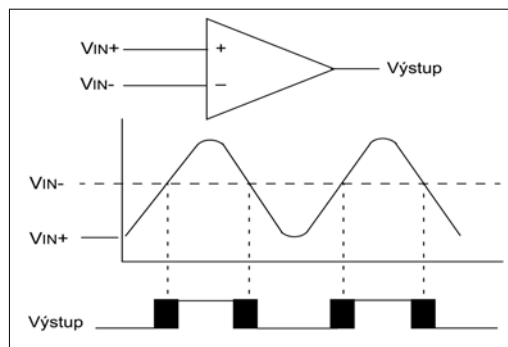
Poznámka : Aby bylo možno použít vývody GP1/CIN- a GP0/CIN+ jako analogové vstupy, musí být nastaveny příslušné bity v registru CMCON (adresa 19h).

Výstup komparátoru může být negován nastavením řídicího bitu CINV (CMCON<4>). Nulování tohoto bitu nastavuje neinvertovaný výstup. Celkový přehled chování výstupu komparátoru v závislosti na vstupech a nastavení řídicího bitu CINV je uveden v tabulce 6-1.

Tabulka 6 – 1: Závislost výstupu komparátoru na vstupních podmínkách

Vstupní podmínky	CINV	COUT
$V_{IN+} < V_{IN-}$	0	0
$V_{IN+} > V_{IN-}$	0	1
$V_{IN+} < V_{IN-}$	1	1
$V_{IN+} > V_{IN-}$	1	0

Obrázek 6 – 2: Jednoduchý komparátor



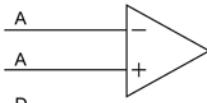
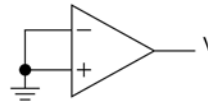
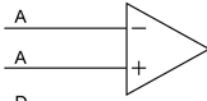
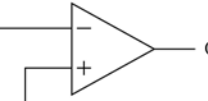
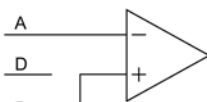
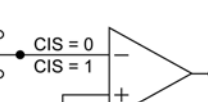
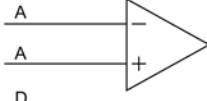
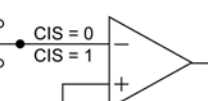
Poznámka: řídicí bit pro negaci výstupu CINV je „0“

6.2. Konfigurace komparátoru

Komparátor má celkem 8 různých konfigurací. Konfigurace se nastavuje řídicími bity v registru CMCON. Na obrázku 6-3 je uvedeno zapojení komparátoru pro všech osm konfigurací. Vývody, které používá komparátor v různých konfiguracích, je nutné ošetřit rovněž v registru TRISIO. Jde o registr, který nastavuje vstupní nebo výstupní charakter vývodu. Při změně konfigurace komparátoru není po určitou dobu zaručena platná hodnota na výstupu komparátoru. Podrobnosti jsou uvedeny v kapitole 12.0.

Poznámka : Při změně druhu konfigurace je nezbytné zakázat přerušení od komparátoru. V opačném případě může nastat při změně nežádoucí přerušení, způsobené nedefinovanými hodnotami.

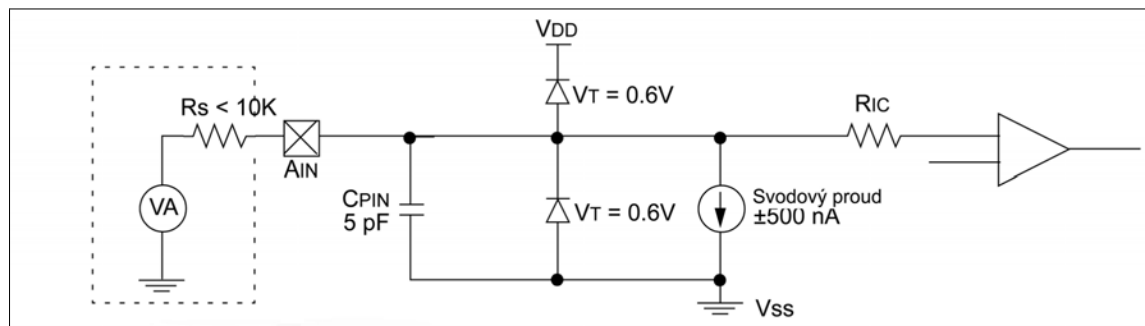
Obrázek 6 – 3: Pracovní režimy komparátoru

Nastavení komparátoru po resetu (POR - malá spotřeba) CM2:CM0 = 000 GP1/CIN- A GP0/CIN+ A GP2/COUT D  Vypnuto (čteno 0)	Komparátor vypnut (režim s nejnižší spotřebou) CM2:CM0 = 111 GP1/CIN- D GP0/CIN+ D GP2/COUT D  Vypnuto (čteno 0)
Komparátor bez výstupu na vnějším vývodu CM2:CM0 = 010 GP1/CIN- A GP0/CIN+ A GP2/COUT D  COUT	Komparátor bez výstupu, s vnitřní referencí CM2:CM0 = 100 GP1/CIN- A GP0/CIN+ D GP2/COUT D  od modulu CVREF
Komparátor s výstupem a vnitřní referencí CM2:CM0 = 011 GP1/CIN- A GP0/CIN+ D GP2/COUT D  od modulu CVREF	Komparátor s výstupem, vnitřní referencí a přepínaným vstupem CM2:CM0 = 101 GP1/CIN- A GP0/CIN+ A GP2/COUT D  od modulu CVREF
Komparátor s výstupem na vnějším vývodu CM2:CM0 = 001 GP1/CIN- A GP0/CIN+ A GP2/COUT D  COUT	Komparátor bez výstupu, vnitřní referencí a přepínaným vstupem CM2:CM0 = 110 GP1/CIN- A GP0/CIN+ A GP2/COUT D  od modulu CVREF
A = analogový vstup, porty jsou čteny vždy jako 0 D = digitální vstup CIS = bit přepínání invertujícího vstupu (CMCON<3>)	

6.3. Omezení při připojování analogového vstupu

Obrázek 6-4 zachycuje zjednodušené schéma analogového vstupu komparátoru. Analogový vstup je opatřen dvojicí ochranných diod, zapojených proti napájecímu napětí. Vstupní napětí tedy musí být nejvýše v rozsahu napájecího napětí. Pokud dojde k překročení tohoto rozsahu o více než 0,6 V, odpovídající dioda se otevře a vstup bude zkratován proti příslušnému napájecímu vodiči. Vnitřní odpor zdroje signálu by neměl přesáhnout 10kΩ. Připojení jakékoli vnější součástky - kondenzátoru nebo Zenerovy diody - vyvolá vznik malého svodového proudu, vytékajícího z vývodu do země.

Obrázek 6 – 4: Náhradní schéma analogového vstupu



Legenda:

CPIN = parazitní kapacita vstupu
 VT = γ napětí v propustném směru ochranné diody
 ILEAKAGE = parazitní svodový proud způsobený závěrným proudem různých PN přechodů
 RIC = celkový odpor mezi vývodem mikroprocesoru a vstupem komparátoru
 Rs = vnitřní impedance zdroje signálu
 VA = napěťový zdroj analogového signálu

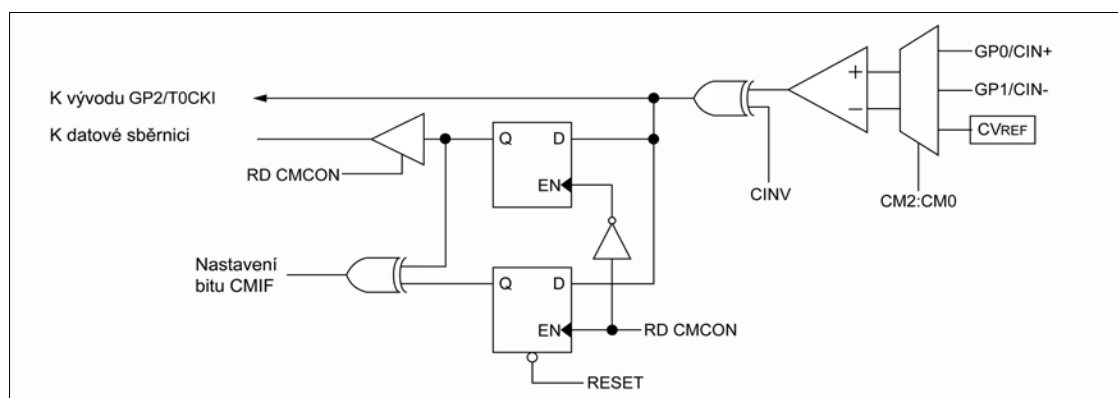
6.4. Výstup komparátoru

Výstup komparátoru je tvořen bitem COUT v registru CMCON. Tento bit je možné pouze číst, nikoli nastavovat. Výstup může být rovněž, ve třech z osmi kombinací, připojen na vývod GP2. Podrobnosti byly uvedeny dříve. Při přímém připojení na vývod GP2 není výstup komparátoru synchronizován s vnitřním taktovacím signálem mikroprocesoru. Blokové schéma výstupu komparátoru je popsáno na obrázku 6-5. Pokud je výstup komparátoru zapojen na vývod GP2, má bit TRISIO(2) v registru TRISIO stejný význam jako povolení/zákaz výstupu na vnější vývod.

Poznámky:

- 1: Při čtení registru GPIO jsou všechny bity, přiřazené vývodům s konfigurací analogových vstupů, čteny vždy '0'. Z vývodů, konfigurovaných jako digitální vstupy, je analogový signál načten v souladu se vstupními úrovněmi logiky TTL.
- 2: Analogové napětí, přivedené na kterýkoli vývod, konfigurovaný jako digitální vstup, může mít za následek zvýšení vstupního proudu nad úroveň odpovídající určené úrovni logických obvodů.

Obrázek 6 – 5: Blokové schéma zapojení logiky výstupu komparátoru



6.5. Napěťová reference komparátoru

Na jeden ze vstupů komparátoru může být připojena volitelná vnitřní napěťová reference. Tuto referenci lze využít ve čtyřech z osmi možných konfigurací komparátoru. Vnitřní zapojení napěťové reference je popsáno na obrázku 6-6 a na obrázku 6-7 je zobrazen řídicí registr VRCON.

6.5.1. Nastavení vnitřní napěťové reference

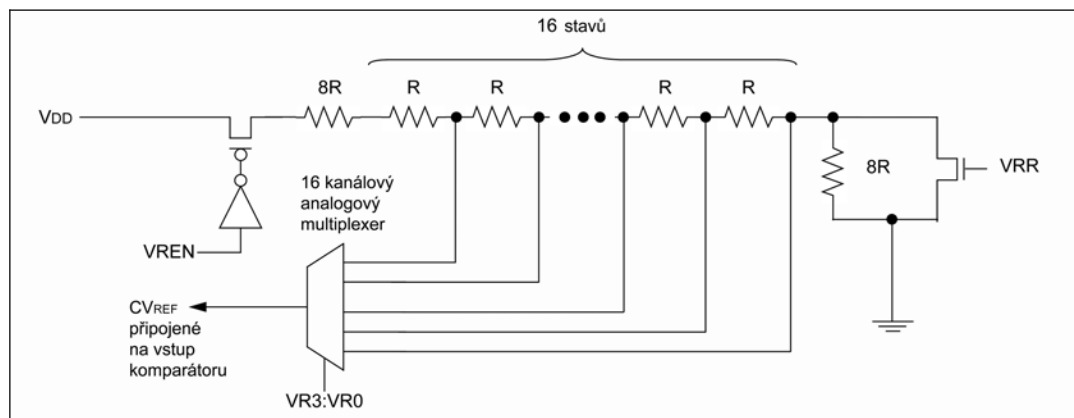
Na výstupu napěťové reference může být celkem 32 různých napěťových úrovní, z nichž je 16 v nižším a 16 ve vyšším rozsahu. Výstupní napětí je dáno vztahem:

pro $VRR = 1$ (nižší rozsah) $CVREF = VDD * (VR3:VR0)/24$
 pro $VRR = 0$ (vyšší rozsah) $CVREF = VDD/4 + VDD * (VR3:VR0)/32$

6.5.2. Přesnost napěťové reference

Vnitřní konstrukce modulu napěťové reference neumožňuje dosáhnout plynulého nastavení referenčního napětí v rozsahu celého napájecího napětí. Tranzistory na začátku a konci odporové sítě udržují $CVREF$ v závislosti na velikosti VDD resp. VSS . Referenční napětí je odvozeno od napájecího napětí VDD a tedy každé zakolísání nebo zvlnění napájecího napětí se projeví i na napětí referenčním. Podrobnosti jsou uvedeny v kapitole 12.0.

Obrázek 6 – 6: Blokové schéma napěťové reference komparátoru



6.6. Reakční doba komparátoru

Doba reakce komparátoru je nejkratší doba, nutná k ustálení poměrů po volbě nové napěťové reference nebo po připojení nového zdroje signálu. Teprve po jejím uplynutí je výstup komparátoru považován za platný. Po změně nastavení napěťové reference je nezbytné softwarově zajistit zpoždění mezi touto změnou a použitím výstupu komparátoru. Minimální prodleva musí trvat alespoň po dobu reakce komparátoru, uvedenou v tabulce 12-7.

6.7. Činnost komparátoru v režimu Sleep

Komparátor i modul napěťové reference mohou během režimu Sleep pracovat pouze za předpokladu, že jsou před uvedením do režimu Sleep povoleny. Vedlejším účinkem činnosti obou modulů je vyšší odběr v režimu Sleep než odpovídá specifikaci. Zvýšení odběru je popsáno samostatně. Minimalizaci spotřeby v režimu Sleep ovlivňuje komparátor a napěťová reference, které lze vypnout bity $CM2:CM0 = 111$ (komparátor) a nulováním bitu $VREN$ ($VRCON<7>$).

Pokud je komparátor zapnut během režimu Sleep, přerušení při změně jeho výstupu mikropočítač probudí. Při probuzení z režimu Sleep se obsah registrů $CMCON$ a $VRCON$ nezmění.

6.8. Důsledky signálu reset pro komparátor

Signál Reset nastavuje obsah registrů CMCON a VRCON do jejich inicializačních hodnot po resetu. Modul komparátoru bude nastaven do stavu CM2:CM0 = 000 a modul napětové reference bude vypnut. Všechny vstupy mají charakter analogových vstupů. Oba moduly v tomto stavu odebírají nejmenší možný proud.

Obrázek 6 – 7: Řídící registr napětové reference – VRCON (adresa 99h)

R/W – 0	U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
VREN	---	VRR	---	VR3	VR2	VR1	VR0
bit 7				bit 0			

- bit 7 **VREN:** bit povolení napětové reference
 1 = napětová reference zapnuta
 0 = napětová reference vypnuta (proud není odebírán)
- bit 6 Neimplementován. Čten jako ,0'
- bit 5 **VRR:** bit volby rozsahu napětové reference CVREF
 1 = nižší rozsah
 0 = vyšší rozsah
- bit 4 Neimplementováno. Při čtení ,0'
- bit 3 - 0 **VR3:VR0:** bit výběru referenčního napětí ($0 \leq VR \leq 15$)

$$VRR = 1: CVREF = VDD * (VR3:VR0 / 24)$$

$$VRR = 0: CVREF = VDD / 4 + VDD * (VR3:VR0 / 32)$$

Význam:
 R = bit pro čtení W = bit pro zápis U = nepoužitý bit, čteno jako ,0'
 n = Hodnota po resetu (POR) 1 = bit je nastaven 0 = bit je v '0'
 x = hodnota bitu je neznámá

6.9. Přerušení od komparátoru

Příznak přerušení od komparátoru CMIF je hardwarově nastaven vždy, když dojde ke změně na výstupu komparátoru. Před povolením přerušení od komparátoru je nezbytné softwarově zjistit aktuální hodnoty bitu COUT (CMCON<6>), které určují, zda při vyvolaném přerušení od komparátoru došlo ke změně na výstupu COUT z log ,1' do log ,0' nebo naopak. Příznakem přerušení je bit CMIF(PIR1<3>). Před povolením přerušení je nezbytné tento bit softwarově nulovat, stejně jako během rutiny obsluhy přerušení. Nastavením tohoto bitu do log ,1' můžeme simulovat přerušení od komparátoru.

Přerušení je povoleno až po nastavení maskovacího bitu přerušení od komparátoru CMIE (PIE1<3>) a bitu přerušení od periférií PEIE (INTCON<6>). Následně je nutné povolit všeobecné přerušení nastavením bitu GIE. Přerušení od komparátoru nemůže proběhnout v případě, že je kterýkoli bit nulován. Bez ohledu na povolení nebo zákaz přerušení dojde k nastavení bitu CMIF vždy, když jsou splněny podmínky přerušení.

Uživatel může pomocí rutiny obsluhy přerušení obsloužit žádost o přerušení následujícím způsobem:

- libovolným čtením nebo zápisem do registru CMCON ukončí žádost o přerušení od komparátoru
- nulováním bitu CMIF ukončí příznak přerušení

Žádost o přerušení trvá po změně na výstupu komparátoru do té doby, dokud nedojde ke čtení nebo zápisu do registru CMCON. Po celou tuto dobu je také neustále nastavován příznak přerušení od komparátoru CMIF. Teprve po zapsání (čtení) do registru CMCON je hardwarově umožněno nulování příznaku CMIF.

Poznámka : Pokud změna bitu COUT v registru CMCON nastane během instrukce čtení (počínaje začátkem druhého taktu instrukčního cyklu Q2), nemusí dojít k nastavení příznaku přerušení od komparátoru CMIF (PIR1<3>).

Tabulka 6 – 2> Registry, které mají vztah k modulu komparátoru

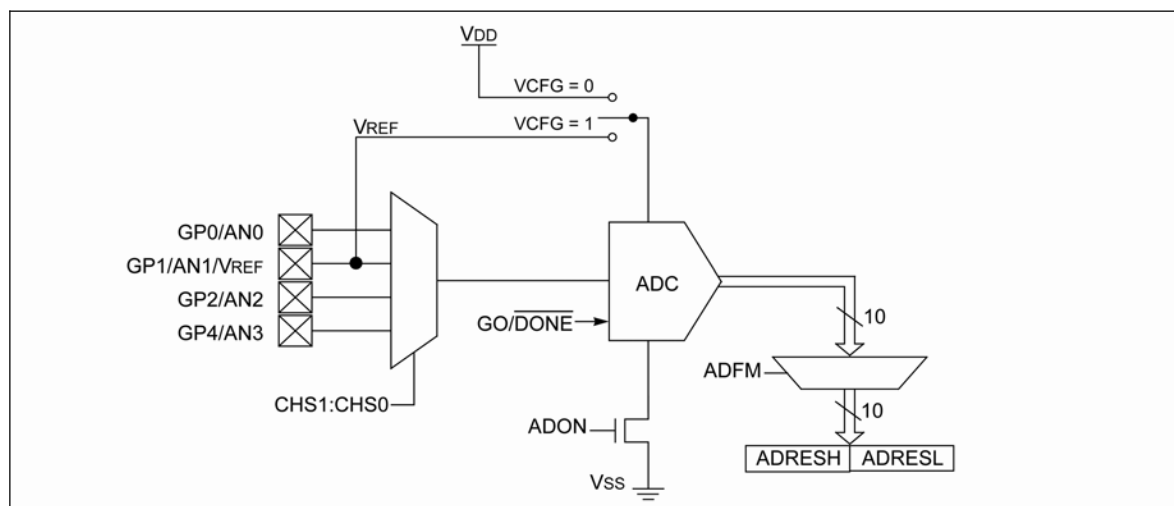
Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po: POR, BOD	Hodnota po ostatních RESET
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00- - 0- 0-	00- - 0- 0-
19h	CMCON	---	COUT	---	CINV	CIS	CM2	CM1	CM0	- 0- 0 0000	- 0- 0 0000
8Ch	PIE1	EEIE	ADIE	---	---	CMIE	---	---	TMR1IE	00- - 0- 0-	00- - 0- 0-
85h	TRISIO	---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	-- 11 1111	-- 11 1111
99h	VRCON	VREN	---	VRR	---	VR3	VR2	VR1	VR0	0- 0- 0000	0- 0- 0000

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno
 Buňky stínované šedou barvou nemají pro komparátor význam.

7.0. Analogově digitální převodník (pouze u PIC12F675)

Analogově digitální převodník (dále v textu jako A/D převodník) převádí analogový vstupní signál na binární číslo o šířce 10 bitů. Mikropočítač PIC 12F675 má celkem čtyři analogové vstupy na čtyřech různých vývodech, které lze přepínat pomocí analogového multiplexeru na vstupní vzorkovací kondenzátor A/D převodníku. Napětí na vzorkovacím kondenzátoru sleduje vstupní napětí. Při zahájení A/D převodu je vzorkovací kondenzátor odpojen od vstupu a připojen na vstup A/D převodníku. Převod probíhá metodou postupné aproximace, při které je v každém kroku zjištěna hodnota jednoho bitu počínaje nejvyšším bitem. Zdrojem referenčního napětí pro A/D převod může být buď napájecí napětí VDD nebo vnější referenční napětí přivedené na vývod VREF. Blokové schéma A/D převodníku je uvedeno na obrázku 7-1.

Obrázek 7 – 1: Blokové schéma A/D převodníku



7.1. Nastavení a funkce A/D převodníku

A/D převodník je ovládán prostřednictvím dvou registrů:

- ADCON0 (popsán na obrázku 7-3)
- ANSEL (popsán na obrázku 7-4)

7.1.1. Vývody pro připojení analogového signálu

Analogové vývody jsou ovládány bity ANS3:ANS0 (ANSEL<3:0>) a příslušnými bity v registru TRISIO. Nastavení řídicího bitu registru TRISIO do log ,1' přiřazuje vývodu funkci vstupu (režim vysoké impedance). Obdobně se nastavuje odpovídající bit v registru ANSEL do log ,1' a tím se zajišťuje vývodu funkce analogového vstupu.

Poznámka : Analogové napětí, přivedené na kterýkoli vývod, konfigurovaný jako digitální vstup, může vyvolat jiné proudové poměry oproti specifikaci.

7.1.2. Výběr kanálu A/D převodníku

Mikropočítač PIC12F675 má pro A/D převodník k dispozici čtyři analogové vstupy, značené AN0, AN1, AN2, AN3. Volba jednoho z nich se provádí bity CHS1:CHS0 (ADCON0<3:2>). Zvolený vstupní vývod je následně připojen na vzorkovací kondenzátor A/D převodníku.

7.1.3. Napětíová reference

Napětíovou referencí může být napájecí napětí VDD nebo vnější analogové napětí, přivedené na vývod VREF. Volba zdroje referenčního napětí se provádí nastavením bitu VCFCG (ADCON0<6>). Pokud je tento bit nastaven, je zdrojem referenčního signálu napětí na vývodu VREF, v opačném případě je referencí napájecí napětí.

7.1.4. Časování AD převodu

Kompletní A/D převod vyžaduje celkem jedenáct časových cyklů označených jako TAD. Doba tohoto cyklu může být odvozena od taktovacího oscilátoru nebo od vnitřního RC oscilátoru. Nastavením bitů ADCS2:ADCS0 (ANSEL<6:4>) je zvolen jeden ze sedmi druhů časování A/D převodu:

- Fosc / 2
- Fosc / 4
- Fosc / 8
- Fosc / 16
- Fosc / 32
- Fosc / 64
- FRC (odvozeno od vnitřního RC oscilátoru A/D převodníku)

Převod proběhne správně tehdy, když zvolená doba převodu zajišťuje trvání TAD alespoň 1,6 μs. V tabulce 7-1 je popsán výpočet doby TAD pro nejčastější taktovací frekvence.

Tabulka 7-1: Závislost doby TAD na taktovací frekvenci

Časování A/D převodu		Taktovací frekvence mikropočítače			
Cyklus	Dělicí poměr	20 MHz	5 MHz	4 MHz	1,25 MHz
2 Tosc	000	100 ns ⁽²⁾	400 ns ⁽²⁾	500 ns ⁽²⁾	1,6 µs
4 Tosc	100	200 ns ⁽²⁾	800 ns ⁽²⁾	1,0 µs	3,2 µs
8 Tosc	001	400 ns ⁽²⁾	1,6 µs	2,0 µs	6,4 µs
16 Tosc	101	800 ns ⁽²⁾	3,2 µs	4,0 µs	12,8 µs ⁽³⁾
32 Tosc	010	1,6 µs	6,4 µs	8,0 µs ⁽³⁾	25,6 µs ⁽³⁾
64 Tosc	110	3,2 µs	12,8 µs ⁽³⁾	16,0 µs ⁽³⁾	51,2 µs ⁽³⁾
A/D RC	x11	2 – 6 µs ^(1, 4)	2 – 6 µs ^(1, 4)	2 – 6 µs ^(1, 4)	2 – 6 µs ^(1, 4)

Vysvětlivky:

Stínované pole obsahují hodnoty mimo doporučený rozsah.

Poznámky:

1: Při použití vnitřního RC oscilátoru je obvyklá doba TAD = 4 µs (VDD větší než 3,0 V)

2: Tyto hodnoty jsou menší než nejmenší požadovaná doba TAD

3: Hodnoty TAD jsou příliš velké, je vhodné použít jiný dělicí poměr nebo RC oscilátor

4: Pro taktovací oscilátor s frekvencí vyšší než 1 MHz se doporučuje použít zdroj časování A/D převodu z vnitřního RC oscilátoru pouze pro A/D převod během režimu Sleep.

7.1.5. Zahájení A/D převodu

A/D převod se spouští nastavením bitu GO/DONE (ADCON<1>). Po dokončení A/D převodu dojde k:

- nulování bitu GO/DONE
- nastavení příznakového bitu přerušení od A/D převodu ADIF (PIR<6>)
- aktivaci přerušení (pokud je povoleno)

Probíhající A/D převod lze přerušit programově nulováním bitu GO/DONE. Následně nedojde k aktualizaci registrů ADRESH a ADRESL, obsahujících výsledek A/D převodu. Nadále v nich tedy zůstane uložen výsledek předchozího A/D převodu. Přerušeném A/D převodu je před aktivací dalšího vzorkování vyžadováno zpoždění nejméně 2 TAD. Po uplynutí této doby je vzorkovací kondenzátor automaticky připojen na původně zvolený analogový vývod.

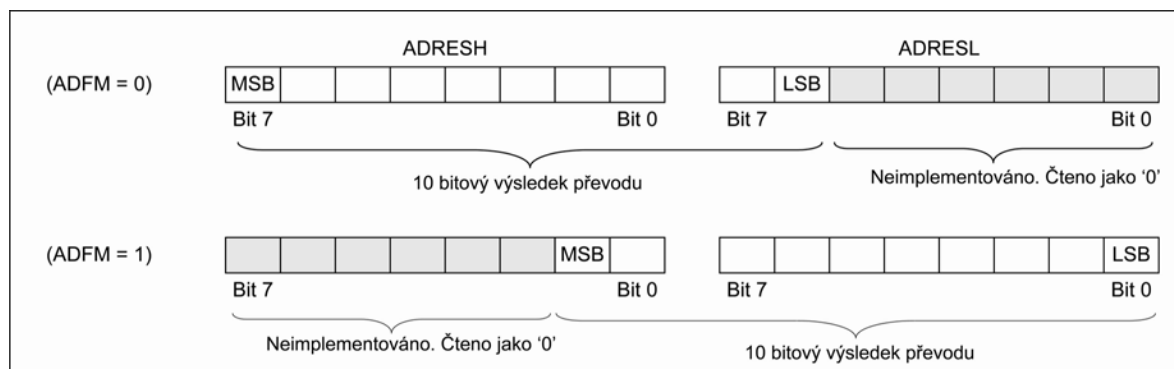
Poznámka :

Bit GO/DONE v registru ADCON0 nesmí být nastaven stejnou instrukcí, která v tomto registru bitem ADON zapíná A/D převodník.

7.1.6. Výsledek převodu

Výstup A/D převodníku je 10bitové binární číslo a může být ve dvou výstupních registrech zapsáno ve dvou formátech. Buď je nejvýznamnější bit zapsán na krajní levou pozici registru ADRESH (tzv. řazení zleva) nebo je nejméně významný bit zapsán na krajní pravou pozici registru ADRESL (tzv. řazení zprava). Volba formátu se nastavuje bitem ADFM (ADCON0<7>). Oba formáty jsou znázorněny na obrázku 7-2.

Obrázek 7 – 2: Formát výstupu A/D převodu



Obrázek 7 – 3: Řídící registr A/D převodníku ADCON0 (adresa 1Fh)

R/W – 0	R/W – 0	U – 0	U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
ADFM	VCFG	---	---	CHS1	CHS0	GO/ $\overline{\text{DONE}}$	ADON

bit 7

bit 0

- bit 7 **ADFM**: volba formátu výstupu A/D převodu
1 = řazení zprava
0 = řazení zleva
- bit 6 **VCFG**: volba zdroje referenčního napětí
1 = vnější reference – na vnějším vývodu VREF
0 = vnitřní reference – napájecí napětí VDD
- bit 5 - 4 Neimplementován. Při čtení ,0‘
- bit 3 - 2 **CHS1:CHS0**: volba analogového vstupu
00 = 1. vstup A/D převodníku na vývodu AN0
01 = 2. vstup A/D převodníku na vývodu AN1
10 = 3. vstup A/D převodníku na vývodu AN2
11 = 4. vstup A/D převodníku na vývodu AN3
- bit 1 **GO/ $\overline{\text{DONE}}$** : řídící bit A/D převodníku
1 = probíhá převod. Nastavením tohoto bitu do log ,1‘ je převod spuštěn. Bit je po dokončení převodu automaticky nulován.
0 = převod neprobíhá/byl dokončen
- bit 0 **ADON**: zapnutí A/D převodníku
1 = převodník je zapnutý
0 = převodník vypnutý (bez odběru proudu)

Obrázek 7 – 4: Registr volby analogových vstupů ANSEL (adresa 9Fh)

U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 1	R/W – 1	R/W – 1	R/W – 1
---	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0

bit 7

bit 0

- bit 7 Neimplementován. Při čtení ,0‘
- bit 6 – 4 **ADCS 2:ADCS0**: volba zdroje časování AD převodu
000 = Fosc/2
001 = Fosc/8
010 = Fosc/32
x11 = FRC (časování odvozeno od vnitřního oscilátoru, max. 500 kHz)
100 = Fosc/4
101 = Fosc/16
110 = Fosc/64
- bit 3 – 0 **ANS3:ANS0**: volba analogového režimu na vstupech příslušných vývodů
1 = vývod je nastaven jako analogový vstup
0 = vývod je nastaven jako digitální vstup/výstup

Poznámka: 1: Nastavením vývodu jako analogového vstupu jsou současně automaticky zakázány režim digitálního vstupu, použití pull-up rezistorů a přerušení změnou na vývodu. Odpovídající řídící bit v registru TRISIO musí být nastaven do vstupního režimu, aby napětí na vývodu nebylo kromě vnějšího analogového obvodu již ničím ovlivněno.

Význam:

R = bit pro čtení

n = Hodnota po resetu (POR)

x = hodnota bitu je neznámá

W = bit pro zápis

1 = bit je nastaven

U = nepoužitý bit, čteno jako ,0‘

0 = bit je v ,0‘

7.2. Požadavky na vzorkování A/D převodníku

Maximální přesnosti dosahuje A/D převodník v situaci, kdy je vzorkovací kondenzátor CHOLD nabit na skutečnou úroveň vstupního napětí. Náhradní zapojení vstupního obvodu A/D převodníku je uvedeno na obrázku 7-3. Impedance zdroje signálu R_s a velikost vzorkovacího kondenzátoru CHOLD přímo ovlivňují časovou konstantu nabíjení vzorkovacího kondenzátoru CHOLD. Odpor vzorkovacího spínače R_{ss} je závislý na napájecím napětí V_{DD} , jak je uvedeno na obrázku 7-3. Nejvyšší doporučená impedance zdroje signálu je 10 k Ω . Pokud je tato impedance nižší, je kratší i RC konstanta vstupního vzorkovacího obvodu. Po připojení analogového vstupu na vzorkovací kondenzátor musí být dodržen čas jeho nabití na hodnotu vstupního napětí. Teprve po uplynutí vzorkovací doby dojde k ustálení napětí na vzorkovacím kondenzátoru a je zahájen A/D převod.

Výpočet nejkratší doby, nutné pro ustálení napětí, lze provést podle rovnice 7-1. Vzorec předpokládá maximální dovolenou chybu 1/2 LSB. Při 10bitovém převodu můžeme získat 1 hodnotu z 1024. Pro zajištění předepsaného rozlišení A/D převodníku je maximální povolená chyba právě v rámci jedné poloviny nejnižšího bitu výsledku.

Výpočet minimální vzorkovací doby je popsán také v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023).

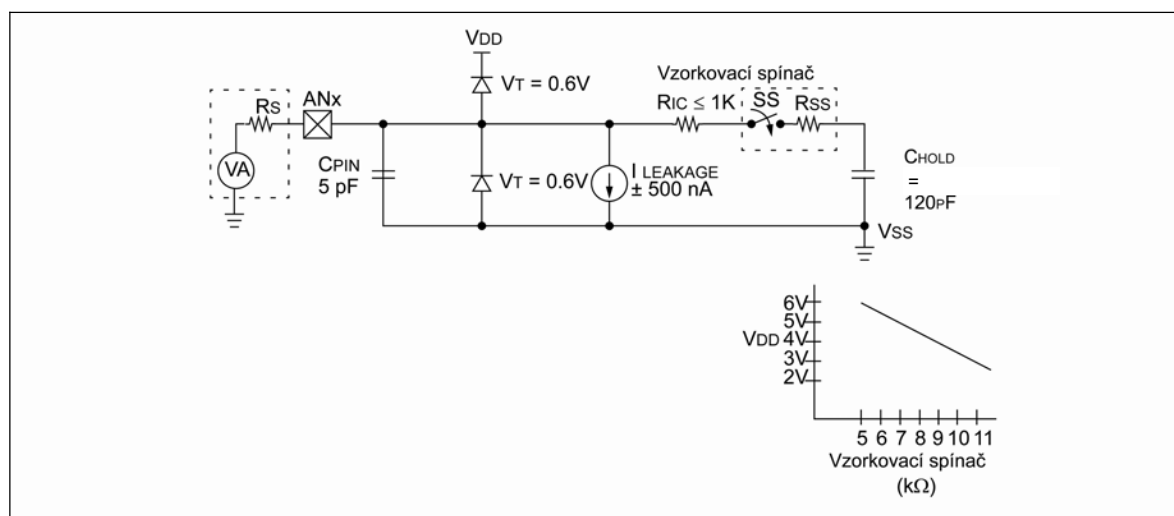
Rovnice 7 – 1: Vzorkovací doba

TACQ	=	Doba ustálení zesilovače + Doba nabíjení kondenzátoru + Teplotní koeficient
	=	$T_{AMP} + T_C + T_{COFF}$
	=	$2\mu s + T_C + [(teplota - 25^\circ C)(0,05\mu s/^\circ C)]$
T_C	=	$CHOLD (R_{IC} + R_{SS} + R_s) \ln(1/2047)$
	=	$-120pF (1k\Omega + 7k\Omega + 10k\Omega) \ln(0,0004885)$
TACQ	=	$2\mu s + 16,47\mu s + [(50^\circ C - 25^\circ C)(0,05\mu s/^\circ C)]$
	=	19,72 μs

Poznámky:

- 1: Velikost referenčního napětí nemá vliv na vzorkovací dobu.
- 2: Vzorkovací kondenzátor není vybíjen po ukončení převodu.
- 3: Nejvyšší doporučená impedance zdroje vstupního signálu je 10 k Ω . Pro tuto hodnotu jsou uváděny elektrické charakteristiky součástky (zejména svodový proud vstupu).

Obrázek 7 – 3: Náhradní schéma analogového vstupu



Legenda:

- CPIN - parazitní kapacita vstupních vývodů
- VT - napětí v propustném směru ochranné diody
- ILEAKAGE - parazitní svodový proud způsobený závěrným proudem různých PN přechodů
- RIC - celkový odpor mezi vývodem mikropočítače a vstupem převodníku
- RS - vnitřní impedance zdroje signálu
- SS - vzorkovací spínač
- CHOLD - vzorkovací kondenzátor

7.3. A/D převod během režimu Sleep

Modul A/D převodníku může pracovat i v režimu Sleep. Předpokladem je použití vnitřního jednoúčelového RC oscilátoru pro časování převodu. Po volbě RC oscilátoru převodník čeká na zahájení převodu jeden instrukční cyklus. Během této doby se provede instrukce SLEEP a omezí vliv šumu, vzniklého rychlým přepínáním zátěží. Po dokončení převodu je nulován bit GO/DONE a výsledek je umístěn do registrů ADRESH a ADRESL. Je-li povoleno přerušení, dojde k probuzení z režimu Sleep. Pokud přerušení povoleno není, modul A/D převodníku se odpojí a mikropočítač zůstane v režimu Sleep i přes to, že je nastaven ovládací bit ADON.

7.4. Důsledek signálu Reset

Tabulka 7 – 2: Přehled registrů A/D převodníku

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota na: POR, BOD	Hodnota na ostatních RESET
05h	GPIO	---	---	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	- - xx xxxx	- - uu uuuu
0Bh, 8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00- - 0- 0-	00- - 0- -0
1Eh	ADRESH	8 významnějších bitů výsledku při levém řazení nebo 2 významnější bity při pravém řazení								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG	---	---	CHS1	CHS0	GO	ADON	00- - 0000	00- - 0000
85h	TRISIO	---	---	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	-- 11 1111	-- 11 1111
8Ch	PIE1	EEIE	ADIE	---	---	CMIE	---	---	TMR1IE	00- - 0- -0	00- - 0- -0
9Eh	ADRESL	2 Méně významné bity výsledku při levém řazení nebo 8 při pravém řazení								xxxx xxxx	uuuu uuuu
9Fh	ANSEL	---	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	- 000 1111	- 000 1111

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno
Buňky stínované šedou barvou nejsou použity.

8.0. Paměť dat EEPROM

EEPROM je paměť, která je při běžném provozu (v plném rozsahu napájecího napětí) přístupná jak pro zápis, tak pro čtení. Neexistuje pro ni přímé adresování, přístup je zajištěn prostřednictvím speciálních funkčních registrů:

EECON1

EECON2 (není fyzicky implementován)

EEDATA

EEADR

EEDATA je pracovní registr, který obsahuje 8bitová data pro čtení a zápis. Registr EEADR funguje jako ukazatel paměti EEPROM. Paměť EEPROM mikroprocesoru PIC12F629/675 má délku 128 bajtů a její adresovací rozsah je 0h – 7Fh.

Práce s pamětí EEPROM probíhá po jednotlivých bajtech. Při zápisu bajtu dojde automaticky k vymazání dříve uloženého obsahu. Paměť EEPROM je navržena pro velké množství opakovaných zápisů. Doba zápisu je odměřována vnitřním časovačem a závisí na napájecím napětí, teplotě a u jednotlivých čipů se liší. Bližší údaje jsou uvedeny v specifikaci v zadní části dokumentu.

Ochrana kódu proti vyčtení brání vnějšímu programátoru v zápisu a čtení dat. Software mikroprocesoru může tyto činnosti provádět bez omezení.

Podrobnější informace o paměti EEPROM obsahuje dokument PICmicro™ Mid-Range Reference Manual s kódovým označením DS33023.

Obrázek 8 – 1: Datový registr EEDATA (adresa 9Ah)

R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0
bit 7				bit 0			

bit 7 – 0 **EEDATn**: Bajtová pro čtení nebo zápis do EEPROM

Obrázek 8 – 2: Adresový registr EEADR (adresa 9Bh)

U – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0	R/W – 0
---	EADR6	EADR5	EADR4	EADR3	EADR2	EADR1	EADR0
bit 7				bit 0			

bit 7 Neimplementován. Při čtení 0.

bit 6 – 0 **EEADR**: Určuje pro operaci čtení nebo zápisu jednu ze 128 pozic v EEPROM

Význam:
 R = bit pro čtení W = bit pro zápis U = nepoužitý bit, čteno jako '0'
 n = Hodnota po resetu (POR) 1 = bit je nastaven 0 = bit je v '0'
 x = hodnota bitu je neznámá

8.1. Registr EEADR

EEADR je registr, který určuje jednu ze 128 buněk paměti EEPROM. Pro adresování využívá registr pouze sedm bitů (EEADR <6:0>). Osmý, nejvyšší bit, zůstává neimplementován.

Nulování horního bitu zaručuje kompatibilitu s vyššími typy, které jsou vybaveny větší datovou pamětí EEPROM.

8.2. Registry EECON1 a EECON2

Řídící registr EECON1 má fyzicky implementovány čtyři nižší bity, zatímco vyšší bity implementovány nejsou a při čtení mají hodnotu '0'.

Bity RD a WR zahajují operaci čtení nebo zápisu. Nelze je nulovat, mohou být pouze softwarově nastaveny. Nulování probíhá na hardwarové úrovni po dokončení zápisu nebo čtení.

Zákaz softwarového nulování má zabránit nechtěnému nebo předčasnému ukončení zápisu do paměti.

Obrázek 8 – 3: Řídící registr EECON1 (adresa 9Ch)

U – 0	U – 0	U – 0	R/W – 0	R/W – x	R/W – 0	R/S – 0	R/S – 0
---	---	---	---	WRERR	WREN	WR	RD
bit 7				bit 0			

- bit 7 – 4 Nepoužito, při čtení ,0'
- bit 3 **WRERR:** Příznak chyby při zápisu do paměti dat typu EEPROM
1 = zápis byl předčasně ukončen (jakýkoli reset MCLR nebo WDT ukončil zápis)
0 = zápis byl ukončen řádně
- bit 2 **WREN:** Povolení zápisu do paměti typu EEPROM
1 = zápis povolen
0 = zápis zakázán
- bit 1 **WR:** Řídící bit pro zápis dat
1 = zahájení zápisu do EEPROM. Bit je hardwarově vynulován okamžitě po skončení zápisu. Bit WR může být pouze softwarově nastaven, nikoli vynulován.
0 = zápis do paměti dat typu EEPROM byl dokončen
- bit 0 **RD:** Řídící bit pro čtení
1 = zahájení čtení z EEPROM. Bit je po ukončení čtení hardwarově vynulován. Bit RD může být pouze softwarově nastaven, nikoli vynulován.
0 = nebylo aktivováno čtení z datové paměti EEPROM

Význam:

R = bit pro čtení W = bit pro zápis U = nepoužitý bit, čteno jako ,0'
n = Hodnota po resetu (POR) 1 = bit je nastaven 0 = bit je v '0'
x = hodnota bitu je neznámá

8.3. Čtení dat z paměti EEPROM

Data jsou načtena z paměti EEPROM až poté, co proběhne zápis adresy do adresového registru EEADR a nastavení řídicího bitu RD (EECON<0>). Celý postup je zachycen v příkladu 8-1.

Během dalšího cyklu jsou již nové hodnoty k dispozici v registru EEDATA, takže je lze v následující instrukci načítat. Obsah registru EEDATA se do dalšího čtení nemění, pokud nedojde k přepisu hodnoty (dalším zápisem do registru).

Příklad 8 – 1: Čtení dat z EEPROM

```
bsf      STATUS, RP0      ; Bank 0
movlw    CONFIG_ADDR      ;
movwf    EEADR             ; adresa, ze které se má číst
bsf      EECON1, RD       ; čti z EEPROM
movf     EEDATA, W         ; načti data do W
```

8.4. Zápis dat do paměti EEPROM

Zápis na danou pozici paměti EEPROM proběhne až po nastavení adresy v registru EEADR a uložení dat do registru EEDATA. Dále je třeba provést následující proceduru:

Příklad 8 – 2: Zápis dat do EEPROM

```
bsf      STATUS, RP0      ; Bank 1
bsf      EECON1, WREN      ; Povolení zápisu
bcf      INTCON, GIE       ; zákaz přerušení
movlw    55h               ; povol zápis
movwf    EECON2             ;
movlw    AAh               ;
movwf    EECON2             ; do EECON2
bsf      EECON1, WR        ; Zahájení zápisu
bsf      INTCON, GIE       ; Povol přerušení
```

Pole, podložené šedou barvou, odlišují nezbytně nutnou instrukční sekvenci, kterou je nutno dodržet. Chybí-li, operaci zápisu do paměti neproběhne. Během zápisu je nutné zakázat přerušení.

Bit povolení zápisu WREN chrání před nežádoucím zápisem do paměti, ke kterému může dojít při zabloudění programu nebo vykonání chybné instrukce. Mimo proces zápisu do EEPROM má mít bit nulovou hodnotu, ale její nastavení neprobíhá automaticky.

Jakmile došlo ke spuštění zápisu, nulování bitu WREN již nemůže ovlivnit probíhající operaci. Bit WR je až do nastavení bitu WREN nepřístupný.

Bit WR se nuluje hardwarově po dokončení zápisu a místo něj je nastaven příznakový bit dokončení zápisu EEIF. Pokud uživatel nepovolí přerušení po dokončení zápisu, může stav zjišťovat dotazem na příznakový bit EEIF (PIR<7>). Bit EEIF se nuluje softwarově.

8.5. Ověření zápisu

V některých aplikacích bývá účelné ověřit, zda skutečně došlo k zápisu správných hodnot do paměti EEPROM. Rutina ověření je popsána v příkladu 8-3.

Příklad 8 – 3: Ověření zápisu

```

bcf    STATUS, RP0      ; Bank 0
;                               ; libovolná část programu
bsf    STATUS, RP0      ; Bank 1.   čtení:
movwf  EEDATA, W         ; EEDATA se nemění
;                               ; proti minulému čtení
bsf    EECON1, RD        ; načti do EEDATA zapsanou hodnotu
xorwf  EEDATA, W         ;
btfss  STATUS, Z         ; bajty jsou stejné?
goto   WRITE_ERR         ; ne, chyba zápisu
;                               ; ano, pokračuj

```

8.5.1. Použití paměti EEPROM

Datová paměť EEPROM je bajtově adresovatelný systém, navržený s ohledem na ukládání často měněných informací (programové proměnné nebo jiné informace, které podléhají časté změně). Naopak, jestliže nedochází k časté změně obsahu paměti, je nutné provádět obnovování dat. Proto jsou trvalé informace (konstanty, identifikátory, kalibrace apod.) uloženy v programové paměti FLASH.

8.6. Ochrana proti nežádoucímu přepsání

V některých případech potřebuje uživatel zabezpečit datovou paměť proti zápisu. Tuto ochranu zabezpečuje několik integrovaných ochranných systémů. Při spuštění dojde k nulování bitu WREN. Zápis není povolen ani během prodlevy časovače po spuštění (trvá 72 ms).

Zaváděcí sekvence zápisu společně s bitem WREN chrání paměť proti nechtěnému zápisu v průběhu:

- poklesu napětí
- výpadku napájení
- chyby programu

8.7. Přístup do EEPROM při ochraně kódu proti vyčtení

Ochrana datové paměti probíhá prostřednictvím bitu CPD, který je ve stavu aktivní ochrany nulován.

Procesor může bez omezení číst i zapisovat data do EEPROM i tehdy, pokud je nastavena ochrana proti vyčtení. Proto je vhodné chránit proti vyčtení i paměť programu. Nemůže potom dojít k nulování stávajícího kódu (který se potom vykoná jako prázdná operace) a vytvoření rutiny v nevyužitě programové paměti, která následně přepíše obsah datové paměti.

Nulování prázdných adres v paměti také pomáhá chránit datovou paměť před narušením.

Tabulka 8 – 1: Registry a bity, které mají vztah k paměti EEPROM

Tabulka 3: Adresy a bity, které mají vliv na paměť E2PROM												
Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota na: POR, BOD	Hodnota na ostatních RESET	
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00- - 0- 0-	00- - 0- -0	
9Ah	EEDATA	Datový registr paměti EEPROM								0000 0000	0000 0000	
9Bh	EEADR	---	Adresovací registr paměti EEPROM								- 000 0000	- 000 0000
9Ch	EECON1	---	---	---	---	WRERR	WREN	WR	RD	---- x000	---- q000	
9Dh	EECON2 ⁽¹⁾	Řídící registr paměti EEPROM								---- ----	---- ----	

Legenda: x – neznámá hodnota - neimplementováno, při čtení '0' u – nezměněno
Buňky stínované šedou barvou nemají vztah k EEPROM.

Poznámky: 1: EECON2 není fyzický registr

9.0. Speciální vlastnosti mikropočítače

Mikropočítač obsahuje prvky, které jsou navrženy s ohledem na činnost zařízení v reálném čase. Tyto prvky pracují spolehlivě i v zapojení s minimálním množstvím periférií a zároveň minimalizují energetickou spotřebu. Jedná se o funkce:

- volba typu oscilátoru
- reset
 - automatický po zapnutí napájecího napětí (POR)
 - časovač pro zpoždění resetu při zapnutí nap. napětí. (PWRT)
 - časovač pro rozběh krystalového oscilátoru (OST)
 - detekce poklesu napětí (BOD)
- přerušení
- hlídací časovač pro případ zabloudění programu (WDT)
- režim Sleep s minimální spotřebou
- ochrana paměti programu a dat proti vyčtení
- identifikační kód součástky (ID)
- programování osazené součástky (ICSP™)

Mikropočítač PIC12F629/675 obsahuje časovač Watchdog, který lze povolit nebo zakázat v konfiguračním slově. Je časován vlastním, nezávislým RC

oscilátorem. Další dva časovače zajišťují zpoždění při spuštění součástky. Časovač OST je zařazen vždy před krystalový oscilátor a pozdrží spuštění programu do doby, než se ustálí frekvence taktovacího oscilátoru.

Časovač PWRT zadržuje signál Reset po dobu 72 ms (typická hodnota) po náběhu napájecího napětí. Jeho úkolem je vyčkat se spuštěním programu do doby, než se ustálí napájecí napětí. Kromě toho zde existuje reset, spouštěný při poklesu napětí. Díky těmto třem funkcím je možné u řady aplikací nenavrhovat vnější Reset.

Sleep je režim s nejnižší spotřebou. Program je v nečinnosti a nemění se obsahy registrů. Ukončení režimu Sleep probíhá prostřednictvím signálu Reset, přetečením časovače Watchdog nebo po přerušení. Možnost volby taktovacího oscilátoru napomáhá optimalizovat aplikaci. Levné typy mohou využít RC oscilátor, aplikace s malým odběrem oscilátor LP.

Přehled konfiguračních bitů volby oscilátoru je uvedeno na obrázku 9 – 1.

9.1. Konfigurační bity

Konfigurační bity na adrese 2007h lze naprogramovat (při čtení ,0') nebo ponechat neprogramované (při čtení ,1'). Výsledná konfigurace záleží na konkrétních hodnotách bitů, popsanych na obrázku 9 – 1.

Poznámka: Adresa 2007h leží v běžně nepřístupném adresovém prostoru (2000h - 3FFFh) a je možné s ní pracovat výhradně během zavádění programu. Další podrobnosti obsahuje také kapitola o programové specifikaci.

Obrázek 9 – 1: Konfigurační slovo (adresa 2007h)

R/P-1	R/P-1	U-0	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
BG1	BG0	---	---	---	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	BODEN	MCLRE	$\overline{\text{PWRTÉ}}$	WDTE	FOSC2	FOSC1	FOSC0
bit13					bit0								

- bit 13 – 12 **BG1:BG0**: kalibrační bity pro mezní napětí restů BOD a POR⁽¹⁾
 00 – nejnižší napěťová mez
 11 – nejvyšší mez
- bit 11 – 9 Neimplementovány. Při čtení ,0'
- bit 8 $\overline{\text{CPD}}$: bit ochrany paměti⁽²⁾ dat typu EEPROM
 1 – ochrana paměti je vypnuta
 0 – paměť je chráněna proti vyčtení
- bit 7 $\overline{\text{CP}}$: bit ochrany paměti programu⁽³⁾ proti vyčtení
 1 – ochrana paměti je vypnuta
 0 – paměť je chráněna proti vyčtení
- bit 6 **BODEN**: bit detekce poklesu napájecího napětí⁽⁴⁾
 1 – detekce poklesu povolena
 0 – detekce zakázána
- bit 5 **MCLRE**: bit výběru funkce vývodu GP3/ $\overline{\text{MCLR}}$ ⁽⁵⁾
 1 – funkce **MCLR**
 0 – funkce digitálního vstupu, $\overline{\text{MCLR}}$ je připojen na napájecí napětí V_{DD}
- bit 4 $\overline{\text{PWRTÉ}}$: bit výběru časovače pro zpoždění resetu při zapnutí napájecího napětí
 1 – časovač zakázán
 0 – časovač povolen
- bit 3 **WDTE**: povolení časovače Watchdog
 1 – povolen
 0 – zakázán
- bit 2 – 0 **FOSC1:FOSC0**: bity pro výběr oscilátoru
 111 – RC oscilátor; na vývodu GP4 je výstup taktovacího oscilátoru, oscilátor RC na vývodu GP5/OSC1/CLKIN
 110 – RC oscilátor; je univerzální vstup/výstup vývod GP4, RC na GP5/OSC1/CLKIN
 101 – oscilátor INTOSC; na GP4/OSC2/CLKOUT je výstup takt. oscil. GP5 je univerzální vstup/výstup
 100 – oscilátor INTOSC; GP 4 a GP5 jsou univerzální vstupy/výstupy.
 011 – EC; GP4/OSC2/CLKOUT je univerzální vstup/výstup; GP5/OSC1/CLKIN je vstup takt. kmitočtu
 010 – HS oscilátor; vysokofrekvenční krystalový osc./rezonátor na vývodech GP4 a GP5
 001 – XT oscilátor; krystalový osc./rezonátor na vývodech GP4 a GP5
 000 – LP oscilátor; krystal. oscilátor na vývodech GP4 a GP5

- Poznámky:**
- 1: Programování kalibračních bitů probíhá již ve výrobě. Jejich hodnota je nutné načíst a uložit ještě před smazáním celého obsahu. Vývojové nástroje společnosti Microchip obsah těchto bitů nemění. Programování a dalším detailům je věnována samostatná kapitola. Tyto bity jsou obsaženy v konfiguračním slově při jeho vyčtení ze součástky.
 - 2: Po vypnutí ochrany kódu může být smazán celý datový obsah paměti EEPROM.
 - 3: Po vypnutí ochrany kódu může být smazán celý obsah programové paměti, včetně hodnoty pro nastavení OSCAL.
 - 4: Povolení detekce BOD nemá vliv na povolení časovače PWRT.
 - 5: Aktivace $\overline{\text{MCLR}}$ v RC nebo INTOSC režimu oscilátoru zakazuje taktování vnitřním oscilátorem.

Význam:

R = bit pro čtení W = bit pro zápis U = nepoužitý bit, čteno jako ,0'
 n = Hodnota po resetu (POR) 1 = bit je nastaven 0 = bit je v '0'
 x = hodnota je neznámá P = programování ICSP

9.2. Nastavení oscilátoru

9.2.1. Konfigurace oscilátoru

Pro mikropočítač PIC12F629/675 existuje osm volitelných režimů oscilátoru. Výběr jednoho z nich probíhá naprogramováním konfiguračních bitů FOSC2:FOSC0.

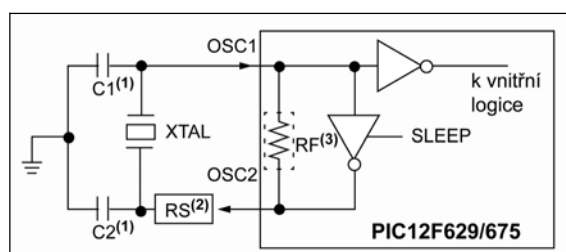
- LP krystalový oscilátor s nízkou spotřebou
- XT krystalový oscilátor/rezonátor
- HS vysokofrekvenční krystalový oscilátor/rezonátor
- RC vnější oscilátor s RC článkem (obsahuje rezistor a kondenzátor), pracuje ve dvou režimech
- INTOSC vnitřní oscilátor, pracuje ve dvou režimech
- EC vstup vnějšího taktovací signálu

Poznámka: Podrobnější popis problematiky lze nalézt v dokumentu PICmicro™ Mid-Range Reference Manual (DS33023).

9.2.2. Krystalový oscilátor/keramický rezonátor

V režimech oscilátorů XT, LP a HS se oscilátor nebo rezonátor připojuje na vývody OSC1 a OSC2 (viz obrázek 9 – 2).

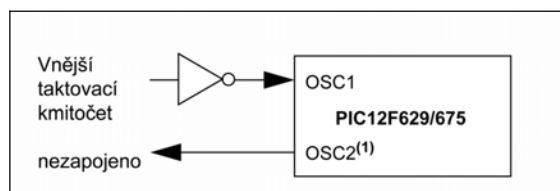
Obrázek 9 – 1: Oscilátor v konfiguraci HS, XT nebo LP



Poznámky:

- 1: V tabulkách 9-1 a 9-2 najdete doporučené hodnoty pro C1 a C2
- 2: Pro krystal s řezem v rovině AT může být nutné zapojit sériový rezistor Rs
- 3: RF se liší podle režimu oscilátoru (přibližně 10MΩ)

Obrázek 9 – 2: Vnější taktovací kmitočty pro konfigurace HS, XT, EC a LP



Poznámka: 1: Použití vývodu GP4 jako univerzálního vstupu/výstupu.

Tabulka 9 – 1: Výběr kondenzátoru pro keramický rezonátor

Typ	Kmitočty	OSC1/C1	OSC2/C2
XT	455 kHz	47 - 100 pF	47 - 100 pF
	2 MHz	15 - 33 pF	15 - 33 pF
	4 MHz	15 - 33 pF	15 - 33 pF
HS	8 MHz	15 - 33 pF	15 - 33 pF
	10 MHz	15 - 33 pF	15 - 33 pF

Poznámka: Vyšší hodnoty kondenzátorů zlepšují stabilitu oscilátoru, zároveň se však prodlužuje doba ustálení oscilací po zapnutí. Každý druh rezonátoru má své vlastní charakteristiky, udávané výrobcem. Pro precizní návrh doporučujeme prostudovat parametry, deklarované výrobcem krystalu.

Tabulka 9 – 2: Výběr kondenzátoru pro krystalový oscilátor

Typ	Kmitočet	OSC1/C1	OSC2/C2
LP	32 kHz	68 – 100 pF	68 – 100 pF
	200 kHz	15 – 33 pF	15 – 33 pF
XT	100 kHz	100 – 150 pF	100 – 150 pF
	2 MHz	15 – 33 pF	15 – 33 pF
	4 MHz	15 – 33 pF	15 – 33 pF
HS	4 MHz	15 – 33 pF	15 – 33 pF
	20 MHz	15 – 33 pF	15 – 33 pF

Poznámka: Vyšší hodnoty kondenzátoru zvyšují stabilitu oscilátoru, zároveň se však prodlužuje doba ustálení oscilací po zapnutí. Uvedené hodnoty nejsou kritické, jedná se o doporučení pro návrháře. Odpor R_s může zatlumit amplitudu oscilací jak u HS, tak u XT oscilátoru. Každý druh krystalu má své vlastní charakteristiky, udávané výrobcem. Pro precizní návrh doporučujeme bedlivě prostudování parametrů udávaných výrobcem krystalu. Pro napájecí napětí V_{DD} vyšší než 4,5 V doporučujeme použít $C1=C2=30$ pF.

9.2.3. Vnější taktovací signál

Tam, kde je taktovací signál dostupný z jiného zdroje, může být činnost mikropočítače řízena přímo tímto zdrojem. Vnější zdroj musí splňovat parametry napájecích charakteristik v kapitole 12. Na obrázku 9 – 2 je zapojení vnějšího taktovacího zdroje.

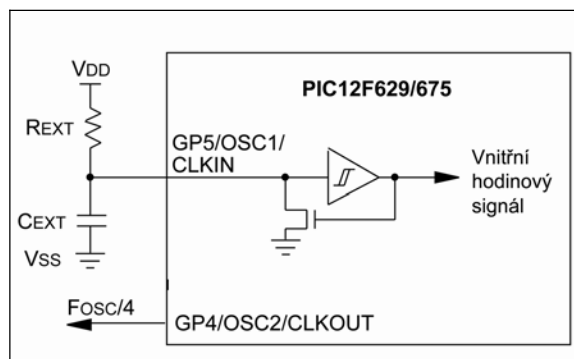
9.2.4. RC oscilátor

RC oscilátor se uplatní v aplikacích, které nejsou náročné na přesnost taktovacího oscilátoru. Jde o zařízení, sestavené z vnějšího rezistoru a kondenzátoru. Výsledný kmitočet je závislý na několika parametrech:

- napájecím napětí
- odporu rezistoru (R_{EXT}) a kapacitě kondenzátoru (C_{EXT})
- teplotě

Kmitočet oscilátoru vykazuje u každého mikropočítače odchylky vlivem výrobních tolerancí. Návrhář musí počítat i s rozptylem parametrů u vnějších součástek (R_{EXT} a C_{EXT}). Zejména při použití malých kondenzátorů (C_{EXT}) se může významně uplatňovat parazitní kapacita pouzdra, případně kapacita plošného spoje. Schéma zapojení vnějšího RC oscilátoru je uvedeno na obrázku 6-3.

obrázek 6 – 3: Režim RC oscilátoru



9.2.5. Vnitřní oscilátor s frekvencí 4MHz

Vnitřní oscilátor má po kalibraci základní vnitřní taktovací frekvenci 4MHz. Změny frekvence v závislosti na teplotě a napětí jsou uvedeny v kapitole 12.

Uvedený oscilátor pracuje ve dvou režimech. V prvním je vývod GP4 použit jako univerzální V/V vývod a ve druhém je výstupem s $F_{osc}/4$.

9.2.5.1. Kalibrace vnitřního oscilátoru

Na posledním místě programové paměti je uložena kalibrační konstanta ve tvaru instrukce `RETLW XX`. Konstanta `XX` je kalibrační hodnota, je nutné ji programově uložit do registru `OSCCAL` a určuje kmitočet vnitřního oscilátoru. Postup operace je zachycen v příkladu 9-1. Nejlepšího výsledku dosáhnete, pokud umístíte blokovací kondenzátory co nejbližší pouzdra mikropočítače.

Poznámka: Při mazání paměti dojde zároveň ke smazání kalibrační hodnoty oscilátoru. Proto ji musíte nejprve uložit podle návodu v kapitole, věnované programování. Vývojové nástroje firmy Microchip tovární nastavení kalibračních bitů nemění.

Příklad 9 – 1: Kalibrace vnitřního oscilátoru

```

bsf    STATUS, RP0    ; Bank 1
call   3FFh           ; načti kalibrační hodnotu
movwf  OSCCAL          ; ulož do registru OSCCAL
bcf    STATUS, RP0    ; Bank 0

```

9.2.6. Výstupní taktovací frekvence

V režimech oscilátoru INTOSC a RC může mikropočítač pracovat také jako zdroj taktovacího signálu. Na vývod GP4/OSC2/CLKOUT je v tom případě přivedena čtvrtina frekvence oscilátoru, $F_{osc}/4$. Tento signál může být použit při testování nebo pro synchronizaci dalších obvodů.

9.3. Reset

Mikropočítač PIC12F629/675 rozeznává několik typů resetu:

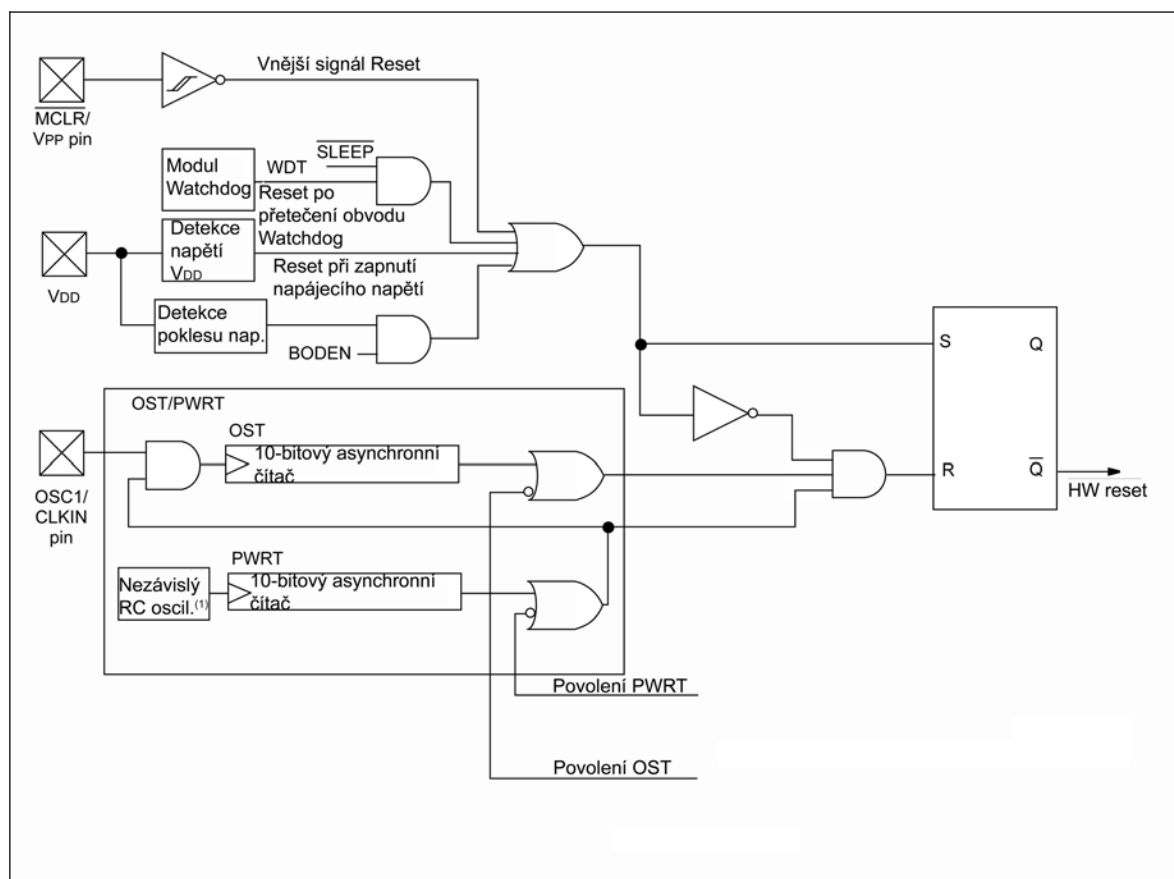
- Reset při zapnutí napájecího napětí POR (Power-on Reset)
- Reset při poklesu napájecího napětí (BOD)
- Vnější reset na vstupu $\overline{MCLR}$ během výkonu programu
- Vnější reset na vstupu $\overline{MCLR}$ v režimu Sleep
- Reset způsobený ochranným čítačem Watchdog během výkonu programu
- Probuzení z režimu Sleep prostřednictvím přetečení časovače Watchdog

Reset má na registry různý vliv. Některé z nich nejsou podmínkami resetu ovlivněny vůbec, po resetu POR je jejich obsah náhodný a po ostatních druhích se nemění. Další registry jsou ale po určitých druhích resetu (v přehledu označené jako a), b), c), e) a f)) nastaveny do počátečního stavu. Pouze reset při probuzení z režimu Sleep, vyvolaný přetečením časovače Watchdog, nemění za žádných okolností obsahy registrů. Tento druh resetu je totiž považován za přirozené pokračování běhu programu po ukončení režimu Sleep.

Nastavování a nulování bitů $\overline{TO}$ a $\overline{PD}$ probíhá odlišně při různých typech resetu. Přehled je uveden v tabulce 9-4. Proto je lze využít k softwarovému rozpoznání typu resetu. Tabulka 9-7 popisuje stav všech registrů při resetu.

Vnější vstup $\overline{MCLR}$ je opatřen vstupním ochranným obvodem, který odstraňuje případné nežádoucí krátkodobé pulzní rušení. Podrobněji o signálu $\overline{MCLR}$ včetně časových průběhů najdete v tabulce 12-4 v kapitole Elektrické charakteristiky.

Obrázek 9 – 4: Zjednodušené blokové schéma resetovacího systému



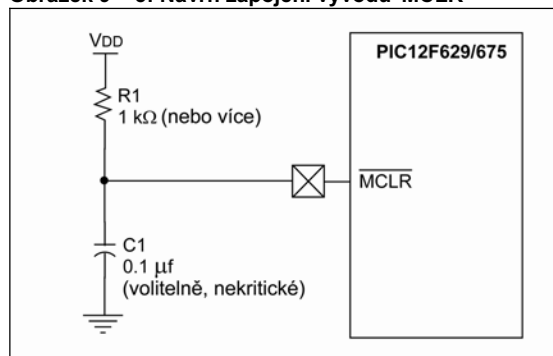
- Poznámky:**
- 1: Tento oscilátor není závislý na taktovací frekvenci na vývodu OSC1
 - 2: Bližší podmínky časování jsou uvedeny v tabulce 9-3.

9.3.1. Reset $\overline{MCLR}$

Mikropočítače PIC12F629/675 mají na vnějším vstupu $\overline{MCLR}$ ochranný obvod, který odstraňuje pulzní rušení.

Upozorňujeme, že reset, vyvolaný časovačem Watchdog, nemění stav vývodu $\overline{MCLR}$.

Ochrana na vývodu se, v porovnání s předchůdci popisovaného mikropočítače, změnila. Napětí na vývodu, které přesahuje stanovenou mez, může vyvolat jak reset $\overline{MCLR}$, tak zvýšení proudu vývodem nad stanovené meze po celou dobu této události. Microchip z toho důvodu doporučuje, aby se napájecí napětí V_{DD} nadále připojovalo na vývod $\overline{MCLR}$ přes rezistor, viz obrázek 9-5.

Obrázek 9 – 5: Návrh zapojení vývodu $\overline{\text{MCLR}}$ 

9.3.2. Reset při zapnutí napájení (POR)

Řídící obvod signálu Reset udržuje systém ve stavu reset až do doby, kdy napájecí napětí VDD dosáhne provozní úrovně. Chcete-li využívat funkci resetu POR, připojte vývod $\overline{\text{MCLR}}$ přímo nebo pomocí rezistoru k napájecímu napětí VDD. Ušetříte tím obvykle používaný vnější RC článek, který má za úkol vyvolat zpoždění signálu Reset. Kritické doby náběhu napájecího napětí pro správnou činnost resetu POR jsou uvedeny v charakteristikách v zadní části tohoto dokumentu. Maximální doba náběhu má význam pouze v případě, že není aktivní detekce poklesu napětí. Obvody detekce poklesu napětí udržují stav resetu až do doby, kdy napětí VDD dosáhne hodnoty VBOD (viz kapitola 9.3.5.).

Po ukončení signálu Reset začne mikroprocesor vykonávat první instrukci v paměti programu. V této době již musí být dosaženo předepsaných hodnot napájecího napětí, taktovací frekvence, teploty a dalších parametrů. Pokud tyto podmínky nejsou splněny, je nezbytné prodloužit signál Reset do doby, než dojde k jejich splnění. V opačném případě by nebyla zaručena správná funkce mikroprocesoru. Typickým jevem při zapnutí napájecího napětí je jeho nelineární náběh a kolísání, související s odezníváním přechodových jevů celého napájeného obvodu.

Podrobněji je o problémech s napájecím napětím pojednáno v aplikační příručce Power-up TroubleShooting (AN607).

9.3.3. Časovač pro zpoždění resetu (PWRT)

Časovač pro zpoždění signálu Reset zabezpečí pevnou prodlevu 72 ms (typická hodnota) od okamžiku, kdy je obvod POR schopen reset generovat nebo od okamžiku detekce poklesu napájení. Časovač je řízen nezávislým RC oscilátorem umístěným přímo na čipu mikroprocesoru. Tato prodleva slouží k náběhu napájecího napětí až na provozní hodnotu. Časovač je povolen nebo zakázán v bitu **PWRTÉ**, nejlépe souhlasně s detekcí poklesu napájecího napětí (BOD).

Hodnota zpoždění časovače je závislá čip od čipu a závisí na:

- kolísání napájecího napětí
- teplota pouzdra

Přesné hodnoty jsou uvedeny v kapitole 12.

9.3.4. Časovač pro rozběh oscilátoru (OST)

Časovač pro rozběh oscilátoru zajišťuje zpoždění 1024 cyklů taktovacího oscilátoru (na vstupu OSC1) po skončení prodlevy PWRT. Během zpoždění dochází k náběhu a stabilizaci krystalového oscilátoru nebo rezonátoru.

Zařazení časovače pro rozběh oscilátoru připadá v úvahu pro oscilátor v konfiguraci XT, LP a HS a pouze po POR nebo po probuzení z režimu Sleep.

9.3.5. Detekce poklesu napájení

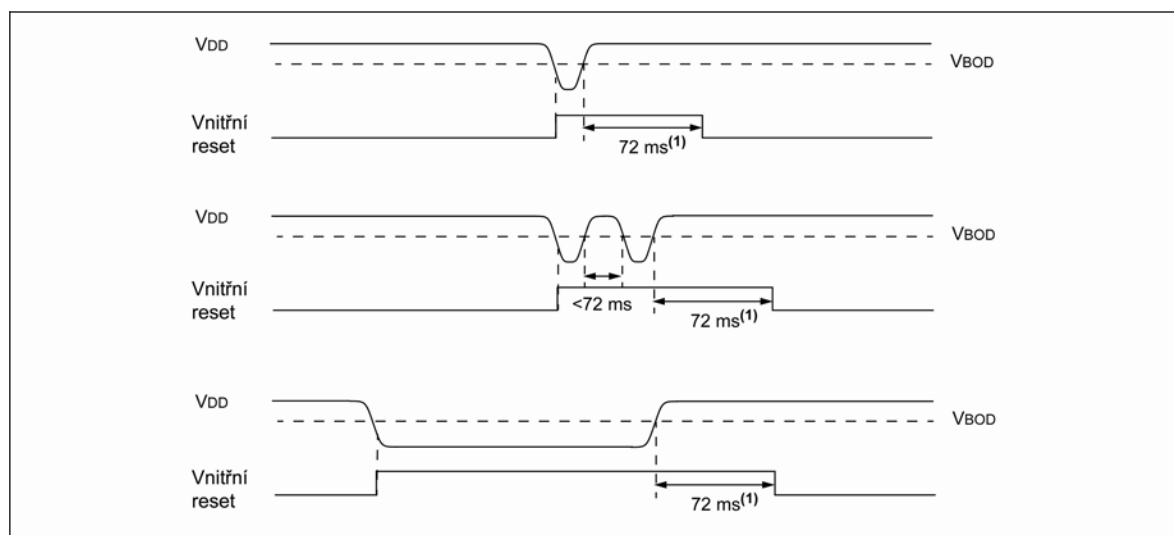
V mikroprocesorech popisované řady jsou integrovány obvody, detekující pokles napájecího napětí. Funkci povoluje (je-li nastaven) bit BODEN. Při poklesu napětí VDD pod úroveň VBOD po určenou dobu (tabulka 12-4, TBOD) dojde k resetu. Popsaný reset není ovlivněn poklesem napětí VDD po dobu kratší, než je určená hodnota.

Při každém resetu zůstává systém ve stavu Reset až do doby, kdy napětí vystoupí nad úroveň BVDD (obrázek 9-6). Časovač pro zpoždění resetu potom vykoná zpoždění o 72 ms, pokud je povolen.

Poznámka: Detekce poklesu napájecího napětí může aktivovat časovač PWRT jedině v případě, že bit **PWRTÉ** je nastaven v konfiguračním slově.

Pokud se stane, že během prodlevy při spuštění poklesne napětí VDD pod mez BVDD, spustí se reset znovu a celý proces je zopakován. Po návratu VDD nad úroveň BVDD proběhne 72 ms trvající zpoždění.

Obrázek 9 – 6: Různé možnosti výpadku napájecího napětí



Poznámka: 1: Zpoždění 72 ms nastává pouze tehdy, když je bit $\overline{\text{PWRTE}}$ nulován.

9.3.6. Časové průběhy

Po zapnutí napájecího napětí dojde postupně k následujícím: Nejprve, po splnění podmínek POR, dojde k taktování časovače PWRT. Následně dojde k aktivaci oscilátoru OST. Doba celkové prodlevy se může lišit podle typu oscilátoru a nastavení bitu

$\overline{\text{PWRTE}}$. Například v režimu EC, pokud je bit $\overline{\text{PWRTE}}$ nulován (zákaz PWRT) je celkové zpožd. nulové.

Časové průběhy při jednotlivých konfiguracích zachycují obrázky 9-7, 9-8 a 9-9.

Pokud při zapnutí napájecího napětí zůstane signál $\overline{\text{MCLR}}$ aktivní po dobu delší, než odpovídá prodlevám dle konfigurace, jeho uvedení do stavu log '1' zahájí výkon programu. Situace je znázorněna na obrázku 6 -7. Tento reset lze použít například pro synchronizaci více současně pracujících mikropočítačů PIC.

Tabulka 9-6 obsahuje podmínky resetu u speciálních registrů, v tabulce 9-7 jsou uvedeny podmínky pro všechny registry.

9.3.7. Registr PCON

Řídící a stavový registr napájení leží na adrese 8Eh a má dva bity. Nultý bit má význam BOD. Hodnota tohoto bitu je po resetu POR neznámá. Uživatel jej musí nastavit a při dalším resetu zkontrolovat, zda je BOD = 0 a došlo tedy k resetu vyvolaném BOD.

Stavový bit $\overline{\text{BOD}}$ nemá význam pokud je BOD zakázán (nulováním bitu BODEN v konfiguračním slově). Jeho hodnota je v tomto případě nedefinovaná.

První bit, $\overline{\text{POR}}$, má při resetu POR hodnotu '0' a jeho obsah se dále nemění. Uživatel musí po resetu POR bit nastavit. Pokud má bit po následujícím resetu hodnotu '0' znamená to, že proběhl reset POR (tedy že napájecí napětí kleslo pod dolní mez pracovní úrovně).

Tabulka 9 – 3: Délka prodlevy při různých konfiguracích

Typ oscilátoru	Zapnutí napájecího napětí		Detekce poklesu nap. (BOD)		Probuzení z režimu Sleep
	$\overline{\text{PWRTE}} = 0$ Časovač povolen	$\overline{\text{PWRTE}} = 1$ Časovač zakázán	$\overline{\text{PWRTE}} = 0$ Časovač povolen	$\overline{\text{PWRTE}} = 1$ Časovač zakázán	
XT, HS, LP	TPWRT + 1024Tosc	1024 Tosc	TPWRT + 1024Tosc	1024 Tosc	1024 Tosc
RC, EC, INTOSC	TPWRT	---	TPWRT	---	---

Tabulka 9 – 4: Bity registru STATUS/PCON a jejich význam

POR	BOD	TO	PD	význam
0	u	1	1	Došlo k resetu po zapnutí napájecího napětí (POR)
1	0	1	1	Došlo k resetu po poklesu napájecího napětí (BOD)
u	u	0	u	Reset přetečením časovače Watchdog
u	u	0	0	Probuzení z režimu Sleep časovačem Watchdog
u	u	u	u	Reset aktivací vývodu $\overline{\text{MCLR}}$ během výkonu programu
u	u	1	0	Probuzení z režimu Sleep aktivací vývodu $\overline{\text{MCLR}}$

Význam: x = neznámý

u = nezměněný

Tabulka 9 – 5: Přehled registrů, které jsou ovlivněny funkcí detekce poklesu napětí (BOD)

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po: POR, BOD	Hodnota po ostatních RESET ⁽¹⁾
03h	STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C	0001 1xxx	000q quuu
8Eh	PCON	---	---	---	---	---	---	POR	BOD	---- --0x	---- --uq

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno

q – hodnota závisí na podmínkách
Buňky stínované šedou barvou nejsou použity.

Poznámky: 1: Ostatní druhy resetu zahrnují MCLR reset, reset při poklesu napájecího napětí, reset WDT při běžné činnosti.

Tabulka 9 – 6: Podmínky pro reset u speciálních registrů

Druh resetu	Program. čítač (PC)	Stavový registr (STATUS)	Registr PCON
Reset při zapnutí napájecího napětí (Power-on Reset (POR))	000h	0001 1xxx	---- --0x
Vnější reset na vstupu MCLR během výkonu programu	000h	000u uuuu	---- --uu
Vnější reset na vstupu MCLR v režimu Sleep	000h	0001 0uuu	---- --uu
Reset způsobený ochranným čítačem Watchdog během výkonu programu	000h	0000 uuuu	---- --uu
Probuzení z režimu Sleep prostřednictvím přetečení časovače Watchdog	PC + 1	uuu0 0uuu	---- --uu
Reset po poklesu napětí	00h	0001 1uuu	--- --10
Probuzení z režimu Sleep pomocí přerušení	PC + 1 ⁽¹⁾	uuu1 0uuu	---- --uu

Legenda: x – neznámá hodnota - neimplementováno, při čtení ,0' u – nezměněno

Poznámka: 1: Po probuzení z režimu Sleep pomocí přerušení při povolení přerušení (GIE = 1) dojde nejprve k vykonání instrukce na adrese PC+1 a teprve následně k načtení vektoru přerušení.

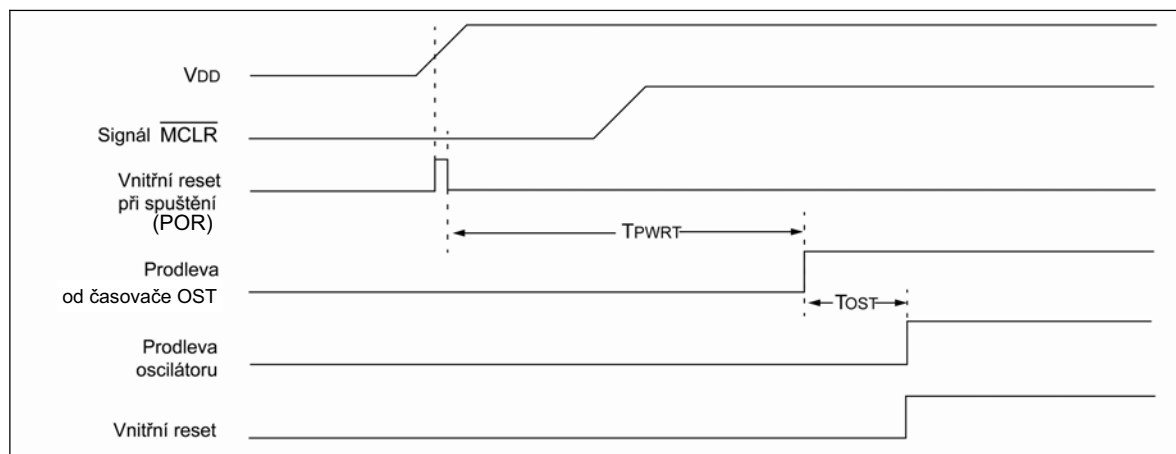
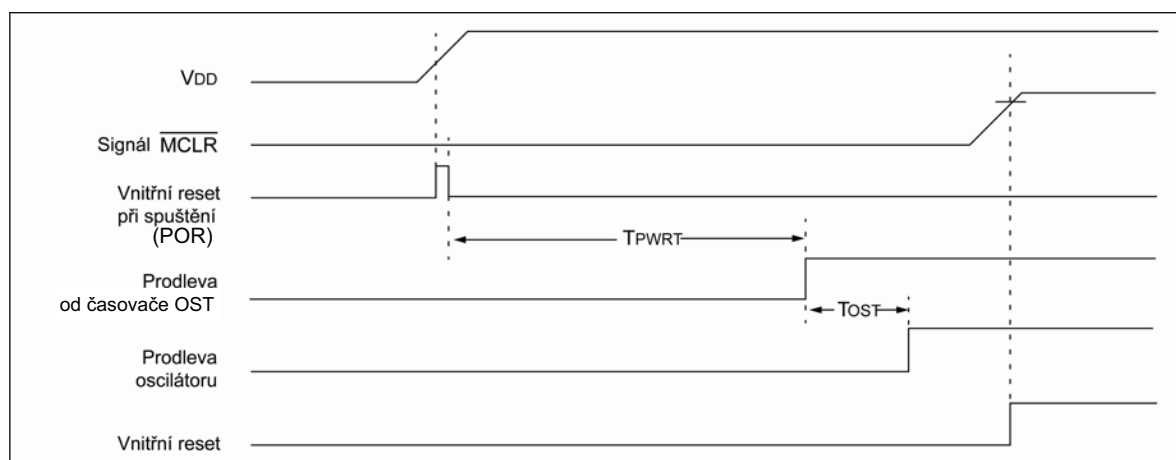
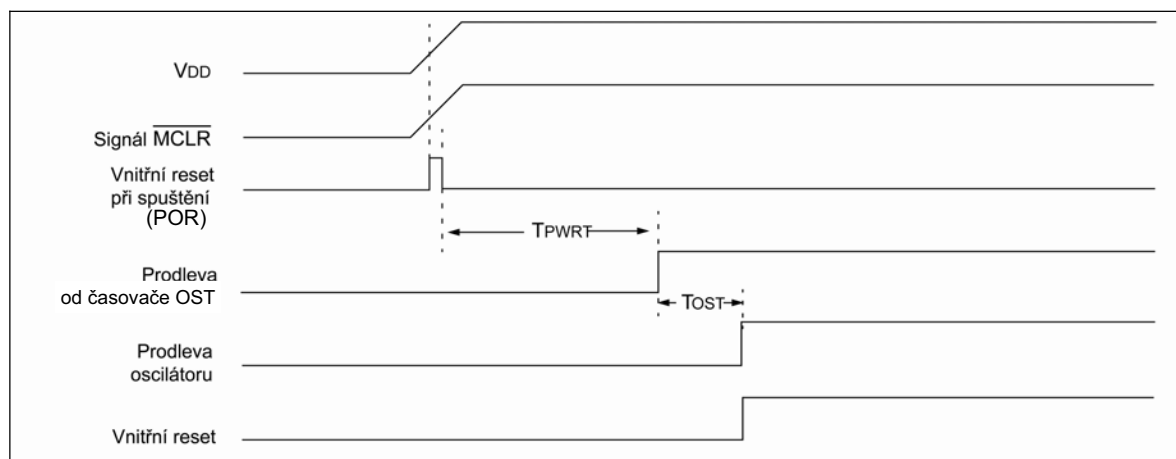
Tabulka 9 – 7: Podmínky resetu na všech registrech

Funkční registr	Adresa v paměti RWM	Reset po zapojení napájecího napětí (POR)	Reset na $\overline{\text{MCLR}}$ při běžné činnosti nebo v režimu Sleep; WDT reset; reset při poklesu napájecího napětí	Probuzení přetečením čítače WDT nebo přerušením
W	-	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	--- ----	---- ----	---- ----
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	05h	--xx xxxx	--uu uuuu	--uu uuuu
PCLATH	0Ah/8Ah	---0 000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 000u	uuuu uuqq ⁽²⁾
PIR1	0Ch	00- - 0- - 0	00- - 0- - 0	qq- - q- - q ^(2, 5)
T1CON	10h	-000 0000	-uuu uuuu	---u uuuu
INTCON	0Bh	0000 000x	0000 000u	uuuu uuuu ⁽¹⁾
INDF	80h	---- ----	---- ----	---- ----
OPTION	81h	1111 1111	1111 1111	uuuu uuuu
PCL	82h	0000 0000	0000 0000	PC + 1 ⁽²⁾
STATUS	83h	0001 1xxx	000q quuu ⁽³⁾	uuuq quuu ⁽³⁾
FSR	84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
TRISA	85h	---1 1111	---1 1111	---u uuuu
TRISB	86h	1111 1111	1111 1111	uuuu uuuu
EECON1	88h	---0 x000	---0 q000	---0 uuuu
EECON2	89h	---- ----	---- ----	---- -- -
PCLATH	8Ah	---0 0000	---0 0000	---u uuuu
INTCON	8Bh	0000 000x	0000 000u	uuuu uuuu ⁽¹⁾

Význam: x = neznámý u = nezměněný - = nepoužito, při čtení '0' q – hodnota podle podmínek resetu

Poznámky:

- 1: jestliže příliš klesne napájecí napětí, vyvolá reset POR a nastavení registrů neodpovídá těmto hodnotám.
- 2: změni se jeden nebo více bitů v registrech INTCON a/nebo POR1 (dojde k probuzení)
- 3: pokud je bit GIE je probuzení přerušením nastaven, do programového čítače se načte vektor přerušení (0004h)
- 4: hodnoty pro reset u speciálních registrů jsou uvedeny v tabulce 9-6
- 5: po probuzení při skončení zápisu do EEPROM je nastaven bit 7=1; A/D převod je dokončen, bit 6=1; vstup na komparátoru se mění, bit 3=1; dojde k přetečení časovače Timer1, bit0=1. Všechna další přerušení, po kterých následuje probuzení, nemění hodnotu jmenovaných bitů.
- 6: během resetu při poklesu napájecího napětí je bit 0 nulován. Další resety jej nemění.

Obrázek 6 – 7: Časový průběh při zapnutí (na $\overline{\text{MCLR}}$ není připojeno napájecí napětí), případ 1Obrázek 9 – 8: Časový průběh při zapnutí (na $\overline{\text{MCLR}}$ není připojeno napájecí napětí), případ 2Obrázek 9 – 9: Časový průběh při zapnutí (napájecí napětí připojeno na $\overline{\text{MCLR}}$)

9.4. Přerušení

U mikropočítače PIC12F629/675 přichází v úvahu 7 zdrojů přerušení:

- vnější na vývodu GP2/INT
- přetečením časovače TMR0
- při změně na GPIO
- od komparátoru
- A/D (pouze u PIC12F675)
- přetečením časovače TMR1
- při dokončení zápisu dat do EEPROM

Registr INTCON, řídicí přerušení, a PIR1, registr přerušení od periferie, zaznamenávají jednotlivé žádosti o přerušení nastavením příznaku. INTCON kromě toho obsahuje i bity pro maskování jednotlivých přerušení nebo globální povolení.

GIE je bitem, který povoluje globální přerušení (INTCON<7>). Když je nastaven, povoluje bit GIE všechna nemaskovaná přerušení, jeho nulováním jsou zakázána. Dílčí zákazy (masky) se nastavují v odpovídajících bitech registru INTCON a PIE. Při resetu se bit GIE nuluje.

Instrukce RETFIE ukončuje podprogram obsluhy přerušení a nastavuje bit GIE, který znovu povolí nemaskovaná přerušení.

Registr INTCON obsahuje tři příznakové bity):

- přerušení na vývodu INT
- přerušení při změně na bráně GP
- přerušení při přetečení časovače TMR0

V registru PIR1 jsou obsaženy další příznakové bity, které souvisí s žádostí o přerušení z periferií. Příslušné maskovací bity jsou umístěny v registru PIE1. Obsluha přerušení spočívá v následujícím:

- přerušení při dokončení zápisu do paměti EEPROM
- přerušení dokončením AD převodu
- přerušení od komparátoru
- přerušení přetečením časovače TMR0

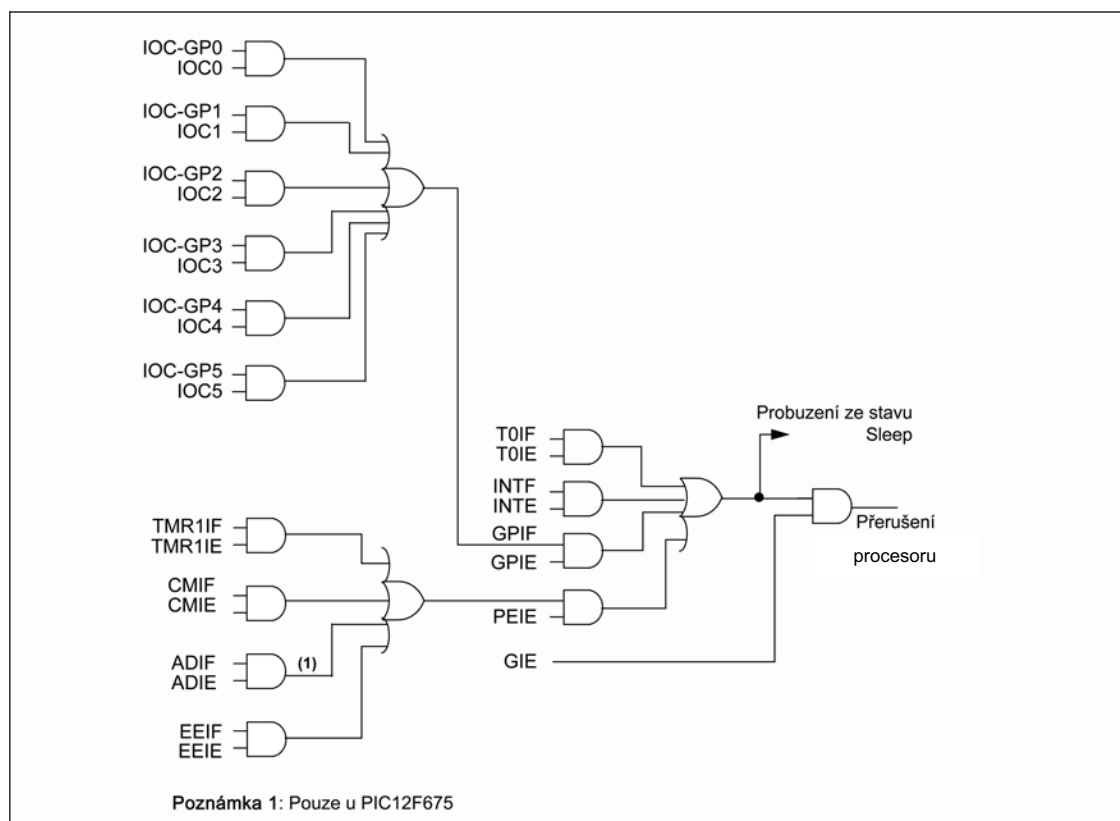
Obsluha přerušení spočívá v následujícím: Prvním z nich je nulování bitu GIE. Tím zabrání dalšímu přerušení. V dalším kroku načítá zásobník návratovou adresu z programového čítače. Do programového čítače se následně uloží vektor přerušení (0004h).

U vnějšího zdroje přerušení, například na vývodu INT nebo při změně na bráně GP, může prodleva trvat tři nebo čtyři instrukční cykly. Přesná doba závisí na tom, v jakém okamžiku strojového taktu došlo k žádosti o přerušení (viz obrázek 9-11). Tato doba nezávisí na tom, zda k žádosti došlo během jednocyklové nebo dvoucyklové instrukce. V případě, že připadá v úvahu více než jeden zdroj přerušení, lze jej určit testováním příznakových bitů registru INTCON. Příznakové bity musí být softwarově nulovány ještě předtím, než je povoleno další přerušení. V opačném případě nedojde k ukončení žádosti o přerušení.

Poznámky:

- 1: Jednotlivé příznakové bity jsou při splnění podmínek přerušení nastaveny vždy, bez ohledu na stav maskovacích bitů nebo globálního povolení v bitu GIE.
- 2: Vykonáním instrukce, která nuluje GIE, se ignorují všechny žádosti o přerušení, které nebyly obslouženy, a to až do doby, než dojde opět k nastavení bitu GIE.

Obrázek 9 – 10: Logika přerušení



9.4.1. Přerušení na vývodu GP2/INT

Vnější přerušení na vývodu GP2/INT řídí aktivní hrana signálu, podle stavu bitu INTEDG (OPTION<6>) buďto náběžná – bit je nastaven, nebo sestupná – bit je nulován. V okamžiku, kdy vývod GP2/INT registruje platnou hranu, nastavuje bit INTF (INTCON<1>). Nulováním řídicího bitu INTE je přerušení zakázáno. Další povolení přerušení na vývodu může nastat až poté, co je obsluhou přerušení vynulován bit INTF. Přerušení na vývodu může probudit zařízení z režimu Sleep. Podmínkou je, aby byl bit INTE nastaven ještě před uvedením do režimu Sleep.

Činnost, následující po probuzení mikropočítače z režimu Sleep, závisí na hodnotě bitu GIE. Při GIE=1 dojde ke spuštění obsluhy přerušení na adrese 0004h. Ve stavu GIE=0 pokračuje mikropočítač ve výkonu instrukce, následující po instrukci SLEEP. Podrobnosti jsou popsány v kapitole 9-7 a časový průběh probuzení při přerušení na GP2/INT zachycuje obrázek 9-13.

Poznámka: Konfigurace analogového kanálu na funkci digitálního vstupu se provádí nulováním příslušných bitů registrů ANSEL a CMCON. Tyto registry - ANSEL (adresa 9Fh) a CMCON (adresa 19h) - je nutné nejprve inicializovat.

9.4.2. Přerušení přetečením Timer0

Přetečení čítače/časovače TMR0 (FFh – 00h) nastavuje příznakový bit T0IF (INTCON <2>). Nastavením řídicího bitu T0IE (INTCON <5>) do log ,1' je přerušení povoleno, nebo maskováno (zakázáno) nulováním tohoto bitu. Podrobnější popis činnosti modulu Timer0 obsahuje kapitola 4.0.

9.4.3. Přerušení na bráně GPIO

Změna na vstupních bitech bran GP (GPIO) nastavuje příznakový bit GPIF (INTCON<0>) do log ,1'. Přerušení řídí bit GPIE (INTCON<3>), při GPIE=0 je přerušení zakázáno, GPIE=1 je povoluje. Konfigurace jednotlivých bitů bran GP se provádí v registru IOC.

Poznámka: Pokud se mění nastavení bitu GPIF během operace čtení (na začátku taktu Q2), pravděpodobně nedojde k uložení změny nastavení bitu. Změna musí trvat alespoň po dobu jednoho instrukčního cyklu.

9.4.4. Přerušení od komparátoru

Popis přerušení od komparátoru hledejte v kapitole 6.9.

9.4.5. Přerušení od A/D převodníku

Ukončení A/D převodu nastavuje bit ADIF (PIR<6>). Povolení nebo zákaz přerušení od komparátoru řídí bit ADIE (PIE<6>), bit v log ,1' přerušení povoluje, log ,0' znamená, že přerušení je zakázáno.

Podrobnější popis přerušení od komparátoru obsahuje kapitola 7.0.

The diagram illustrates the timing of an interrupt event and the subsequent instruction execution. The top section shows the interrupt output (vývod INT) and the interrupt flag (bit INTF) being set during the execution of the instruction at PC+1. The bottom section shows the instruction execution sequence, where the program counter (PC) jumps to 0004h upon the interrupt event.

POŘADÍ INSTRUKCÍ	PC	PC+1	PC+1	0004h	0005h
Načtení instrukce	Inst (PC)	Inst (PC+1)	—	Inst (0004h)	Inst (0005h)
Vykonání instrukce	Inst (PC-1)	Inst (PC)	Prázdný cyklus	Prázdný cyklus	Inst (0004h)

- 1: na začátku každého instrukčního cyklu se zjišťuje hodnota bit INTF
- 2: prodleva při asynchronním přerušení 3 – 4 Tcy, při synchronním přerušení 3 Tcy. Tcy je délka instrukčního cyklu. Prodleva je stejná pro instrukce trvající jeden nebo dva cykly.
- 3: Vnější taktovací frekvence platí jenom pro režim oscilátoru RC.
- 4: Nejmenší délka cyklu INT je uvedena v AC specifikaci.
- 5: Bit INTF může být nastaven kdykoli během cyklu Q1 – Q4

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota po: POR, BOD	Hodnota po ostatních RESET
0Bh, 8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
0Ch	PIR1	EEIF	ADIF	---	---	CMIF	---	---	TMR1IF	00- - 0- - 0	00- - 0- - 0
8Ch	PIE1	EEIE	ADIE	---	---	CMIE	---	---	TMR1IE	00- - 0- - 0	00- - 0- - 0

9.5. Uložení obsahu registrů během přerušení

V příkladu 9-2 je popsána situace, kdy si uživatel během přerušení ukládá obsah registrů W a STATUS do záložních registrů W_TEMP a STATUS_TEMP, které předtím definoval v paměti RWM. Záložní registry musí být definovány na odpovídajících adresách v obou paměťových bankách.

- ukládá obsah registru W
- ukládá obsah registru STATUS do banky 0
- provádí rutinu přerušení
- obnovuje obsah registru STATUS včetně bitu výběru banky registrů)
- obnovuje obsah registru W

```
MOVWF    W TEMP      ; kopíruj registr W do dočasného registru v některé z bank
SWAPF    STATUS, W   ; přesuň obsah registru STATUS do registru W
BCF       STATUS, RP0 ; přepni do banky 0 bez ohledu na stávající stav
MOVWF    STATUS, TEMP ; ulož obsah reg. STATUS do registru v bance 0
:
: vykonává se obsluha přerušení
:
SWAPF     STATUS, TEMP ; přesuň dočasný registr STATUS do reg. W, nastav původní banku
MOVWF     STATUS      ; přesuň obsah W do registru STATUS
SWAPF     W_TEMP, F   ; přepni do dočasného registru W
SWAPF     W_TEMP, W   ; přesuň obsah dočasného registru W do registru W
```

9.6. Časovač Watchdog (WDT)

Časovač Watchdog je samostatný integrovaný RC oscilátor, který nevyžaduje připojení dalších součástek. Pracuje odděleně od vnitřního taktovacího oscilátoru a vnějšího oscilátoru na vývodu CLKIN. Časovač Watchdog tedy pracuje i tehdy, když je taktovací signál na vývodech OSC1 a OSC2 odpojen (například v režimu Sleep). Přetečení časovače Watchdog při normální činnosti zařízení vyvolá reset. Přetečení v režimu Sleep vyvolá probuzení a mikropočítač pokračuje v běžné činnosti.

Trvalý zákaz časovače se provádí nulováním konfiguračního bitu WDTE. Toto nulování je možno provést pouze při zavádění programu. Další podrobnosti obsahuje kapitola 9-1.

9.6.1. Doba přetečení

Základní doba přetečení časovače bez zapojené předděličky je 18 ms. Podle teploty, napájecího napětí a výrobní tolerance jednotlivých kusů se může měnit. Jednotlivé parametry výrobku jsou uvedeny ve specifikaci výrobku.

Programovatelná předdělička umožňuje násobit dobu přetečení až do poměru 1:128. Maximální doba přetečení je tedy 2,3 sekundy. Nastavení dělicího poměru bylo popsáno na obrázku 2-2 – registr OPTION.

Pokud je předdělička připojena před časovač WDT, nulují ji instrukce CLRWDT a SLEEP současně s časovačem. První přetečení a reset zařízení může nastat nejdříve po 18 ms od probuzení z režimu Sleep.

Přetečením časovače Watchdog dojde zároveň k nulování bitu $\overline{TO}$ v registru STATUS.

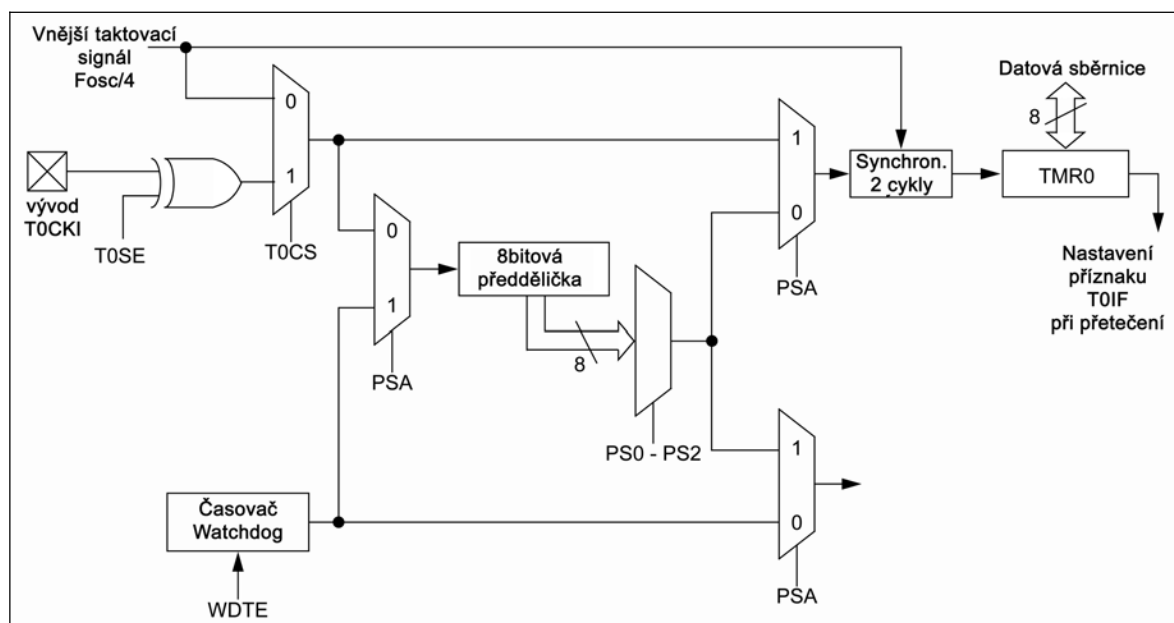
Kritické podmínky přetečení

Při kombinaci více faktorů, které mají vliv na dobu přetečení časovače Watchdog, zejména při nejnižším možném napájecím napětí, při nejvyšší dovolené teplotě pouzdra součástky a při použití předděličky s nejvyšším dělicím poměrem může být celková doba přetečení i několik sekund.

9.6.2. Kritické hodnoty přetečení

Při mezní kombinaci více faktorů, které mají vliv na dobu přetečení časovače Watchdog, (při nejnižším možném napájecím napětí, nejvyšší dovolené teplotě pouzdra součástky a nastavení nejvyššího dělicího poměru předděličky) může být celková doba přetečení i několik sekund.

Obrázek 9 – 12: Blokové schéma časovače Watchdog



Poznámka: 1: T0SE, T0SC, PSA a PS0 – PS2 jsou bity registru STATUS

Tabulka 9 – 9: Přehled registrů s vazbou na modul Watchdog

Adresa	Název	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Hodnota na: POR, BOD	Hodnota na ostatních RESET
81h	OPTION	$\overline{GPPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
2007h	konfigur. bity	$\overline{CP}$	BODEN	MCLRE	$\overline{PWRT}$	WDTE	F0SC2	F0SC1	F0SC0	uuuu uuuu	uuuu uuuu

Legenda: u – nezměněno
Stínované buňky časovač nevyužívá

9.7. Úsporný režim – Sleep

Po vykonání instrukce `SLEEP` je mikropočítač uveden do úsporného režimu. Pokud je modul Watchdog povolen, odrazí se režim Sleep na stavu dalších částí zařízení takto:

- časovač Watchdog stále pracuje, ale jeho obsah je vykonáním instrukce `SLEEP` nulován
- nuluje se bit `PD` v registru STATUS
- nastavuje se bit `TO`
- odpojuje se taktovací oscilátor
- vstupní a výstupní brány počítače zůstávají v nezměněném stavu (log ,1', log ,0' nebo stav vysoké impedance).

Nejnižší spotřeby dosáhne mikropočítač v situaci, kdy na vstupních a výstupních vývodech nejsou připojeny žádné další obvody, které by z nich odebíraly proud. Odpojuje se komparátor a referenční napětí. Vstupní vývody musí být připojeny na log ,1' nebo log ,0', aby nedocházelo ke ztrátám při náhodném překlápění. Také T0CKI musí být připojen na napájení VDD nebo Vss. Je nutné počítat se spotřebou vnitřních pull-up rezistorů brány GPIO nelze zcela eliminovat.

Vývod `MCLR` musí být ve stavu log ,1' (VIHMC).

Poznámka: Reset, vyvolaný přetečením časovače Watchdog, nemění stav na vývodu `MCLR` na log ,0'.

9.7.1. Probuzení z režimu Sleep

Mikropočítač může být probuzen z režimu Sleep jedním z následujících způsobů:

- vnějším resetem na vstupu `MCLR`
- přetečením časovače Watchdog (pokud je časovač Watchdog povolen)
- vnějším přerušením na vývodu GP2/INT nebo přerušením změnou na bitech GPIO nebo přerušením od periférií.

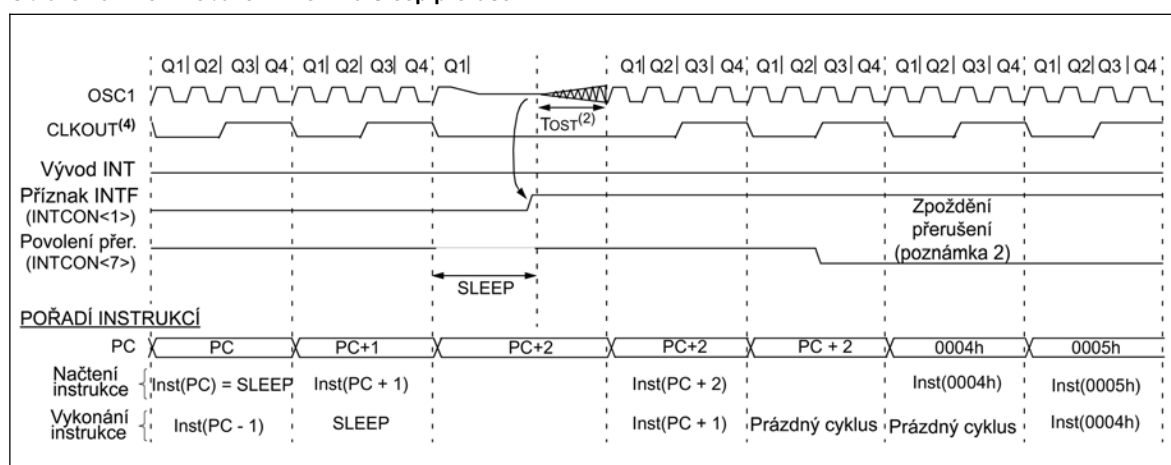
První jmenované probuzení vyvolá reset mikropočítače. V dalších dvou případech po probuzení pokračuje program výkonem instrukce, následující za instrukcí `SLEEP`. Způsob probuzení z režimu Sleep lze určit podle nastavení bitů `PD` a `TO`. Bit `PD`, který je nastaven při zapnutí napájecího napětí do log ,1', se nuluje při vykonání instrukce `SLEEP`. Bit `TO` se nuluje, pokud dojde k probuzení časovačem Watchdog.

Během výkonu instrukce `SLEEP` je připravována následující instrukce, která leží na adrese PC+1. Probuzení z režimu Sleep přerušením proběhne nezávisle na tom, zda je globální přerušení povoleno či zakázáno. Pokud je zakázáno (`GIE = ,0'`), pokračuje zařízení ve vykonávání instrukcí, následujících za instrukcí `SLEEP`. Pokud je povoleno (`GIE = ,1'`), dojde po vykonání první následující instrukce k uložení vektoru přerušení do programového čítače. Místo dalších instrukcí proběhne nejprve obsluha přerušení. Pokud si uživatel nepřeje aby byla vykonána instrukce následující za instr. `SLEEP`, zařadí místo ní instrukci `NOP`.

Poznámka: V případech, kdy je zakázáno globální přerušení (`GIE = ,0'`), ale zdroj přerušení je povolen individuálními příznakovými a řídicími bity, mikropočítač se po signálu ze zdroje probudí. Instrukce `SLEEP` se kompletně provede.

K nulování modulu Watchdog dojde vždy při probuzení z režimu Sleep, bez ohledu na zdroj probuzení.

Obrázek 9 – 13: Probuzení z režimu Sleep přerušením



- Poznámky:**
- 1: situace odpovídá zapojení oscilátoru v konfiguraci XT, HS nebo LP
 - 2: doba TOST je rovna 1024TOSC (v grafu není nakresleno v měřítku), toto zpoždění neplatí pro oscilátor typu RC
 - 3: předpokládáme, že přerušení je globálně povoleno (`GIE = ,1'`), mikropočítač tedy po probuzení vykoná rutinu obsluhy přerušení (pokud `GIE = ,0'`, vykonává se následující instrukce)
 - 4: signál není pro oscilátory v konfiguraci XT, HS, LP a EC dostupný. Zde je uveden pro porovnání

9.8. Ochrana kódu proti vyčtení

Pokud není v konfiguračním slově (viz výše) nastavena ochrana kódu proti vyčtení, je možné vyčíst paměť programu pro účely porovnání jejího obsahu s referenčním obsahem.

Poznámka: Při vypnutí ochrany kódu může ohrozit obsah datové paměti EEPROM a programové paměti FLASH a také kalibrační hodnoty vnitřního oscilátoru. Více informací obsahuje kapitola věnovaná programování.

9.9. Umístění identifikátorů

Pro uložení identifikačních údajů a kontrolních součtů jsou vyhrazeny buňky na adresách 2000h-2003h. Tyto buňky nejsou během zpracování programu přístupné, lze do nich zapisovat nebo je číst pouze během zavádění programu do součástky. Uživatel má v každé buňce přístup pouze do dolních čtyř bitů.

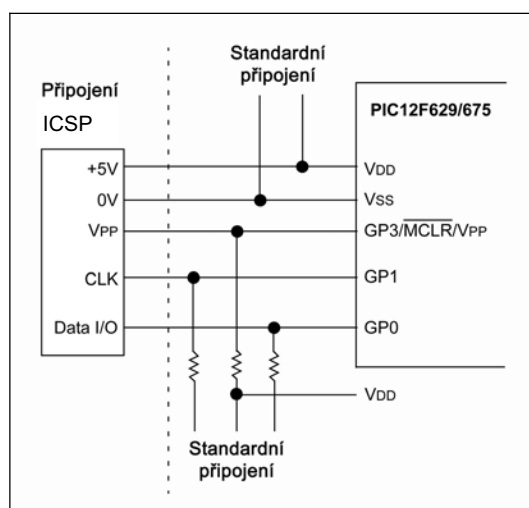
9.10. Programování na osazené desce - ICSP

Do mikropočítače 12F675 a 12F629 může být zaveden program pomocí sériového rozhraní přímo v koncové aplikaci. Toto sériové synchronní programování se provádí prostřednictvím dvou univerzálních vývodů pro data a taktovací signál. Další tři vodiče slouží pro napájecí napětí VDD, VSS a pro programovací napětí. Uživatel tak může na desku plošných spojů osadit mikropočítač bez programu, ten potom zavést až před použitím aplikace. Tato technologie umožňuje obměňovat firmware v již používaném zařízení, nebo používat vlastní program.

Vývody GP0 a GP1 se nastaví do log '0' a zařízení přejde do režimu programování/ověřování. Pokud je na vývod **MCLR** přivedeno programové napětí VPP. Vývod GP0 přijímá programovací data a vývod GP1 programovací hodinový signál. Oba vývody pracují v režimu vstupu jako Schmittův klopný obvod. Přechod do režimu programování/ověřování může nastat po resetu. Programový čítač je nastaven na adresu 00h. Zařízení přijímá 6bitové povely a závislosti na typu instrukce (ukládání nebo čtení) přijímá nebo vysílá programovací data ve 14bitovém formátu. Podrobnější informace obsahuje kapitola, věnovaná programování.

Typický příklad připojení popisuje obrázek 9-14.

Obrázek 9 – 14: Připojení při sériovém programování



9.11. Ladění v aplikaci (ICD-2)

Ladění programu přímo v aplikaci využívá tytéž vývody, na které je připojen hodinový signál, data a **MCLR** v režimu ICSP. Pro součástky, které mají pouze 8 vývodů se tedy nástroj MPLAB® ICD2 nehodí, ale existuje mikropočítač PIC12F375-ICD, která je opatřena 14 vývody. Všechny vývody, které uživatel v běžném provozu potřebuje, jsou volné a pro vývojové účely existují oddělené vývody.

Součástka je umístěna na držáku a vývody jsou svedeny do konektoru pro MPLAB ICD 2. Na spodní straně součástky je 8vývodová patice, která se propojí prostřednictvím konektoru přímo na desku.

Činnost je povolena, pokud je vývod **ICD** na součástce v log '0'. Potom lze používat ladící funkce MPLAB ICD 2. Při ladění dochází k blokadě některých částí mikropočítače. Jejich seznam je uveden v tabulce 9-10.

Tabulka 9 – 10: zdroje ladění

vstup/výstupní vývody	taktování ICD, datový tok do ICD
zásobník	1 úroveň
programová paměť	Na adrese 1h je prázdná operace; 300h-3FEh

Více informací o MPLAB ICD 2 je uvedeno v dokumentu 8-pin MPLAB ICD 2 Header Information Sheet (DS51292) na stránkách výrobce.

10.0. Instrukční sada

Instrukční soubor je logicky rozdělen do tří skupin:

- Bajtově orientované instrukce
- Bitově orientované instrukce
- Řídící instrukce

Každý mikropočítač z řady PIC12F629/675 má instrukční kód o délce 14 bitů. Toto 14bitové slovo obsahuje operační kód instrukce (Opcode), který určuje o jakou instrukci se jedná, a dále obsahuje jeden nebo dva operandy, například pro určení cílového registru. Přehled všech instrukcí je uveden v tabulce 10-2, kde jsou instrukce rozděleny do tří skupin. Operandem bajtově orientovaných instrukcí je celý registr, operandem bitově orientovaných instrukcí je určený bit libovolného registru v paměti RWM (RAM). Třetí skupina instrukcí pracuje s konstantami (Literal) nebo se jedná o instrukce řídící. V tabulce 10-1 jsou vysvětlena používaná označení v přehledu instrukcí.

Bajtově orientované instrukce používají pro určení operandu zápis ,f', když se jedná o adresu registru v paměti RWM (RAM). Výsledek operace bude uložen do cílového registru, který je určen ukazatelem ,d' ve formátu instrukce.

Pokud je ukazatel ,d' ve formátu instrukce roven ,0', je výsledek uložen do střadače (W). Pokud je tento ukazatel roven ,1', je výsledek uložen do registru, se kterým instrukce pracuje, tedy s operandem instrukce určeným pomocí zápisu ,f'.

Bitově orientované instrukce používají pro určení operandu ukazatel ,b', který určuje pořadí bitu v registru, který je určen pomocí zápisu ,f'. Krajní pravý bit má hodnotu ,b' rovnu ,0', krajní levý bit má hodnotu ,b' rovnu ,7'. Bitově orientovaná instrukce pracuje pouze s jediným adresovaným bitem.

Řídící instrukce používají zápis ,k' pro určení 8bitové nebo 11bitové konstanty.

Všechny instrukce se vykonávají v jediném instrukčním cyklu vyjma instrukcí, kdy je splněna podmínka instrukcí podmíněného větvení programu nebo v případech, kdy dojde k zápisu do čítače instrukcí PC. V těchto případech trvá vykonání instrukce dva instrukční cykly, přičemž druhý instrukční cyklus odpovídá vykonání instrukce NOP. Jeden instrukční cyklus obsahuje čtyři taktů oscilátoru mikropočítače. Při frekvenci taktovacího oscilátoru 4 MHz trvá vykonání jedné instrukce právě 1 us. Pokud dojde ke splnění podmínky instrukce podmíněného větvení nebo bude výsledkem instrukce zápis do programového čítače PC, bude tato instrukce trvat přesně 2 us.

Poznámka: Pro zabezpečení kompatibility s dalšími mikropočítači řady PIC12F629/675 nepoužívejte zastaralé instrukce **OPTION a TRIS**.

Všechny uváděné příklady používají pro zápis hexadecimálního čísla formát 0xhh, kde h je hexadecimální číslice v rozsahu 0 – F.

10.1. Sekvence čtení-změna-zápis

Jakákoli instrukce, jejíž součástí je práce s registrem, provádí sekvenci čtení – změna – zápis (R-M-W). Znamená to, že po načtení registru jsou provedeny změny a nový obsah je uložen podle určení v instrukci nebo podle určení na pozici ,d'. Čtení probíhá i tam, kde se do registru pouze zapisuje.

Například při vykonání instrukce CLRF GPIO se načte obsah registru GPIO, vynulují se datové bity, výsledek se zapiše zpět do registru GPIO. Mimoto dochází k odstranění podmínky, měnící stav příznakového bitu GPIF.

Tabulka 10 – 1: Označení používaná v přehledu instrukcí

Označení	Popis
f	Adresa v registru paměti RWM v rozsahu od 0x00 do 0x7f
w	Střadač (pracovní registr)
b	Bitová adresa v rozsahu od 0 do 7 určující bit registru
k	Datová konstanta nebo návěští (adresa v paměti programu)
x	Nemá vliv, může nabývat hodnot ,0' nebo ,1'. Překladač generuje na místo x vždy ,0'. Jedná se o doporučený postup pro zajištění kompatibility se všemi vývojovými nástroji Microchip.
d	Určení cílového registru. Pro d=0 je výsledek operace uložen do střadače (W). pro d=1 je výsledek uložen do registru, se kterým instrukce pracuje (f). Implicitní nastavení je d=1
PC	Programový čítač (Program Counter)
TO	Příznak přetečení časovače Watchdog
PD	Příznak režimu Sleep

Obrázek 10 – 1: Obecný formát instrukcí

Popis všech instrukcí je k dispozici v dokumentaci DS33023 s názvem PICmicro™ Mid-Range Reference Manual.

Bajtově orientované operace:

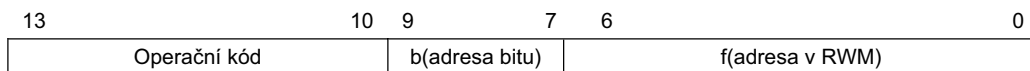


d = 0 pro uložení výsledku do střadače

d = 1 pro uložení výsledku do registru f

f = 7bitová adresa v paměti RWM

Bitově orientované operace

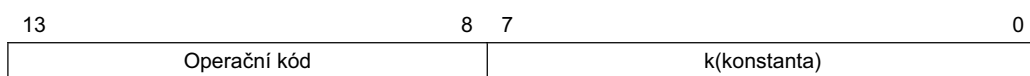


b = 3bitová adresa bitu v rámci registru

f = 7bitová adresa v RWM

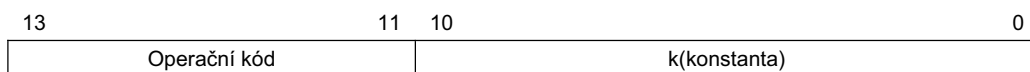
Řídící instrukce

Obecné řídící instrukce



k = 8bitová hodnota

Instrukce CALL a GOTO



k = 11bitová hodnota

Tabulka 7 – 2: Instrukční soubor mikropočítače PIC12F629/675

Instrukce, operandy	Popis	Instrukční cykly	MSb	Instrukční kód	LSb	Ovlivňované příznaky	Pozn.	
BAJTOVĚ ORIENTOVANÉ INSTRUKCE								
ADDWF f, d	ADD W and F Přičtení registru ke střadači	1	00	0111	dfff	ffff	C, DC, Z	1, 2
ANDWF f, d	AND W with F Logický součin střadače a registru	1	00	0101	dfff	ffff	Z	1,2
CLRF f	CLeaR F Nulování registru	1	00	0001	1fff	ffff	z	2
CLRW -	CLeaR W Nulování střadače	1	00	0001	0xxx	xxxx	Z	
COMF f, d	COMplement F Negace registru	1	00	1001	dfff	ffff	Z	1, 2
DECF f, d	DECrement F Snížení obsahu registru o jedničku	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ f, d	DECrement F Skip if Zero Dekrementace registru, skok při 0	1 (2)	00	1011	dfff	ffff		1, 2, 3
INCF f, d	INCrement F Zvýšení obsahu registru o jedničku	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ f, d	INCrement F Skip if Zero Inkrementace registru, skok při 0	1 (2)	00	1111	dfff	ffff		1, 2, 3
IORWF f, d	Inclusive OR W with F Logický součet střadače a registru	1	00	0100	dfff	ffff	Z	1, 2
MOVF f, d	MOVe F to W Načtení registru do střadače	1	00	1000	dfff	ffff	Z	1, 2
MOVWF f	MOVe W to F Přesun střadače do registru	1	00	0000	1fff	ffff		
NOP -	No OPeration Prázdná instrukce	1	00	0000	0xx0	0000		
RLF f, d	Rotate Left through carry Rotace registru doleva přes příznak C	1	00	1101	dfff	fff	C	1, 2
RRF f, d	Rotate Right through carry Rotace registru doprava přes příznak C	1	00	1100	dfff	ffff	C	1, 2
SUBWF f, d	SUBtract W form F Odečtení střadače od registru	1	00	0010	dfff	ffff	C, DC, Z	1, 2
SWAPF f, d	SWAP nibbles in F Záměna horního a dolního půlbajtu	1	00	1110	dfff	ffff		1, 2
XORWF f, d	eXclusive OR W with F nonekvivalence střadače a registru	1	00	0110	dfff	ffff	Z	1, 2
BITOVĚ ORIENTOVANÉ INSTRUKCE								
BCF f, b	Bit Clear F Nulování bitu registru	1	01	00bb	bfff	ffff		1, 2
BSF f, b	Bit Set F Nastavení bitu registru	1	01	01bb	bfff	ffff		1, 2
BTFSC f, b	Bit Test F Skip if Clear Skok při nulovém bitu registru	1 (2)	01	10bb	bfff	ffff		3
BTFSS f, b	Bit test F Skip if Set Skok při nastaveném bitu registru	1 (2)	01	11bb	bfff	ffff		3

ŘÍDÍCÍ INSTRUKCE								
ADDLW	k	ADD Literal and W Přičtení konstanty ke střadači	1	11	111x	kkkk	kkkk	C, DC, Z
ANDLW	k	AND Literal with W Logický součin střadače a konstanty	1	11	1001	kkkk	kkkk	Z
CALL	k	CALL subroutine Volání podprogramu	2	10	0kkk	kkkk	kkkk	
CLRWDT	-	CleaR WatchDog Timer Nulování časovače Watchdog	1	00	0000	0110	0100	$\overline{TO}$, $\overline{PD}$
GOTO	k	GO TO adress Skok na návestí	2	10	1kkk	kkkk	kkkk	
IORLW	k	Inclusive OR Literal with W Logický součet střadače a konstanty	1	11	1000	kkkk	kkkk	Z
MOVLW	k	MOVe Literal to W	1	11	00xx	kkkk	kkkk	
RETFIE	-	RETurn From Interrupt En. Návrat z podprogramu s povolením přerušení	2	00	0000	0000	1001	
RETLW	k	RETurn with Literal in W Návrat z podprogramu s konstantou	2	11	01xx	kkkk	kkkk	
RETURN	-	RETURN from subroutine Návrat z podprogramu	2	00	0000	0000	1000	
SLEEP	-	go into standby mode SLEEP zahájení režimu Sleep	1	00	0000	0110	0011	$\overline{TO}$, $\overline{PD}$
SUBLW	k	SUBtract W from Literal Odečtení střadače od konstanty	1	11	110x	kkkk	kkkk	C, DC, Z
XORLW	k	eXclusive OR Literal with W nonekvivalence střadače a konstanty	1	11	1010	kkkk	kkkk	u

Poznámky:

- 1: Pokud bude záchytný registr změněn vlastní funkcí (například instrukcí `MOVF GPIO, 1`), bude do něj zapsána hodnota na vnějších vývodech součástky. Pokud bude například v záchytném registru vývodu konfigurovaném jako vstup hodnota log.'1' a tento vývod bude vnějším obvodem udržován ve stavu log.'0', bude po provedení instrukce modifikující příslušný záchytný registr zapsána na odpovídající bit log.'0'.
- 2: Pokud je operandem této instrukce (a případně i cílovým registrem při d=1) registr TMR0, dojde při vykonání této instrukce rovněž k vynulování předděličky, pokud je tato v této době připojena k čítači Timer0.
- 3: Pokud dojde k zápisu do programového čítače PC nebo pokud je splněna podmínka instrukce podmíněného větvení programu, trvá vykonání této instrukce dva instrukční cykly. Druhý instrukční cyklus odpovídá vykonání NOP.

Poznámka:

Další informace o instrukčním souboru jsou k dispozici v dokumentaci DS33023 s názvem : PICmicro™ Mid-Range MCU Family Reference Manual.

10.1. Popis instrukcí (v abecedním pořádku)

ADDLW	ADD Literal and W přičtení konstanty ke střadači	BCF	Bit Clear F nulování bitu registru
Syntaxe:	návěští ADDLW k; komentář	Syntaxe:	návěští BCF f, b; komentář
Operandy:	k = (0-225)	Operandy:	f = (0-127) b=(0-7)
Operace:	(W) = (W) + k	Operace:	f(b)=0
Ovlivňované příznaky:	C, DC, Z	Ovlivňované příznaky:	žádné
Popis:	Obsah střadače je sečten s osmi bitovou konstantou a výsledek je umístěn do střadače.	Popis:	Je vynulován bit s adresou ,b' v registru s adresou ,f
ADDWF	ADD W and F přičtení registru ke střadači	BSF	Bit Set F nastavení bitu registru
Syntaxe:	návěští ADDWF f, d; komentář	Syntaxe:	návěští BSF f, b; komentář
Operandy:	f = (0-127) d=(0,1)	Operandy:	f = (0-127) b=(0-7)
Operace:	(W) + k → (cílový registr)	Operace:	f(b)=1
Ovlivňované příznaky:	C, DC, Z	Ovlivňované příznaky:	žádné
Popis:	Obsah registru W se přičte k obsahu registru f. Je-li hodnota ,d' = 0, pak se výsledek zapíše do registru W. Je-li hodnota ,d' = 1, zapíše se výsledek zpět od registru f.	Popis:	Je nastaven bit s adresou ,b' v registru s adresou ,f
ANDLW	AND Literal with W logický součin střadače a konstanty	BTFSS	Bit Test F Skip if Set skok při nastaveném bitu registru
Syntaxe:	návěští ANDLW k; komentář	Syntaxe:	návěští BTFSS f, b; komentář
Operandy:	k = (0-255)	Operandy:	f = (0-127) b=(0-7)
Operace:	(W) = (W).AND.(k)	Operace:	skok za podmínky f(b)=1
Ovlivňované příznaky:	Z	Ovlivňované příznaky:	žádné
Popis:	Je provedena operace logického součinu mezi obsahem střadače a osmi bitovou konstantou. Výsledek je umístěn do střadače.	Popis:	Pokud je bit s adresou ,b' v registru s adresou ,f' roven ,0', je následující instrukce vykonána. Pokud je tento bit roven ,1', je místo následující instrukce vykonána vždy instrukce NOP. Doba vykonání instrukce je v tomto případě 2 instrukční cykly.
ANDWF	AND W with F logický součin střadače a registru		
Syntaxe:	návěští ANDWF f, d; komentář		
Operandy:	f = (0-127) d=(0,1)		
Operace:	(cílový registr) = (W).AND.(f)		
Ovlivňované příznaky:	Z		
Popis:	Je provedena operace logického součinu mezi obsahem střadače a obsahem registru. Výsledek je umístěn do střadače pro d=0 nebo do registru pro d=1.		

BTFSC **Bit Test F Skip if Clear**
skok při nulovém bitu registru

Syntaxe: návěští BTFSC f, b; komentář
 Operandy: f = (0-127)
 b=(0-7)
 Operace: skok za podmínky f(b)=0

Ovlivňované příznaky: žádné
 Popis: Pokud je bit s adresou ,b' v registru s adresou ,f' roven ,1', je následující instrukce vykonána. Pokud je tento bit roven ,0' je místo následující instrukce vykonána vždy instrukce NOP. Doba vykonání instrukce je v tomto případě 2 instrukční cykly.

CALL **CALL subroutine**
vyvolání podprogramu

Syntaxe: návěští CALL k; komentář
 Operandy: k= (0-2047)
 Operace: STACK = (PC)+1
 PC(b₁₀-b₀) = k
 PC(b₁₂,b₁₁) = PCLATH (b₄,b₃)

Ovlivňované příznaky: žádné
 Popis: Je volán podprogram ležící v paměti programu na adrese ,k'. Do zásobníku je uložena návratová adresa. Adresa podprogramu v rozsahu (0-2047) je vložena do programového čítače PC. Horní dva bity programového čítače jsou současně doplněny ze záchytného registru PCLATH. Tři nižší bity PCLATH jsou v tomto případě ignorovány. Instrukce trvá dva instrukční cykly.

CLRF **CLeaR F**
nulování registru

Syntaxe: návěští CLRF f; komentář
 Operandy: f = (0-127)
 Operace: f = 0x00
 Z = 1
 Ovlivňované příznaky: Z
 Popis: Je vynulován obsah registru f a je nastaven příznak nuly Z.

CLRW **CLeaR W**
nulování střadače

Syntaxe: návěští ; komentář
 Operandy: žádné (implicitně je nastaven střadač)
 Operace: (W) = 0x00
 Z = 1
 Ovlivňované příznaky: Z
 Popis: Je vynulován obsah střadače a je nastaven příznak nuly Z.

CLRWDT **CLeaR WatchDog Timer**
nulování časovače Watchdog

Syntaxe: návěští CLRWDT; komentář
 Operandy: žádné
 Operace: WDT = 0x00
 předdělička Watchdog = 0
 příznak $\overline{TO}$ = 1
 příznak $\overline{PD}$ = 1

Ovlivňované příznaky: $\overline{TO}$, $\overline{PD}$
 Popis: Je vynulován čítač Watchdog a jeho předdělička. Jsou nastaveny příznakové bity $\overline{TO}$ a $\overline{PD}$.

COMF **Komplement F**
negace registru

Syntaxe: návěští COMF f, d; komentář
 Operandy: f = (0-127)
 d=(0,1)
 Operace: (cílový registr) = $\overline{f}$

Ovlivňované příznaky: Z
 Popis: Obsah registru je negován a výsledek je umístěn do střadače pro d=0 nebo do registru pro d=1

DECf **DECrement F**
snížení obsahu registru o jedničku

Syntaxe: návěští DECf f, d; komentář
 Operandy: f = (0-127)
 d=(0,1)
 Operace: (f) - 1 → (cílový registr)

Ovlivňované příznaky: Z
 Popis: Od obsahu registru je odečtena jednička a výsledek je uložen do střadače pro d=0 nebo do registru pro d=1.

DECFSZ	DECrement F Skip if Zero Dekrementace registru, skok při 0
Syntaxe:	návěští DECFSZ f, d; komentář
Operandy:	f = (0-127) d=(0,1)
Operace:	(cílový registr) = (f) - 1 Skok při výsledku rovném ,0'
Ovlivňované příznaky:	žádné
Popis:	Od obsahu registru je odečtena jednička a výsledek je umístěn do střadače pro d=0 nebo do registru pro d=1. Pokud není výsledek roven ,0', je následující instrukce vykonána. Pokud je výsledek roven ,0', je místo následující instrukce vykonána vždy instrukce NOP. Doba vykonání instrukce je v tomto případě dva instrukční cykly

GOTO	GO TO address Skok na návěští
Syntaxe:	návěští GOTO k; komentář
Operandy:	k= (0-2047)
Operace:	PC(b ₁₀ -b ₀) = k PC(b ₁₂ ,b ₁₁) = PCLATH (b ₄ ,b ₃)
Ovlivňované příznaky:	žádné
Popis:	Je proveden nepodmíněný skok na určenou adresu. Adresa v rozsahu (0-2047) je vložena do programového čítače PC. Horní dva bity programového čítače jsou současně doplněny ze záchytného registru PCLATH. Tři nižší bity PCLATH jsou v tomto případě ignorovány. Instrukce trvá dva instrukční cykly.

INCF	INCrement F zvýšení obsahu registru o jedničku
Syntaxe:	návěští INCF f, d; komentář
Operandy:	f = (0-127) d=(0,1)
Operace:	(cílový registr) = (f) + 1
Ovlivňované příznaky:	Z
Popis:	K obsahu registru je přičtena jednička a výsledek je uložen do střadače pro d=0 nebo do registru pro d=1.

INCFSZ	INCrement F Skip if Zero inkrementace registru, skok při 0
Syntaxe:	návěští INCFSZ f, d; komentář
Operandy:	f = (0-127) d=(0,1)
Operace:	(cílový registr) = (f) + 1 Skok při výsledku rovném ,0'
Ovlivňované příznaky:	žádné
Popis:	K obsahu registru je přičtena jednička a výsledek je umístěn do střadače pro d=0 nebo do registru pro d=1. Pokud není výsledek roven ,0', je následující instrukce vykonána. Pokud je výsledek roven ,0', je místo následující instrukce vykonána vždy instrukce NOP. Doba vykonání instrukce je v tomto případě 2 instrukční cykly.

IORLW	Inclusive OR Literal with W logický součet střadače a konstanty
Syntaxe:	návěští IORLW k; komentář
Operandy:	k = (0-255)
Operace:	(W) = (W) OR k
Ovlivňované příznaky:	Z
Popis:	Je provedena operace logického součtu mezi obsahem střadače a osmi bitovou konstantou. Výsledek je umístěn do střadače.

IORWF	Inclusive OR W with F logický součet střadače a registru
Syntaxe:	návěští IORWF f, d; komentář
Operandy:	f = (0-127) d=(0,1)
Operace:	(cílový registr) = (W) OR (f)
Ovlivňované příznaky:	Z
Popis:	Je provedena operace logického součtu mezi obsahem střadače a obsahem registru. Výsledek je umístěn do střadače pro d=0 nebo do registru pro d=1.

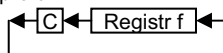
MOVF	MOVe F to W načtení registru do střadače	RETFIE	RETurn From Interrupt návrat s povolením přerušení
Syntaxe:	návěští MOVF f, d; komentář	Syntaxe:	návěští RETFIE; komentář
Operandy:	f = (0-127) d=(0,1)	Operandy:	žádné
Operace:	(cílový registr) = (f)	Operace:	(PC) = STACK GIE = 1
Ovlivňované příznaky:	Z	Ovlivňované příznaky:	žádné
Popis:	Obsah registru je umístěn do střadače pro d=0. Operand d=1 je vhodné použít při testování obsahu registru na nulu, protože instrukce ovlivňuje příznak nuly Z.	Popis:	Do programového čítače je umístěna návratová adresa z vrcholu zásobníku a současně je povoleno přerušení nastavením bitu GIE. Instrukce trvá dva instrukční cykly.
MOVLW	MOVe Literal to W načtení konstanty do střadače	RETLW	RETurn with Literal in W návrat z podprogramu s konstantou
Syntaxe:	návěští MOVLW k; komentář	Syntaxe:	návěští RETLW k; komentář
Operandy:	k = (0-225)	Operandy:	k = (0-225)
Operace:	(W) = k	Operace:	(PC) = STACK (W) = k
Ovlivňované příznaky:	žádné	Ovlivňované příznaky:	žádné
Popis:	Do střadače je načtena osmibitová konstanta. Bity v operačním kódu, který nemají žádný význam budou přeloženy jako „0“.	Popis:	Do programového čítače je umístěna návratová adresa z vrcholu zásobníku a současně je do střadače načtena osmibitová konstanta, která je součástí instrukčního kódu. Instrukce trvá dva instrukční cykly.
MOVWF	MOVe W to F přesun střadač do registru	RETURN	RETURN from subroutine návrat z podprogramu
Syntaxe:	návěští MOVWF f; komentář	Syntaxe:	návěští RETURN; komentář
Operandy:	f = (0-127)	Operandy:	žádné
Operace:	(f) = (W)	Operace:	(PC) = STACK
Ovlivňované příznaky:	žádné	Ovlivňované příznaky:	žádné
Popis:	Obsah střadače je přesunut do registru.	Popis:	Je proveden návrat z podprogramu tím, že do programového čítače je umístěna návratová adresa z vrcholu zásobníku. Instrukce trvá dva instrukční cykly.
NOP	No OPERATION prázdná instrukce		
Syntaxe:	návěští NOP; komentář		
Operandy:	žádné		
Operace:	žádná operace		
Ovlivňované příznaky:	žádné		
Popis:	Během jednoho instrukčního cyklu nedochází k žádné operaci		

RLF **Rotate Left F**
rotace registru doleva přes C

Syntaxe: návěští ; komentář
 Operandy: $f = (0-127)$
 $d=(0,1)$

Operace: (cílový registr) = rotace (f) doleva
 Ovlivňované C
 příznaky:

Popis: Obsah registru je posunut o jeden bit doleva přes C – příznak přenosu CARRY (rotace probíhá přes devět bitů). Výsledek je umístěn do střadače pro $d=0$ nebo do registru pro $d=1$.

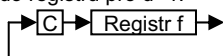


RRF **Rotate Right F**
rotace registru doprava přes C

Syntaxe: návěští RRF f, d; komentář
 Operandy: $f = (0-127)$
 $d=(0,1)$

Operace: (cílový registr) = rotace (f) doprava
 Ovlivňované C
 příznaky:

Popis: Obsah registru je posunut o jeden bit doprava přes C – příznak přenosu CARRY (rotace probíhá přes devět bitů). Výsledek je umístěn do střadače pro $d=0$ nebo do registru pro $d=1$.



SLEEP **go into mode SLEEP**
zahájení režimu Sleep

Syntaxe: návěští SLEEP; komentář
 Operandy: žádné

Operace: $WDT = 0x00h$
 předdělička Watchdog = 0
 příznak $\overline{TO} = 1$
 příznak $\overline{PD} = 0$

Ovlivňované $\overline{TO}$, $\overline{PD}$
 příznaky:

Popis: Vynuluje se bit $\overline{PD}$, nastaví se bit $\overline{TO}$. Časovač Watchdog a jeho předdělička se nulují. Procesor počítače je uveden do režimu Sleep ve kterém je zastaven taktovací oscilátor.

XORLW **eXclusive OR Lit. With W**
nonekvivalence střadače a konst.

Syntaxe: návěští XORLW k; komentář
 Operandy: $k = (0-225)$

Operace: $(W) = (W) \text{ XOR } k$
 Ovlivňované Z
 příznaky:

Popis: Je provedena logická operace nonekvivalence mezi obsahem střadače a osmi bitovou konstantou. Výsledek je umístěn do střadače.

SUBLW **SUBtract W from Literal**
odečtení střadače od konstanty

Syntaxe: návěští SUBLW k; komentář
 Operandy: $k = (0-255)$

Operace: $(W) = k - (W)$
 Ovlivňované C, DC, Z
 příznaky:

Popis: Obsah střadače je odečten (metodou dvojkového doplňku) od obsahu registru a výsledek je uložen do střadače pro $d=0$ nebo do registru pro $d=1$.

SUBWF **SUBtract W from F**
odečtení střadače od registru

Syntaxe: návěští SUBWF f, d; komentář
 Operandy: $f = (0-127)$
 $d=(0,1)$

Operace: (cílový registr) = $(f) - (W)$
 Ovlivňované C, DC, Z
 příznaky:

Popis: Obsah střadače je odečten (metodou dvojkového doplňku) od obsahu registru a výsledek je umístěn do střadače pro $d=0$ nebo do registru pro $d=1$.

SWAPF **SWAP nibbles in F**
záměna dolního a horního půlbajtu

Syntaxe: návěští SWAPF f, d; komentář
 Operandy: $f = (0-127)$
 $d=(0,1)$

Operace: $f(b_3-b_0) = f(b_7-b_4)$
 $f(b_7-b_4) = f(b_3-b_0)$

Ovlivňované C, DC, Z
 příznaky:

Popis: Jsou vzájemně zaměněny čtyři nižší a čtyři vyšší bity registru, když je zachováno jejich pořadí. Výsledek je umístěn do střadače pro $d=0$ nebo do registru pro $d=1$.

XORWF **eXclusive OR W with F**
nonekvivalence střadače a registru

Syntaxe: návěští XORWF k; komentář
 Operandy: $f = (0-127)$
 $d=(0,1)$

Operace: (cílový registr) = $(W) \text{ XOR } (f)$
 Ovlivňované Z
 příznaky:

Popis: Je provedena logická operace nonekvivalence mezi obsahem střadače a obsahem registru. Výsledek je umístěn do střadače pro $d=0$ nebo do registru pro $d=1$.

11.0. Vývojové prostředky

Pro mikropočítače PICmicro® je k dispozici široká škála hardwarových a softwarových vývojových prostředků:

- Integrované vývojové prostředí: -program MPLAB® IDE
- Překladače, kompilátory a spojovací programy: MPASM™ Assembler, kompilátory MPLAB C17 a MPLAB C18 C, objektový spojovací program MPLINK™ a objektové knihovny MPLIB™, kompilátor MPLAB C30 C, kombinovaný překladač, spojovací program a knihovna MPLAB ASM30
- Simulátory: softwarové simulátory MPLAB SIM a MPLAB dsPIC30
- Emulátory: obvodové emulátory MPLAB ICE 2000 a MPLAB ICE 4000
- Obvodová ladička: MPLAB ICD 2
- Programátory zařízení: Univerzální programátor PRO MATE® II, programátor PICSTART® PLUS
- Levné demonstrační desky: PICDEM™ 1, PICDEM.net™, PICDEM 2 Plus, PICDEM 3, PICDEM 17, PICDEM 18R, PICDEM LIN, PICDEM USB
- Ověřovací nástroje: KEELOQ®, PICDEM MSC, microID, CAN, PowerSmart®, Analog

11.1. Vývojové prostředí MPLAB® IDE

Program má na trhu s 8/16bitovými mikropočítači dosud nepřekonané snadné ovládání. MPLAB IDE je program na platformě Windows®, který obsahuje:

- Rozhraní pro ladící nástroje: simulátory, programátory (prodávané samostatně), emulátory (prodávané samostatně), obvodový ladící program (prodáván samostatně)
- Plně funkční editor
- Správce projektů
- Uživatelsky pružné nástrojové lišty a přiřazení kláves
- Stavová lišta
- Aktivní nápověda

Program MPLAB IDE umožňuje:

- Upravovat zdrojové soubory (napsané v programovacím jazyce C nebo Assembler)
- Jedním stiskem klávesy skládat a stahovat emulační a simulační nástroje (při automatické aktualizaci všech informací o úloze)
- Ladit program pomocí zdrojového souboru, absolutního seznamu nebo strojového kódu.

Uživatel programu MPLAB IDE ocení zejména množství ladících funkcí. Bez rozsáhlého zaškolení se adaptuje z použití nákladného simulátoru na plně funkční emulátor.

11.2. MPASM Assembler

Program MPASM je univerzální nástroj na vytváření maker pro všechny mikropočítače z rodiny PICmicro®.

MPASM je vybaven příkazovým řádkem a prostředím Windows. Můžete jej provozovat jako samostatnou aplikaci v systémech Windows 3.x a vyšších, nebo v prostředí MPLAB IDE. Asembler vytváří přemístitelné objektové soubory pro spojovací program MPLINK, soubory HEX obsahující strojový kód ve formátu INTEX-HEX, soubory MAP pro uspořádání paměti a symboliku, soubory LST, které obsahují výpis překladače, zdrojové řádky a vytvořené strojní kódy a soubory COD pro ladění.

Mezi funkce programu MPASM patří:

- Integrace do projektů MPLAB IDE
- Uživatelsky nastavitelné rutiny - MAKRA
- Podmíněné skládání víceúčelových zdrojových souborů
- Řídící funkce, které kontrolují proces překladu instrukcí

11.3. Kompilátory MPLAB C17 a MPLAB C18 C

MPLAB C17 a MPLAB C18 jsou programy pro práci ve standardu ANSI C pro mikropočítače Microchip z rodiny PIC17CXXX a PIC18CXXX (v uvedeném pořadí). Tyto kompilátory se velmi dobře obsluhují a jsou snadno integrovatelné.

Pro snadnější ladění na vstupní úrovni program používá symboliku kompatibilní s MPLAB IDE.

11.4. Objektový spojovací program MPLINK/objektová knihovna MPLIB

Spojovací program spojuje přemístitelné objekty, vytvořené v programu MPASM a kompilátory MPLAB C17 a MPLAB C18 C. Může také propojovat objekty, připravené v knihovnách, a příkazy spojovacího skriptu.

Objektové knihovny MPLIB obsahují připravené rutiny, které lze použít programem MPLINK. Zavolá-li se z jiného zdrojového souboru rutina, která je uložena v knihovně, bude s aplikací spojen jen takový modul, který požadovanou rutinu obsahuje. Tímto způsobem lze efektivně používat i rozsáhlé knihovny v mnoha různých aplikacích. Knihovny MPLIB lze upravovat a rozšiřovat.

Mezi funkce programu MPLINK patří:

- Integrace programů MPASM a MPLAB C17 a C18 C
- Všechny paměťové oblasti mohou být označeny jako sekce, aby byla zaručena časová pružnost

Mezi funkce knihoven MPLIB patří:

- Snadné spojování mezi jednotlivými knihovnami namísto spojování mnoha malých souborů
- Snadná správa kódů pomocí seskupování příbuzných rutin
- Vytváření knihoven, přidávání, řazení, nahrazování a výmaz rutin

11.5. Kompilátor MPLAB C30 C

Kompilátor MPLAB C30 C je plně funkční program, slučitelný se standardem ANSI, který překládá programy z ANSI C do zdrojového jazyka dsPIC30F. Podporuje také různé volby řádkových příkazů a jazykové rozšíření, které dovolují plně využít všechny hardwarové prostředky jazyka dsPIC30F a precizně řídit generátor kódu.

Dodávka produktu MPLAB C30 C obsahuje také úplnou základní verzi knihovny ANSI C. Všechny její funkce byly ověřeny a odpovídají standardu ANSI C. Mimo jiné je vybaveny prvky dynamického přiřazování paměti, konverze dat, kontroly časové osy a matematickými funkcemi (trigonometrické, hyperbolické a exponenciální). Kompilátor obsahuje také symboliku pro ladění s nástroji MPLAB IDE.

11.6. Integrovaný překladač, spojovací program a knihovna MPLAB ASM30

Program MPLAB ASM30 vytváří přenosný strojní kód pro zařízení dsPIC30F. Při vytváření objektových souborů využívá funkce assembleru. Assembler vytváří přemístitelné soubory, které lze následně archivovat nebo vázat na další přenosné soubory a archivy. Všechny tyto kroky vedou k sestavení spustitelného souboru. Mimo jiné je tento assembler schopen:

- podporovat instrukční sadu dsPIC30F v celé šíři
- podporovat hodnoty s pevnou i plovoucí desetinnou čárkou
- vytvořit rozhraní pro příkazový řádek
- nabídnout bohatou sadu příkazů
- pracovat s pružným jazykem maker
- podporovat ladění programem MPLAB IDE

11.7. Softwarový simulátor MPLAB SIM

Programový simulátor MPLAB SIM umožňuje vytvářet kódy v hostitelském prostředí počítače pomocí simulace na úrovni instrukčního kódu mikropočítače řady PICmicro. Programátor může kontrolovat datové oblasti jakékoli instrukce, může také přidávat instrukce pro jednotlivé vývody pouhým stiskem uživatelsky nastavených kláves. Provedení instrukce probíhá v jediném kroku až do přerušení nebo v trasovacím režimu.

Simulátor MPLAB SIM plně podporuje symbolické ladění, které je vlastní kompilátoru MPLAB C 17 a MPLAB C18 C a assembleru MPASM. Simulátor umožňuje vytvořit laděný kód mimo laboratorní prostředí. Tím se mění ve víceúčelový vývojářský nástroj.

11.8. Softwarový simulátor MPLAB SIM30

Simulátor MPLAB SIM30 obsahuje vývojové nástroje pro tvorbu kódu v hostitelském prostředí počítače. Návrh a simulace probíhá na instrukční úrovni. Při zadání instrukce dojde k otestování nebo změně datové oblasti a na příslušný vývod odchází ze souboru, nebo po stisku určené klávesové zkratky, impuls. Výkon instrukce může probíhat v jednom kroku, ve smyčce až do přerušení nebo ve sledovacím režimu.

Simulátor plně podporuje symbolické ladění z kompilátoru MPLAB C30 C a assembleru MPLAB ASM30. Zpracování automatizovaných úkol probíhá v režimu příkazové řádky nebo jsou instrukce načítány z prostředí MPLAB IDE. Vysokorychlostní simulátor lze využít při ladění, analýze a optimalizaci časové náročných DSP rutin.

11.8. Univerzální obvodový emulátor MPLAB ICE 2000

Obvodový emulátor MPLAB ICE by měl poskytnout vývojáři všechny dostupné nástroje na obsluhu mikropočítače PICmicro.

Programové řízení obvodového emulátoru MPLAB ICE je zajištěna prostřednictvím integrovaného vývojového prostředí MPLAB IDE, které umožňuje upravovat, tvořit, přemísťovat a ladit zdrojové soubory z jednotlivých prostředí.

Program MPLAB ICE 2000 je plně funkční obvodový emulátor s integrovanými funkcemi editování, tvorby a ladění kódu. Zaměnitelné procesorové moduly umožňují snadno nastavit prostředí pro emulaci činnosti různých procesorů. Emulátor má univerzální stavbu a díky tomu může být použit i pro práci s novými typy mikropočítačů PICmicro.

Systém obvodového emulátoru MPLAB ICE byl navržen tak, aby mohl pracovat v reálném čase a využívat rozsáhlé funkce, které jsou obvykle dostupné spíše u dražších vývojových nástrojů. Prostředí Microsoft® Windows® a platforma, využívající osobní počítač byly vybrány tak, aby maximálně vycházeli vstříc konečnému uživateli.

11.9. Univerzální obvodový emulátor MPLAB ICE 4000

Obvodový emulátor MPLAB ICE by měl poskytnout vývojáři všechny dostupné nástroje na obsluhu vyšších tříd mikropočítačů PICmicro. Softwarové řízení obvodového emulátoru MPLAB ICE je zajištěna prostřednictvím integrovaného vývojového prostředí MPLAB IDE, které umožňuje upravovat, tvořit, stahovat a ladit zdrojové soubory z jednotlivých prostředí.

MPLAB ICE 4000 je špičkový emulátor, který mimo funkcí emulátoru MPLAB ICE 2000 disponuje také širší emulační pamětí a vysokým výkonem v zařízeních dsPIC30F a PIC18XXXX. Mezi vlastnosti emulátoru patří globální taktování a spouštění, až 2 Mb emulační paměti a zobrazování proměnných v reálném čase.

Systém obvodového emulátoru MPLAB ICE 4000 byl navržen tak, aby mohl pracovat v reálném čase a využívat rozsáhlé funkce, které jsou obvykle dostupné spíše u dražších vývojových nástrojů. Prostředí Microsoft® Windows® a platforma, využívající osobní počítač byly vybrány tak, aby maximálně vycházeli vstříc konečnému uživateli.

11.11. Ladění v aplikaci MPLAB ICD 2

Systém MPLAB ICD 2 společnosti Microchip je výkonný a provozně nenáročný vývojový nástroj. Připojení k hostitelskému počítači probíhá přes rozhraní RS-232 nebo vysokorychlostní USB. Tento nástroj je navržen pro systémy mikroprocesorů FLASH PICmicro a může být použit pro vyvíjení aplikací pro tyto a další mikropočítače. MPLAB ICD 2 používá ladění, integrované v zařízeních FLASH. Jde o vlastnost, která společně s protokolem In-Circuit Serial Programming™ (ICSP™) společnosti Microchip, zajišťuje nízkorozpočtové ladění s využitím grafického uživatelského rozhraní prostředí MPLAB IDE. Díky tomu může programátor vytvářet a ladit zdrojový kód sledováním proměnných, stavu procesoru, vnějších obvodů, kroků a vkládáním přerušení. Práce za plného provozu umožňuje testovat zařízení v reálném čase. MPLAB ICD 2 slouží také jako vývojový programátor pro některé zařízení PICmicro.

11.12. Univerzální programátor součástky PRO MATE II

Programátor součástky PRO MATE II je univerzální, plně funkční programátor, který může pracovat samostatně nebo na platformě osobního počítače. Programátor zařízení PRO MATE II je CE kompatibilní.

PRO MATE II je schopen zajistit vyšší spolehlivost ověřením naprogramované paměti pro minimální a maximální VDD. Příkazy k použití kláves, instrukce, připojení odnímatelných modulů pro odlišné typy sad a chybová hlášení se zobrazují na LCD displeji. Při samostatném použití programátoru lze do zařízení PICmicro zapisovat, ověřovat instrukce a programovat, stejně tak je v tomto režimu možno nastavovat ochranu kódu.

11.13. Programátor PICSTART Plus

Vývojářský programátor PICSTART Plus je snadno použitelný prototypový programátor. Připojuje se k počítači přes komunikační port RS 232. Velmi snadno a pohodlně se s programátorem pracuje v prostředí MPLAB IDE.

Vývojářský programátor PICSTART Plus podporuje všechny zařízení PICmicro s alespoň 40 vývody. Zařízení o více vývodech, například PIC 16C92X a PIC17C76X mohou být připojeny přes adapter. Také vývojářský programátor PICSTART Plus je CE kompatibilní.

11.14. Demonstrační deska PICDEM 1

Demonstrační deska PICDEM 1 je jednoduché zařízení, na kterém lze demonstrovat funkce některých mikropočítačů Microchip. Mezi podporované modely patří: PIC16C5X (PIC16C54 až PIC16C58A), PIC16C61, PIC16C62X, PIC16C71, PIC16C8X, PIC17C42, PIC 17C43 a PIC17C44. Základní demonstrační programy můžete díky dodávanému softwaru a hardwaru okamžitě používat. Můžete také snadno ověřovat firmware nebo začít programovat jednoduché mikropočítače programátorem PRO MATE II nebo vývojářským programátorem PICSTART Plus. Předváděcí desku je možno připojit k obvodovému emulátoru MPLAB ICE. V tomto prototypovém prostředí si může uživatel sestavit vlastní hardware a připojit jej k vývodům mikropočítače. Mezi některé z funkcí patří komunikační rozhraní pro RS 232, potenciometr pro simulaci analogového vstupu, vypínače a osm LED, připojených k bráně B.

11.15. Demonstrační deska PICDEM.net Internet/Ethernet

PICDEM.net je demonstrační deska pro mikropočítač PIC18F452, určená pro síťové prostředí, ve kterém komunikuje přes protokol TCP/IP. Deska podporuje všechny typy DIP mikropočítačů se 40 vývody, které mají stejné nastavení jako PIC16F877 nebo PIC18C452. Sada obsahuje snadno ovladatelný vložený TCP/IP modul, síťový server s protokolem HTML, sériovou paměť EEPROM pro ukládání síťového obsahu do paměti, konektor rozhraní ICSP/MPLAB ICD 2, rozhraní Ethernet, rozhraní RS-232 a LCD displej o rozměru 16x2 znaky. Kromě toho obsahuje balení také knihu a CD-ROM Jeremyho Benthama: TCP/IP Lean, Web Servers for Embedded Systems.

11.16. Demonstrační deska PICDEM 2 Plus

Demonstrační deska PICDEM 2 Plus je jednoduché zařízení, které podporuje většinu mikropočítačů s 18, 28 a 40 vývody, včetně PIC16F84X a PIC18FXX2. Veškerý nezbytný hardware a software, který je potřeba pro provádění základních programů, je zahrnut v dodávce. Vzorky mikropočítačů, které obsahuje základní sada, lze programovat pomocí programátoru PRO MATE II nebo PICSTART Plus, případně pomocí MPLAB ICD 2 s připojeným programovacím adaptérem. Ladičku MPLAB ICD 2 a také obvodový emulátor MPLAB ICE můžete využít i při testování firmware. V prototypovém prostředí si může uživatel přidat další hardware a připojit jej k vývodům mikropočítače. Mezi funkce desky patří komunikační rozhraní pro RS 232, LCD o rozměru 16 x 2, integrovaný snímač teploty, čtyři LED, vzorky PIC18F452, PIC18F452 FLASH a piezoreproduktor.

11.17. Demonstrační deska PICDEM 3 PIC16C92X

Demonstrační deska PICDEM 3 je jednoduchá deska, podporující zařízení PIC 16C923 a PIC 16C924. Veškeré softwarové a hardwarové vybavení, které je potřeba ke spuštění základních aplikací, je dodáno společně s deskou.

11.18. Demonstrační deska PICDEM 17

Deska PICDEM 17 je ověřovací demonstrační deska, která podporuje mikropočítače PIC17C752, PIC17C756A, PIC17C762 a PIC17C766. Dodávka obsahuje také soubor demonstračních verzí programů, které lze na desce provozovat. Veškerý potřebný hardware je v dodávce také obsažen. Naprogramovaný software lze vymazat a vytvořit vlastní kód pomocí programátoru PRO MATE II nebo PICSTART Plus. Deska také podporuje stahování programů a jejich spuštění mimo vnější paměť FLASH. Pro uživatele je k dispozici široká prototypová hardwarová základna.

11.19. Demonstrační deska PICDEM 18R PIC18C601/801

Demonstrační deska PICDEM 18R slouží k programování mikropočítačů rodiny PIC18C601/801. Umožňuje fyzicky připojit různé paměťové moduly jak k 8bitové multiplexované/nemultiplexované, tak 16bitové sběrnici. Na desce je zároveň integrována 2MB vnější FLASH paměť a 128 Kb paměť SRAM. Přes sériovou EEPROM je možné využít další typy paměti, které mikropočítače PIC18C601/801 podporují.

11.20. Demonstrační deska PICDEM LIN PIC16C43X

Sada výkonného hardware a software LIN obsahuje řadu desek a tři mikropočítače. Dva z nich, mikroformátové PIC16C432 a PIC16C433, fungují v LIN komunikaci jako závislé a nahrazují přijímač/vysílač. Řídící funkce má PIC16F874 FLASH. Do všech tří mikropočítačů je zaveden program s podporou LIN sběrnice komunikace.

11.21. Sada PICKit™ 1 FLASH Starter

PICKit je kompletní „vývojový systém v jedné krabici“. Obsahuje multisekční desku, na které lze programovat, ověřovat a vyvíjet systémy, založené na 8/14vývodových mikropočítačích. Napájení je zajištěno přes USB port, a celá deska pracuje v jednoduchém prostředí Windows GUI.

Dodávka obsahuje uživatelskou příručku na CD-ROM, příručku s užitečnými tipy, instrukční program, rozhraní MPLAB® IDE, USB propojovací kabel a kódy pro některé aplikace. Sada podporuje všechny dosud vyrobené 8 a 14vývodové mikropočítače a mnoho budoucích výrobků.

11.22. Demonstrační deska PICDEM USB PIC16C7X5

Deska je určena pro mikropočítače PIC16C745 a PIC16C765 USB. Předpokládá se, že bude také sloužit jako základ pro mnoho budoucích výrobků.

11.23. Ověřovací a programovací nástroje

Kromě velkého množství hardwarového vybavení nabízí Microchip pro své výrobky také softwarové ověřovací a demonstrační softwarové nástroje.

- nástroje řady KEELOQ podporují výrobky se zabezpečením dat Microchip HCS.
- vývojová sada CAN pro síťové aplikace v automobilovém průmyslu.
- analogové návrhové desky a programy
- nabíjecí sady PowerSmart s kalibrací a ověřením stavu baterie
- vývojová sada pro infračervenou komunikaci IrDA®
- návrhový software microID a rLab™
- návrhářská sada SEEVAL®, pro optimalizaci paměti a výpočty odolnosti
- demonstrační desky PICDEM MSC s přepínatelným napájecím zdrojem, ovladačem IR, A/D převodníkem delta-sigma a senzorem rychlosti proudění vzduchu

Detaily o jednotlivých funkcích i celých výrobcích najdete na internetových stránkách výrobce.

11.15. Nízkorozpočtová demonstrační deska PICDEM 3 pro PIC16CXXX

Demonstrační deska PICDEM 3 je jednoduchá deska, podporující zařízení PIC 16C923 a PIC 16C924 v patici PLCC. S deskou je také možno použít mikropočítače PLCC se 44 vývody nebo LCD moduly. Veškeré softwarové a hardwarové vybavení, které je potřeba ke spuštění základních aplikací, je dodáno společně s deskou. Programování jednoduchých mikropočítačů lze provádět pomocí programátoru PRO MATE II nebo PICSTART Plus s adaptérem. Můžete také jednoduše zkoušet firmware. K testování firmware můžete společně s deskou také využít obvodový emulátor MPLAB ICE. Na univerzálním motivu plošného spoje je možné k mikropočítači připojovat nejrůznější zařízení. Mezi některé vlastnosti desky patří rozhraní RS 232, tlačítkové vypínače, potenciometr pro simulovaný analogový vstup, termistor a samostatné držáky pro připojení LCD displeje a klávesnice.

Na desce PICDEM 3 jsou také k dispozici LCD panel se čtyřmi obecnými segmenty a 12 segmenty pro zobrazování času, teploty a dne v týdnu, přídavné rozhraní RS 232 a Windows kompatibilní software, který podporuje zobrazení LCD na PC. Jednoduchý hardwarový demultiplexer si může sestavit uživatel prostřednictvím jednoduchého sériového rozhraní.

11.16. Demonstrační deska PICDEM 17

Deska PICDEM 17 je plnohodnotná předváděcí deska, která podporuje mikropočítače PIC17C752, PIC17C756A, PIC17C762 a PIC17C766. Na disketě 3,5" je dodáván soubor demonstračních verzí programů, které lze na desce provozovat. Veškerý potřebný hardware je v dodávce také obsažen. Naprogramovaný software lze vymazat a vytvořit vlastní kód pomocí programátoru PRO MATE II nebo PICSTART Plus a tento vytvořený vzorek lze také odladit a testovat. Deska také podporuje stahování programů a jejich spuštění mimo externí paměť FLASH. Desku můžete také používat s obvodovým emulátorem MPLAB ICE nebo emulátorem PICMASTER. Každý ze vzorových programů můžete spouštět upravovat pomocí kteréhokoli z nich. Pro uživatele je k dispozici široká prototypová hardwarová základna.

11.17. Programovací a ověřovací nástroje KEELOQ

Nástroje řady KEELOQ podporují výrobky se zabezpečením dat Microchip HCS. Ověřovací sada OCS obsahuje LCD displej, který zobrazuje změnu kódů, dekodér k rozkódování přenosu dat a programovací rozhraní pro programování testovacích vysílačů.

12.0. Elektrocharakteristiky

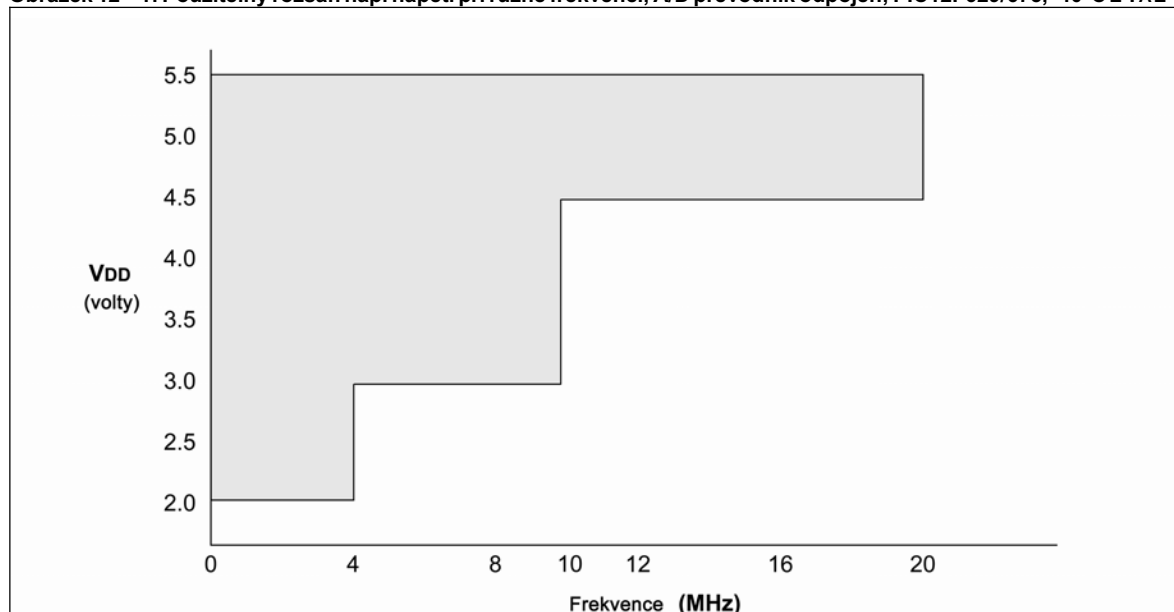
Maximální mezní parametry †

Okolní teplota, je-li přístroj pod napětím	-40°C až + 125°C
Skladovací teplota	-65 až + 150°C
Napětí VDD vůči VSS	-0,3 až +6,5V
Napětí na MCLR vůči VSS	-0,3 až +13,5V
Napětí na dalších vývodech vůči VSS	-0,3 až (VDD + 0,3V)
Celkový příkon ⁽¹⁾	800 mW
Maximální proud z vývodu VSS	300 mA
Maximální proud do vývodu VDD	250 mA
Vstupní proud omezovacími diodami I _{IK} (V _I < 0 nebo V _I > VDD)	± 20 mA
Výstupní proud omezovacími diodami I _{OK} (V _O < 0 nebo V _O > VDD)	± 20 mA
Maximální proud vstupující do jakéhokoli vst./výst. vývodu	25 mA
Maximální proud vycházející z jakéhokoli vst./výst. vývodu	25 mA
Maximální vstupní proud jakéhokoli univerzálního vst./výst. vývodu	125 mA
Maximální výstupní proud jakéhokoli univerzálního vst./výst. vývodu	125 mA

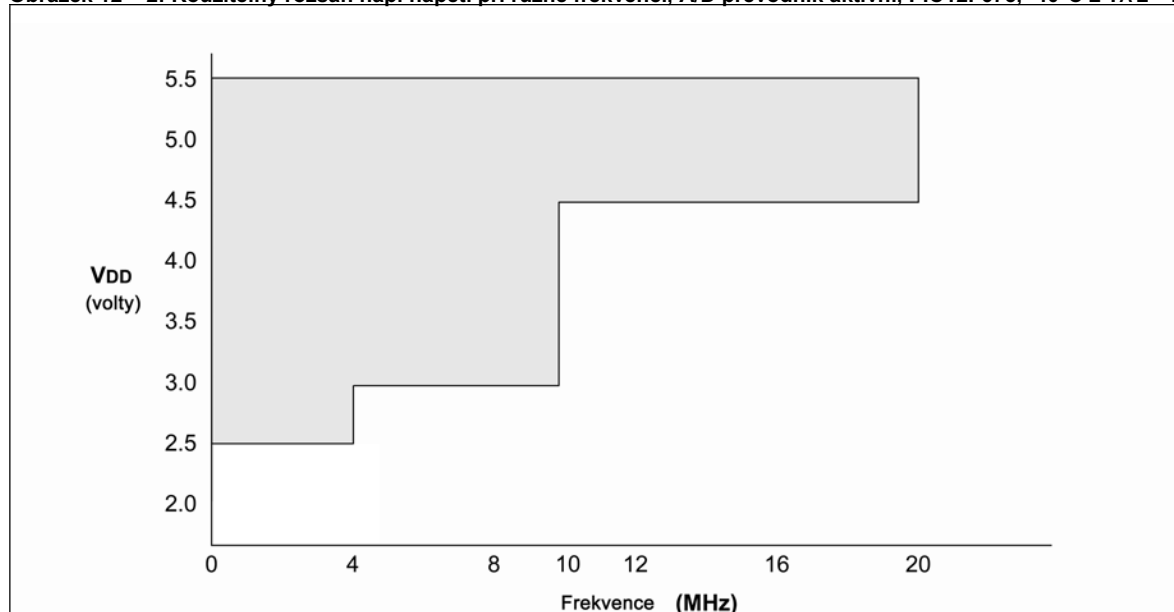
Poznámky: 1: Celková výkonová ztráta je vypočtena: $P_{ZTR} = V_{DD} \times (I_{DD} - \sum I_{OH}) + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$

Upozornění: Hodnoty vyšší, než v přehledu uvedené jako absolutní maxima, mohou vyvolat trvalé poškození součástky. Jedná se o hodnoty maximální za uvedených podmínek, nikoli o parametry pracovní. Při delším působení uvedených extrémních úrovní jednotlivých faktorů může být snížena spolehlivost součástky.

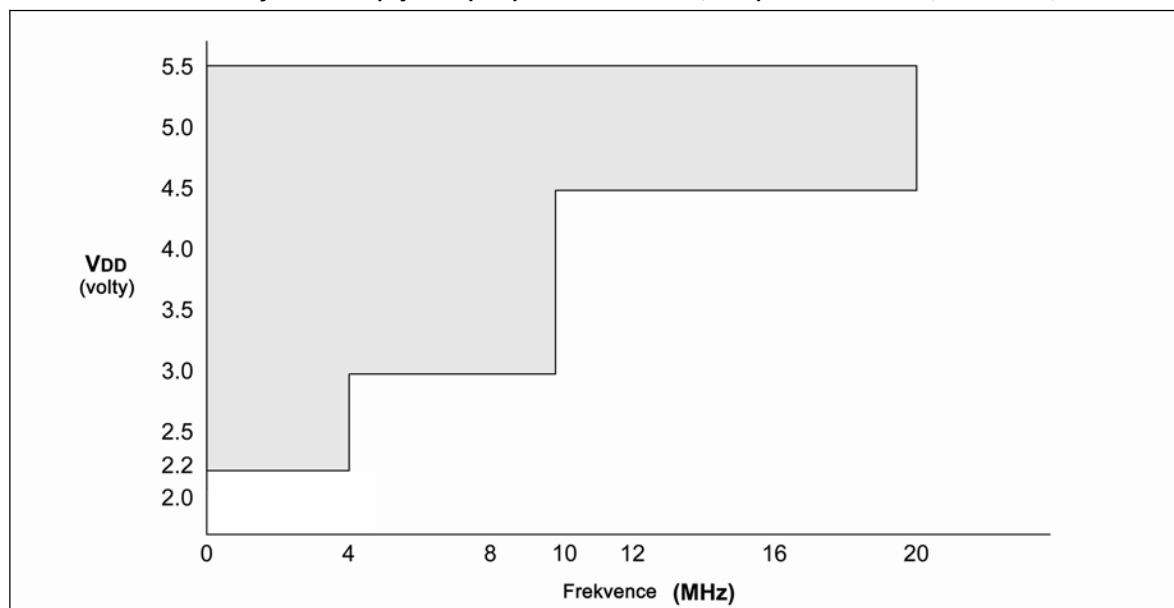
Poznámka: Napěťové špičky pod úrovní VSS na vývodu **MCLR**, společně s proudem nad 80 mA, mohou zablokovat činnost mikropočítače. Proto by měl být namísto přímého připojení VSS vždy zařazen sériový rezistor 50 – 100Ω.

Obrázek 12 – 1: Použitelný rozsah nap. napětí při různé frekvenci, A/D převodník odpojen; PIC12F629/675, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ 

Poznámka: 1: Stínovaná plocha představuje oblast přípustných kombinací napětí a frekvence

Obrázek 12 – 2: Roužitelný rozsah nap. napětí při různé frekvenci, A/D převodník aktivní, PIC12F675, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ 

Poznámka: 1: Stínovaná plocha představuje oblast přípustných kombinací napětí a frekvence

Obrázek 12 – 3: Použitelný rozsah napájecího napětí při různé frekvenci, A/D převodník aktivní, PIC12F675, $0^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ 

Poznámka: 1: Stínovaná plocha představuje oblast přípustných kombinací napětí a frekvence

12.1. DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený)

DC charakteristiky			Běžné pracovní podmínky (pokud není uvedeno jinak)				
			Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ – průmyslový				
			$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ - rozšířený				
Parametr	Symbol	Charakteristika	Min.	Typ. †	Max.	Jednotky	Podmínka
D001 D001A D001B D001C D001D	VDD	Napájecí napětí	2,0 2,2 2,5 3,0 4,5	--- --- --- --- ---	5,5 5,5 5,5 5,5 5,5	V V V V V	$F_{osc} \leq 4\text{ MHz}$ PIC12F629/675, A/D převodník odpojen PIC12F675, A/D přev. aktivní, $0 - +125^{\circ}\text{C}$ PIC12F675, A/D přev. aktivní, $-40 - +125^{\circ}\text{C}$ $4\text{ MHz} < F_{osc} < 10\text{ MHz}$
D002	VDR	Napětí pro zachování dat v paměti RAM ⁽¹⁾	1,5*	---	---	V	Zařízení v úsporném režimu
D003	VPOR	Mezní napětí VDD pro zajištění resetu POR	---	Vss	---	V	Podrobnosti v kapitole o resetu POR
D004	SVDD	Rychlost náběhu napájecího napětí	0,05*	---	---	V/ms	Podrobnosti v kapitole o resetu POR
D005	VBOD		---	2,1	---	V	

* tyto hodnoty jsou uvedeny, ale nejsou testovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C ,. není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky: 1: Mez, na jakou lze snížit napájecí napětí v úsporném režimu, aniž by došlo ke ztrátě dat v paměti RAM.

12.2. DC charakteristiky: PIC12F639/675-I (průmyslový)

DC charakteristiky		Běžné pracovní podmínky (pokud není uvedeno jinak)					
		Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ – průmyslový					
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ - rozšířený					
Parametr	Charakteristika	Min.	Typ. †	Max.	Jednotky	V _{DD}	Podmínka; při daném napětí
D010	Napájecí proud (IDD)	---	9 18 35	16 28 54	μA μA μA	2,0 3,0 5,0	Fosc = 32 kHz Oscilátor v režimu LP
D011		---	110 190 330	150 280 450	μA μA μA	2,0 3,0 5,0	Fosc = 1 MHz Oscilátor v režimu XT
D012		---	220 370 0,6	280 650 1,4	μA μA mA	2,0 3,0 5,0	Fosc = 4 MHz Oscilátor v režimu XT
D013		---	70 140 260	110 250 390	μA μA μA	2,0 3,0 5,0	Fosc = 1 MHz Oscilátor v režimu EC
D014		---	180 320 580	250 470 850	μA μA μA	2,0 3,0 5,0	Fosc = 4 MHz Oscilátor v režimu EC
D015		---	340 500 0,8	450 700 1,1	μA μA mA	2,0 3,0 5,0	Fosc = 4 MHz Oscilátor v režimu INTOSC
D016		---	180 320 580	250 450 800	μA μA μA	2,0 3,0 5,0	Fosc = 4 MHz Oscilátor v režimu EXTRC
D017		---	2,1 2,4	2,95 3,0	mA mA	4,5 5,0	Fosc = 20 MHz Oscilátor v režimu HS

†

Hodnoty v poli Typ. platí při 0,5V a 25°C., není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

1: Testovací podmínky za běžného provozu pro všechna napájecí napětí jsou: vnější taktování na OSC1, všechny vývody připojeny k VDD, všechny I/O ve třetím stavu

MCLR připojeno k VDD; odpojen modul Watchdog.

2: Napájecí proud závisí zejména na pracovním napětí a frekvenci. Ostatní parametry, například nastavení vstupních a výstupních vývodů, typ oscilátoru, režim přepínání, vnitřní režim vykonání kódů a teplota mají také vliv na spotřebu proudu.

12.3. DC charakteristiky: PIC12F639/675-I (průmyslový)

DC charakteristiky		Běžné pracovní podmínky (pokud není uvedeno jinak)					
		Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ – průmyslový					
Parametr	Charakteristika	Min.	Typ. †	Max.	Jednotky	VDD	Podmínka; při daném napětí
D020	Proud při snížení napájení (IPD)	---	0,99 1,2 2,9	700 770 995	nA nA nA	2,0 3,0 5,0	modul Watchdog, detekce poklesu napětí, komparátory, referenční napětí a vnější oscilátor pro Timer1 jsou odpojeny
D021		---	0,3 1,8 8,4	1,5 3,5 18	μA μA μA	2,0 3,0 5,0	proud WDT
D022		---	58 109	70 130	μA μA	3,0 5,0	proud pro detekci poklesu napětí
D023		---	3,3 6,1 11,5	6,5 8,5 16	μA μA μA	2,0 3,0 5,0	proud komparátoru
D024		---	58 85 138	70 100 160	μA μA μA	2,0 3,0 5,0	proud referenčního napětí
D025		---	4,0 4,6 6,0	6,5 7,0 10,5	μA μA μA	2,0 3,0 5,0	proud vnějšího oscilátoru, připojeného k modulu Timer1
D026		---	1,2 0,0022	775 1,0	nA μA	3,0 5,0	proud A/D převodníku

†

Hodnoty v poli Typ. platí při 0,5V a 25°C, není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

- 1: Proud na perifériích je součet základního napájecího proudu IDD nebo IPD a dodatečného proudu, který spotřebují periférie v době, kdy jsou vyřazeny z činnosti. Diferenciální proud pro periférie může být určen jako rozdíl napájecího proudu IDD nebo IPD a stanovené meze.
- 2: Proud při snížení napájení v úsporném režimu nezávisí na typu oscilátoru. Měření probíhá na součástce v úsporném režimu, všechny vst./výst. vývody ve stavu vysoké impedance, připojeny k VDD.

12.4. DC charakteristiky: PIC12F629/675-E (rozšířený)

DC charakteristiky		Běžné pracovní podmínky (pokud není uvedeno jinak)					
		Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ – rozšířený					
Parametr	Charakteristika	Min.	Typ. †	Max.	Jednotky	VDD	Podmínka; při daném napětí
D010E	Napájecí proud (IDD)	---	9	16	μA	2,0	Fosc = 32 kHz
		---	18	28	μA	3,0	Oscilátor v režimu LP
		---	35	54	μA	5,0	
D011E		---	110	150	μA	2,0	Fosc = 1 MHz
		---	190	280	μA	3,0	Oscilátor v režimu XT
		---	330	450	μA	5,0	
D012E		---	220	280	μA	2,0	Fosc = 4 MHz
		---	370	650	μA	3,0	Oscilátor v režimu XT
		---	0,6	1,4	mA	5,0	
D013E		---	70	110	μA	2,0	Fosc = 1 MHz
		---	140	250	μA	3,0	Oscilátor v režimu EC
		---	260	390	μA	5,0	
D014E		---	180	250	μA	2,0	Fosc = 4 MHz
		---	320	470	μA	3,0	Oscilátor v režimu EC
		---	580	850	μA	5,0	
D015E		---	340	450	μA	2,0	Fosc = 4 MHz
		---	500	780	μA	3,0	Oscilátor v režimu INTOSC
		---	0,8	1,1	mA	5,0	
D016E		---	180	250	μA	2,0	Fosc = 4 MHz
		---	320	450	μA	3,0	Oscilátor v režimu EXTRC
		---	580	800	μA	5,0	
D017E		---	2,1	2,95	mA	4,5	Fosc = 20 MHz
		---	2,4	3,0	mA	5,0	Oscilátor v režimu HS

†

Hodnoty v poli Typ. platí při 0,5V a 25°C., není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

- 1: Testovací podmínky v běžném provozu jsou pro všechna měření IDD nastaveny takto: taktování vnějšího OSC1, vst./výst. vývody ve třetím stavu připojeny na napájecí napětí VDD, vývod **MCLR** připojen na VDD, časovač Watchdog odpojen.
- 2: Napájecí proud závisí zejména na pracovním napětí a frekvenci. Ostatní parametry, například nastavení vstupních a výstupních vývodů, typ oscilátoru, režim přepínání, vnitřní režim vykonání kódů a teplota mají také vliv na spotřebu proudu.

12.5. DC charakteristiky: PIC12F629/675-E (rozšířený)

DC charakteristiky		Běžné pracovní podmínky (pokud není uvedeno jinak)					
		Pracovní teplota -40°C ≤ TA ≤ +125°C – rozšířený					
Parametr	Charakteristika	Min.	Typ. †	Max.	Jednotky	VDD	Podmínka; při daném napětí
D020E	Proud v režimu Sleep (IPD)	---	0,00099 0,0012 0,0029	3,5 4,0 8,0	μA μA μA	2,0 3,0 5,0	modul Watchdog, detekce poklesu napětí, komparátory, referenční napětí a vnější oscilátor pro Timer1 jsou odpojeny
D021E		---	0,3 1,8 8,4	6,0 9,0 20	μA μA μA	2,0 3,0 5,0	proud WDT ⁽¹⁾
D022E		---	58 109	70 130	μA μA	3,0 5,0	proud pro detekci poklesu napětí ⁽¹⁾
D023E		---	3,3 6,1 11,5	10 13 24	μA μA μA	2,0 3,0 5,0	proud komparátoru ⁽¹⁾
D024E		---	58 85 138	70 100 160	μA μA μA	2,0 3,0 5,0	proud referenčního napětí ⁽¹⁾
D025E		---	4,0 4,6 6,0	10 12 20	μA μA μA	2,0 3,0 5,0	proud vnějšího oscilátoru, připojeného k modulu Timer1 ⁽¹⁾
D026E		---	0,0012 0,0022	6,0 8,5	μA μA	3,0 5,0	proud A/D převodníku ⁽¹⁾

†

Hodnoty v poli Typ. platí při 0,5V a 25°C, není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

- 1: : Proud na periferiích je součet základního napájecího proudu IDD nebo IPD a dodatečného proudu, který spotřebují periferie v době, kdy jsou vyřazeny z činnosti. Diferenciální proud pro periferie může být určen jako rozdíl napájecího proudu IDD nebo IPD a stanovené meze.
- 2: Proud při snížení napájení v úsporném režimu nezávisí na typu oscilátoru. Měření probíhá na součástce v úsporném režimu, všechny vst./výst. vývody ve stavu vysoké impedance, připojeny k VDD.

12.6. DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený)

DC charakteristiky			Běžné pracovní podmínky (pokud není uvedeno jinak)				
			Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ – průmyslový $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ – rozšířený				
Parametr	Symbol	Charakteristika	Min.	Typ. †	Max.	Jednotky	Podmínka
D030 D030A D031 D032 D033 D033A	V _{IL}	Nízké vstupní napětí vst./výst. brány s: - obvodem TTL - Schmittovým obvodem MCLR , OSC1 (RC osc) OSC1 (XT a LP osc) OSC1 (HS osc)	V _{SS} V _{SS} V _{SS} V _{SS} V _{SS} V _{SS}	--- --- --- --- --- ---	0,8 0,15 V _{DD} 0,2 V _{DD} 0,2 V _{DD} 0,3 0,3 V _{DD}	V V V V V V	4,5 V ≤ V _{DD} ≤ 5,5 V v ostatních případech v celém rozsahu poznámka 1 poznámka 1
D040 D040A D041 D042 D043 D043A D043B	V _{IH}	Vysoké vstupní napětí vst./výst. brány s: - obvodem TTL -Schmittovým obvodem MCLR OSC1 (XT a LP osc) OSC1 (HS osc) OSC1 (RC osc)	2,0 0,25 V _{DD} +0,8 0,8 V _{DD} 0,8 V _{DD} 1,6 0,7 V _{DD} 0,9 V _{DD}	--- --- --- --- --- --- ---	V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD} V _{DD}	V V V V V V V	4,5 V ≤ V _{DD} ≤ 5,5 V v ostatních případech v celém rozsahu poznámka 1 poznámka 1
D070	I _{PUR}	Proud na slabých pull-up obvodech brány GP	50*	250	400*	μA	V _{DD} = 5,0 V; V _{PI} N = V _{SS}
D060 D060A D060B D061 D063	I _{IL}	Svodový proud vstupu vst./výst. brány	--- --- --- --- ---	±0,1 ±0,1 ±0,1 ±0,1 ±0,1	± 1 ± 1 ± 1 ± 5 ± 5	μA μA μA μA μA	V _{SS} ≤ V _{PI} N ≤ V _{DD} , vysoká impedance V _{SS} ≤ V _{PI} N ≤ V _{DD} V _{SS} ≤ V _{PI} N ≤ V _{DD} V _{SS} ≤ V _{PI} N ≤ V _{DD} V _{SS} ≤ V _{PI} N ≤ V _{DD} , oscilátor typu XT, HS a LP
D080	V _{OL}	Nízké výstupní napětí vst./výst. brány (log0) OSC2/CLKOUT (osc. RC)	--- ---	--- ---	0,6 0,6	V V	I _{OL} = 8,5 mA, V _{DD} = 4,5 V (prům.) I _{OL} = 1,6 mA, V _{DD} = 4,5 V (prům.) I _{OL} = 1,2 mA, V _{DD} = 4,5 V (rozš.)
D090 D092	V _{OH}	Vysoké výstupní napětí vst./výst. brány (log1) OSC2/CLKOUT (osc. RC)	V _{DD} - 0,7 V _{DD} - 0,7	--- ---	--- ---	V V	I _{OH} = -3,0 mA, V _{DD} = 4,5 V (prům.) I _{OH} = -1,3 mA, V _{DD} = 4,5 V (prům.) I _{OH} = -1,0 mA, V _{DD} = 4,5 V (rozš.)

* tyto hodnoty jsou uvedeny, ale nejsou testovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C., není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

- 1: V konfiguraci s RC oscilátorem pracuje vývod OSC1/CLKIN jako Schmittův klopný obvod. Vnější signál se pro RC oscilátor nedoporučuje.
- 2: Ztráty proudu na vývodu **MCLR** závisí na úrovni použitého napájecího napětí. Uvedené hodnoty se používají při běžných pracovních podmínkách. Na vyšší úrovni napájecího napětí může dojít k větší proudové ztrátě.
- 3: Záporný proud je výstupní proud na vývodu.

12.7. DC charakteristiky: PIC12F629/675-I (průmyslový), PIC12F629/675-E (rozšířený) - pokračování

DC charakteristiky			Běžné pracovní podmínky (pokud není uvedeno jinak)				
			Pracovní teplota $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ – průmyslový				
			$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ - rozšířený				
Parametr	Symbol	Charakteristika	Min.	Typ. †	Max.	Jednotky	Podmínka
D100	Cosc2	Kapacitní zatížení na výstupních vývodech vývod OSC2	---	---	15*	pF	pro oscilátory typu XT, HS, LP, OSC1 s vnějším taktováním
D101		všechny vst./výst. vývody	---	---	50*	pF	
D120	Ed	Datová paměť EEPROM Odolnost prostoru	100 tis.	10 mil.	---	cyklů	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D120A	Ed	pro zápis	10 tis.	100 tis	---	cyklů	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D121	VDRW	Napětí pro čtení/zápis	V _{MIN}	---	5,5	V	Zápis/čtení přes registr EECON, V _{MIN} = minimální prac. napětí
D122	TDEW	Délka cyklu výmaz/zápis	---	5	6	ms	Ostatní omezení jsou dodržena
D123	TRETD	Doba udržení dat v paměti	40	---	---	rok	
D124	TREF	Počet cyklů zápis/výmaz před obnovou ⁽¹⁾	1 mil.	10 mil.	---	cyklů	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D130	EP	Programová paměť FLASH Odolnost buňky	10 tis	100 tis	---	cyklů	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D130A	ED	Odolnost buňky	1 tis	10 tis	---	cyklů	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
D131	VPR	Napětí pro čtení	V _{MIN}	---	5,5	V	V _{MIN} = minimální prac. napětí
D132	VPEW	Napětí pro zápis/čtení	4,5	---	5,5	V	Ostatní omezení jsou dodržena
D133	TPEW	Délka cyklu zápis/výmaz	---	2	2,5	ms	
D134	TREDT	Doba udržení dat v paměti	40	---	---	rok	

* Hodnoty jsou uvedeny, netestovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C, není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky: 1: Podrobnější informace v kapitole 8.5.1.

12.8. Symbolika časových proměnných

Symbole časových parametrů byly vytvořeny několika způsoby:

1. TppS2ppS
2. TppS

Význam symbolů na jednotlivých pozicích:

T			
F	frekvence	T	čas

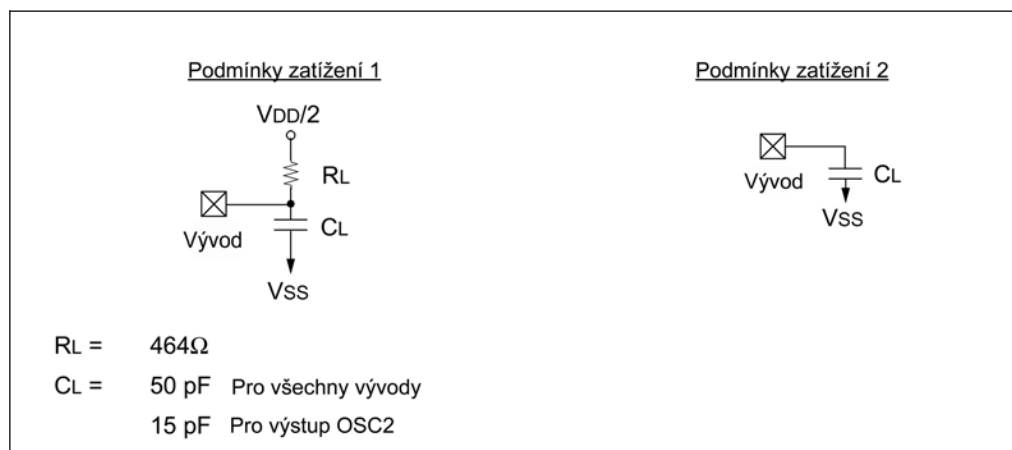
Znaky psané malým písmem a jejich význam

PP			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	$\overline{RD}$
cs	$\overline{CS}$	rw	$\overline{RD}$ nebo $\overline{WR}$
di	SDI	sc	SCK
do	SDO	ss	$\overline{SS}$
dt	vstup dat	t0	T0CKI
io	vst./výst. brána	t1	T1CKI
mc	$\overline{MCLR}$	wdt	časovač Watchdog

Znaky psané velkým písmem a jejich význam

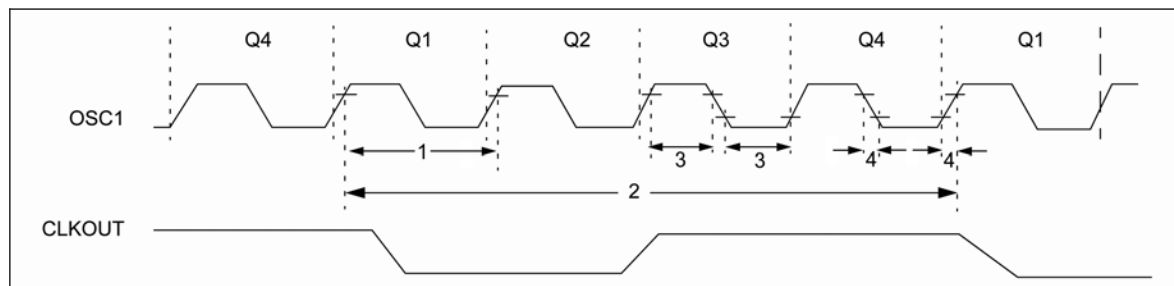
S			
F	pokles	P	perioda
H	vysoký	R	vzestup
I	neplatný (vysoká impedance)	V	platný
L	nízký	Z	vysoká impedance

Obrázek 12 – 4: Podmínky zatížení



12.9. AC charakteristiky: PIC12F629/675 (průmyslový, rozšířený)

Obrázek 12 - 5: Průběh vnějšího taktování



Tabulka 12 – 1: Požadavky vnějšího taktování

Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn	Podmínky
	Fosc	Vnější frekvence CLKIN ⁽¹⁾	DC	---	37	kHz	oscilátor LP
			DC	---	4	MHz	oscilátor XT
			DC	---	20	MHz	oscilátor HS
			DC	---	20	MHz	Oscilátor EC
		Frekvence oscilátoru ⁽¹⁾	5	---	37	kHz	oscilátor LP
			---	4	---	MHz	oscilátor INTOSC
			DC	---	4	MHz	oscilátor RC
			0,1	---	4	MHz	oscilátor XT
1	Tosc	Perioda CLKIN ⁽¹⁾	27	---	∞	μs	oscilátor LP
			50	---	∞	μs	oscilátor HS
			50	---	∞	μs	oscilátor EC
			250	---	∞	μs	oscilátor XT
		Perioda oscilátoru ⁽¹⁾	27	---	200	μs	oscilátor LP
			---	250	---	ns	oscilátor INTOSC
			250	---	---	ns	oscilátor RC
			250	---	10000	ns	oscilátor XT
2	Tcy	Doba vykonání instrukce ⁽¹⁾	200	T _{CY}	DC	ns	
			50	---	1000	ns	oscilátor HS
3	TosL, TosH	Taktování oscilátoru (OSC1 v nastavení log0/log1)	2*	---	---	μs	oscilátor LP, Tosc L/H pov.
			20*	---	---	ns	oscilátor HS, Tosc L/H povinný cyklus
			100	---	---	ns	oscilátor XT, Tosc L/H pov.
4	TosR, OSF	Taktování oscilátoru (OSC1- náběžná a sestupná hrana signál)	---	---	50*	ns	oscilátor LP
			---	---	25*	ns	oscilátor XT
			---	---	15*	ns	oscilátor HS

* Hodnoty jsou uvedeny, netestovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C, není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky:

1: Doba trvání instrukčního cyklu (T_{cy}) odpovídá čtyřnásobku základní periody taktovacího oscilátoru. Všechny podmíněné hodnoty v tabulce jsou upraveny tak, aby vyhovovaly pracovnímu kódu jednotlivých typů oscilátoru při provozu v běžných podmínkách. Pokud dojde ke zvýšení některého parametru nad stanovenou úroveň, může být omezena stabilita oscilátoru a/nebo dojde ke zvýšení odběru proudu. Všechna zařízení byla testována s vnějším zdrojem taktování na OSC1 při minimálních hodnotách jednotlivých parametrů. Maximální hodnota pro délku instrukčního cyklu při vnějším taktování je pro všechna zařízení ,DC' – bez signálu.

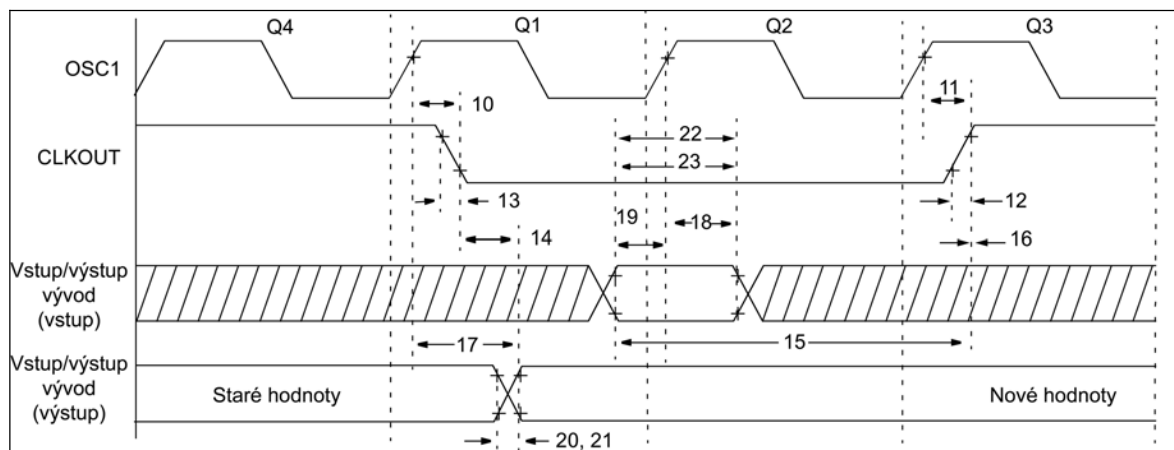
Tabulka 12 – 2: Přesné pracovní parametry vnitřního oscilátoru

Param.	Symbol	Charakteristika	Frek. toleran ce	Min.	Typ†	Max	Jedn	Podmínky
F10	Fosc	Kalibrovaná frekvence vnitřního oscilátoru – INTOSC	± 1	3,96	4,0	4,04	MHz	VDD = 3,5V; 25°C 2,5V ≤ VDD ≤ 5,5V 0°C ≤ TA ≤ +85°C 2,0V ≤ VDD ≤ 5,5V -40°C ≤ TA ≤ +85°C (prům.) -40°C ≤ TA ≤ +125°C (rozš)
			± 5	3,92	4,0	4,08	MHz	
			± 5	3,8	4,0	4,2	MHz	
F14	TI0STST	Probuzení oscilátoru z režimu Sleep – doba náběhu	---	---	6	8	μs	VDD = 2,0 V; -40°C - + 85°C
			---	---	4	6	μs	VDD = 3,0 V; -40°C - + 85°C
			---	---	3	5	μs	VDD = 5,0 V; -40°C - + 85°C

* Hodnoty jsou uvedeny, netestovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C, není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Obrázek 12 – 6: Vztah vnějšího taktování a vst./výst. vývodů



Tabulka 12 – 3: Požadavky na vnější taktování na vst./výst. vývodech

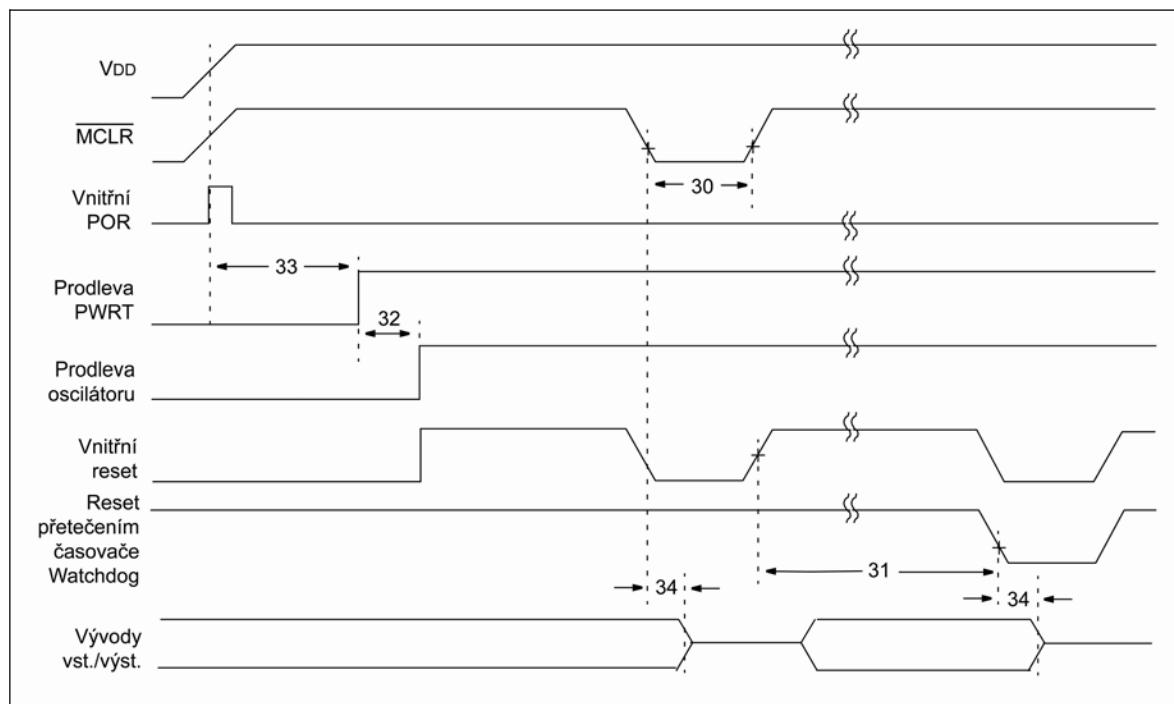
Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Podmínky
10	TosH2ckL	OSC1↑ až CLKOUT ↓	---	75	200	ns	poznámka 1
11	TosH2ckH	OSC1↑ až CLKOUT ↑	---	75	200	ns	poznámka 1
12	TckR	Doba náběhu CLKOUT	---	35	100	ns	poznámka 1
13	TckF	Doba sestupu CLKOUT	---	35	100	ns	poznámka 1
14	TckH2ioV	Signál CLKOUT v log 0 - výstupní brána	---	---	20	ns	poznámka 1
15	TioV2ckH	Signál CLKOUT v log 0 - vstupní brána	Tosc+20 ns	---	---	ns	poznámka 1
16	TckH2ioI	Náběh signálu CLKOUT, brána pasivní	0	---	---	ns	poznámka 1
17	TosH2ioV	Signál osc. v log 1 (cyklus Q1), - výstupní brána	---	50	150*	ns	
			---	---	300	ns	
18	TosH2ioI	Signál osc. v log 1 (cyklus Q2) - brána pasivní	100	---	---	ns	
19	TioV2osH	Vstup na portu platný až do OSC1↑ (vst./výst. porty se nastavují)	0	---	---	ns	
20	TioR	Doba náběhu signálu na výst. bráně	---	10	40	ns	
21	TioF	Doba sestupu signálu na výst. bráně	---	10	40	ns	
22	TINP	Vývod INT v log1 nebo log 0	25	---	---	ns	
23	TRBP	Doba trvání změny na GPIO pro vyvolání přerušení	Tcy	---	---	ns	

* Hodnoty jsou uvedeny, netestovány

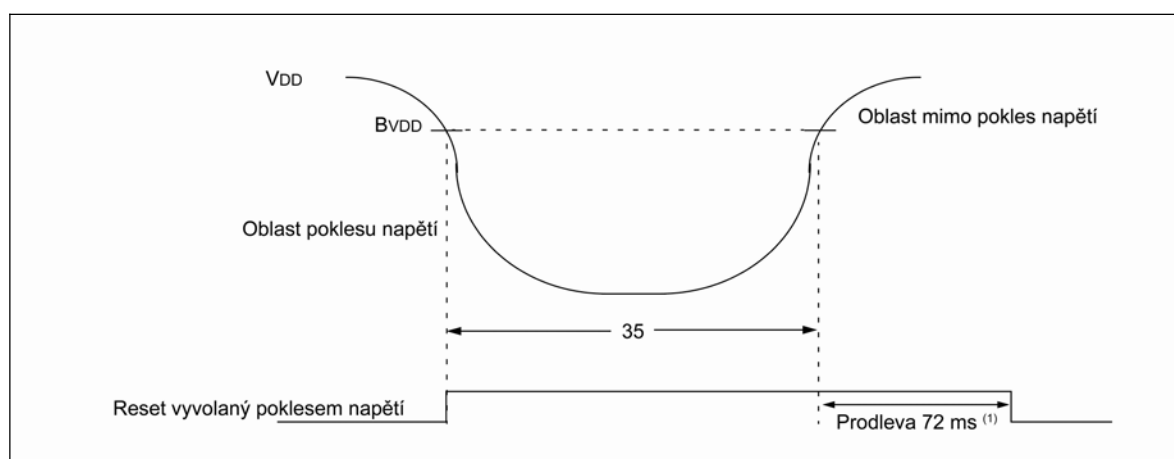
† Hodnoty v poli Typ. platí při 0,5V a 25°C., není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Poznámky: 1: Měření s oscilátorem v konfiguraci RC, výstup CLKOUT = 4Tosc.

Obrázek 12 – 7: Časové poměry při náběhu napájecího napětí, resetu, zpoždění modulu Watchdog, zpoždění oscilátoru a zpoždění



Obrázek 12 – 8: Časové rozložení detekce poklesu napájecího napětí



Poznámka: 1: Zpoždění 72 ms pouze v případě, že je bit **PWRTE** v konfiguračním slově nulován.

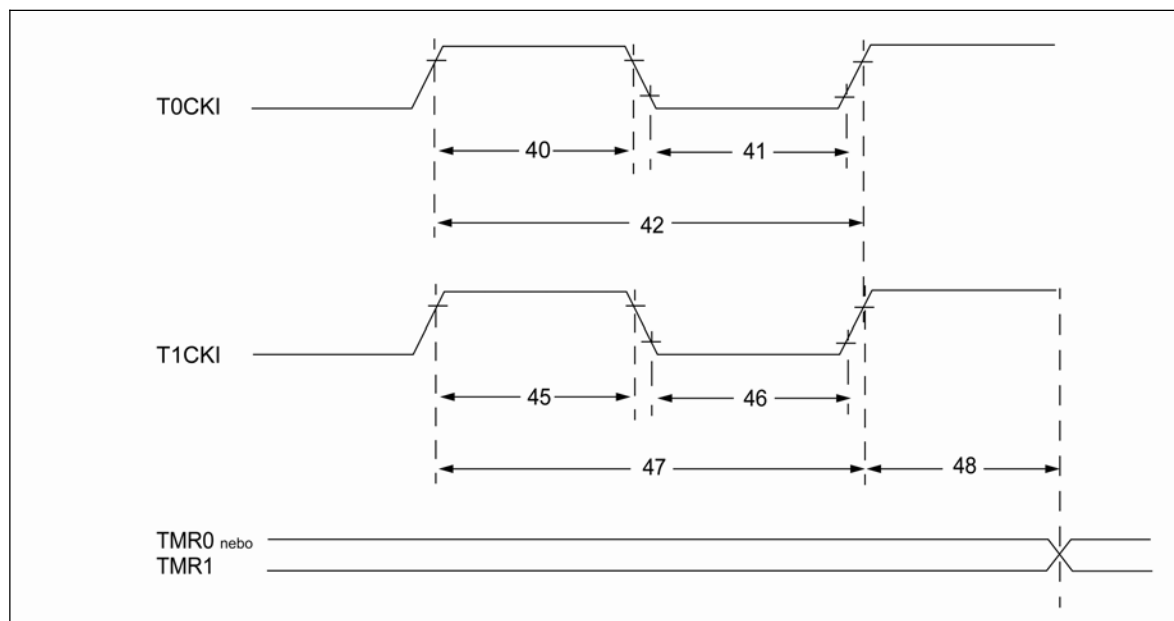
Tabulka 12 – 4: Požadavky na signál Reset, modul Watchdog, časovače spuštění oscilátoru, časovače napájení a detekce poklesu napětí

Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Podmínky
30	TMCL	Šířka impulsu $\overline{\text{MCLR}}$ (log 0)	2 TBD	--- TBD	--- TBD	μs ms	VDD = 5,0 V -40°C až +85°C, rozš.
31	TWDT	Prodleva modulu Watchdog (bez předděličky)	10 10	17 17	25 30	ms ms	VDD = 5,0 V -40°C až +85°C, rozš.
32	TOST	Perioda časovače oscilátoru při zapnutí		1024 TOSC		ms	TOSC = 1 perioda OSC1
33*	TPWRT	Perioda časovače oscilátoru při spuštění napájení	28* TBD	72 TBD	132* TBD	ms ms	VDD = 5,0 V -40°C až +85°C, rozš.
34	TIOZ	Vysoká impedance vst./výst od $\overline{\text{MCLR}}$ v log 0. nebo při resetu	---	---	2,0	μs	
	DVDD	Mezní napětí pro detekci poklesu	2,025	---	2,175	V	
		Hystereze detekce poklesu napětí	TBD	---	---	---	
35	TBOD	Šířka pulzu detekce poklesu napětí	100*	---	---	μs	VDD ≤ BVDD (D005)

* Hodnoty jsou uvedeny, netestovány

† Hodnoty v poli Typ. platí při 0,5V a 25°C.,. není-li uvedeno jinak. Jsou určeny pouze pro účely návrhu a nejsou testovány

Obrázek 12 – 9: Vnější taktování modulů Timer1 a Timer0



Tabulka 12 – 5: Vlastnosti vnějšího taktování modulů Timer0 a Timer1

Param.	Symbol	Charakteristika		Min	Typ†	Max	Jedn.	Podmínky
40*	Tt0H	T0CKI log 1	bez předděličky	$0,5T_{CY} + 20$	---	---	ns	
			s předděličkou	10	---	---	ns	
41*	Tt0L	T0CKI log 0	bez předděličky	$0,5T_{CY} + 20$	---	---	ns	
			s předděličkou	10	---	---	ns	
42*	Tt0P	Perioda T0CKI		Větší než 20 nebo $\frac{T_{CY} + 40}{N}$	---	---	ns	N = hodnota předděličky (2, 4, ..., 256)
45*	Tt1H	T1CKI log 1	Synchron., bez předděličky	$0,5 T_{CY} + 20$	---	---	ns	
			Synchron., s předděličkou	15	---	---	ns	
			Asynchronní	30	---	---	ns	
46*	Tt1L	T1CKI log 0	Synchron., bez předděličky	$0,5 T_{CY} + 20$	---	---	ns	
			Synchron., s předděličkou	15	---	---	ns	
			Asynchronní	30	---	---	ns	
47*	Tt1P	Vstupní perioda T1CKI	Synchronní	Větší než 30 nebo $\frac{T_{CY} + 40}{N}$	---	---	ns	N = hodnota předděličky (1, 2, 4, 8)
			Asynchronní	60	---	---	ns	
	Ft1	Frekvenční rozsah oscilátoru časovače Timer1 (nastaven bit T1OSCEN)		DC	---	200*	kHz	
48	TCKE Ztmr1	Zpoždění mezi hranou vnějšího čas. signálu a inkrementací časovače		$2T_{osc}^*$	---	7 T_{osc}^*	---	

Legenda:

* uvedené hodnoty nejsou testovány

† Pokud není uvedeno jinak, platí typické hodnoty (pole Typ) při napětí 5,0 V a teplotě 25°C.

Hodnoty slouží pouze jako orientační pro usnadnění návrhu a nejsou testovány.

Tabulka 12 – 6: Vlastnosti komparátoru

Komparátor		Běžné pracovní podmínky -40°C až +125°C (pokud není uvedeno jinak)				
Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Poznámky
VOS	Přesah vstupního napětí	---	± 5,0	± 10	mV	
VCM	Vstupní napětí v běžném režimu	0	---	VDD – 1,5	V	
CMRR	Poměr potlačení v běžném provozu	+55*	---	---	db	
TRT	Čas odezvy ⁽¹⁾	---	150	400*	ns	
TMC2COV	Režim změny komparátoru na platný výstup	---	---	10*	µs	

* Stanovené hodnoty nejsou testovány

Poznámka: 1: Čas odezvy měřen na komparátoru, jehož jeden vstup byl (VDD-1,5)/2 a na druhém vstupu došlo ke změně VSS na VDD - 1,5V.

Tabulka 12 – 7: Vlastnosti referenčního napětí komparátoru

Komparátor		Běžné pracovní podmínky -40°C až +125°C (pokud není uvedeno jinak)				
Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Poznámky
	Rozlišení	---	VDD/24*	---	LSb	Rozsah v VRR = 1
		---	VDD/32	---	LSb	Rozsah v VRR = 0
	Absolutní přesnost	---	---	±1/2	LSb	Rozsah v VRR = 1
		---	---	±1/2	LSb	Rozsah v VRR = 0
	Hodnota rezistoru (R)	---	2k*	---	Ω	
	Doba ustálení ⁽¹⁾	---	---	10*	µs	

Legenda : * Uvedené parametry nejsou testovány

Poznámky: 1: Doba ustálení je měřena při VRR = 1 a převodu VR <3:0> z 0000 na 1111.

Tabulka 12 – 8: PIC12F675 - vlastnosti A/D převodníku

Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Podmínka
A01	NR	Rozlišení	---	---	10 bitů	bit	
A02	EABS	Celková absolutní chyba	---	---	±1	LSb	VREF = 5,0 V
A03	EIL	Integrální chyba	---	---	±1	LSb	VREF = 5,0 V
A04	EDL	Diferenciální chyba	---	---	±1	LSb	Ve výsledném čísle jsou všechny bity určeny. VREF = 5,0 V
A05	EFS	Rozsah vzorkování	2,2*	---	5,5*	V	
A06	EOFF	Chyba způsobená překročením meze	---	---	±1	LSb	VREF = 5,0 V
A07	EGN	Chyba vzorkování	---	---	±1	LSb	VREF = 5,0 V
A10	---	Monotónnost	---	zaručena ⁽³⁾	---	---	VSS ≤ VAIN ≤ VREF+
A20 A20A	VREF	Referenční napětí	2,0 2,5	---	---	V	Nejnižší napětí, při kterém je zajištěn přesnost výsledku
A21	VREF	Úroveň referenčního napětí (VDD nebo VREF)	VSS	---	VDD	V	
A25	VAIN	Napětí na analogovém vstupu	VSS	---	VREF	V	
A30	ZAIN	Doporučená impedance zdroje an. napětí	---	---	10	kΩ	
A50	IREF	Proud na vstupu ref. napětí	10	---	1000	μA	Během určování VAIN Řídí se rozdílem VHOLD a VAIN.
			---	---	10	μA	Během A/D převodu.

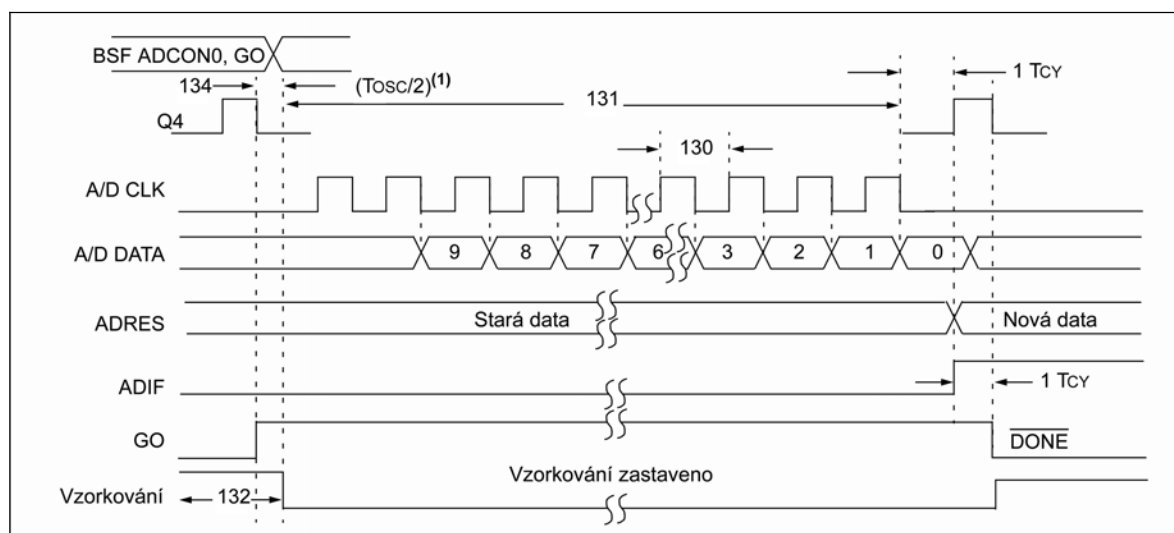
Legenda:

* uvedené hodnoty nejsou testovány

† Pokud není uvedeno jinak, platí typické hodnoty (pole Typ) při napětí 5,0 V a teplotě 25°C.
Hodnoty slouží pouze jako orientační pro usnadnění návrhu a nejsou testovány.**Poznámky:**

- 1: vypnutý převodník neodebírá proud, kromě svodového. Parametry napájení v úsporném režimu s touto ztrátou na A/D převodníku počítají.
- 2: Napětí VREF přichází z vývodu VREF nebo VDD, podle toho, který z nich je vybrán jako vstup referenčního napětí.
- 3: Výsledek převodu se v závislosti na vstupním napětí nemění a je vždy úplný.

Obrázek 12 – 10: Časování A/D převodu u PIC 12F675 (běžný režim)



Poznámka: 1: Jestliže je zdrojem časování převodníku oscilátor RC, spouští se časování převodníku až po T_{cy} , za níž se dokončuje instrukce `SLEEP`.

Tabulka 12 – 9: Vlastnosti A/D převodu u PIC 12F675

Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Podmínka
130	TAD	Perioda A/D převodu, vlastní časování	1,6 3,0*	---	---	μs μs	Dle T_{osc} , $V_{REF} \geq 3,0$ V Dle T_{osc} , plný rozsah V_{REF}
130	TAD	Perioda A/D převodu, časování podle vnitřního oscilátoru RC	3,0* 2,0*	6,0 4,0	9,0* 6,0*	μs μs	$ADCS<1:0> = 11(RC)$ Při $V_{DD} = 2,5$ V Při $V_{DD} = 5,0$ V
131	TCNV	Doba převodu (nezahrnuje dobu nastavení)	---	11	---	TAD	Lze zahájit nový převod
132	TACQ	Doba nastavení	p. 2 5*	11,5 ---	---	μs μs	Nejméně doba ustálení zesilovače. Lze ji použít, pokud není změna vstupního napětí od minulého vzorkování (uloženého v <code>CHOLD</code>) větší než 1 LSB (např. 4,1 mV na 0,096 V)
134	TGO	Doba od Q/4 do náběhu taktování A/D	---	$T_{osc}/2$	---	---	Pokud je RC oscilátor zdrojem signálu A/D převodníku, T_{cy} předchází náběhu časování převodníku. Během této doby se vykoná instrukce <code>SLEEP</code> .

Legenda:

* uvedené hodnoty nejsou testovány

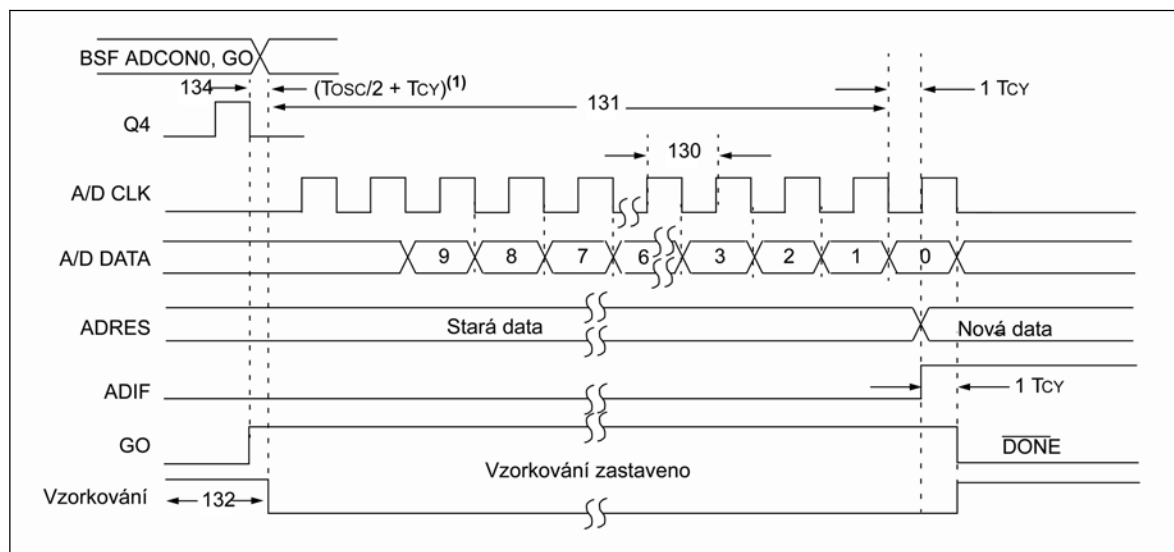
† Pokud není uvedeno jinak, platí typické hodnoty (pole Typ) při napětí 5,0 V a teplotě 25°C. Hodnoty slouží pouze jako orientační pro usnadnění návrhu a nejsou testovány.

Poznámky:

1: Načítání registru `ADRES` proběhne při dalším cyklu T_{cy} .

2: Podrobnosti o minimálních hodnotách najdete v kapitole 7.1.

Obrázek 12 – 11: Časování převodu u PIC 12F675 (režim Sleep)



Tabulka 12 – 10: Vlastnosti A/D převodu u PIC 12F675 – režim Sleep

Param.	Symbol	Charakteristika	Min	Typ†	Max	Jedn.	Podmínka
130	TAD	Perioda A/D převodu, vlastní časování	1,6 3,0*	---	---	μs μs	VREF ≥ 3,0 V plný rozsah VREF ADCS<1:0> = 11(RC)
130	TAD	Perioda A/D převodu, časování podle vnitřního oscilátoru RC	3,0* 2,0*	6,0 4,0	9,0* 6,0*	μs μs	Při VDD = 2,5 V Při VDD = 5,0 V
131	TCNV	Doba převodu (nezahrnuje dobu nastavení)	---	11	---	TAD	
132	TACQ	Doba nastavení	p. 2 5*	11,5 ---	---	μs μs	Nejméně doba ustálení zesilovače. Lze ji použít, pokud není změna vstupního napětí od minulého vzorkování (uloženého v CHOLD) větší než 1 LSb (např. 4,1 mV na 0,096 V)
134	TGO	Doba od Q/4 do náběhu časování A/D	---	Tosc/2	---	---	Pokud je RC oscilátor zdrojem signálu A/D převodníku, Tcy předchází náběhu taktování převodníku. Během této doby se vykoná instrukce SLEEP.

Legenda:

* uvedené hodnoty nejsou testovány

† Pokud není uvedeno jinak, platí typické hodnoty (pole Typ) při napětí 5,0 V a teplotě 25°C. Hodnoty slouží pouze jako orientační pro usnadnění návrhu a nejsou testovány.

Poznámky:

1: Načítání registru ADRES proběhne při dalším cyklu Tcy.

2: Podrobnosti o minimálních hodnotách najdete v kapitole 7.1.

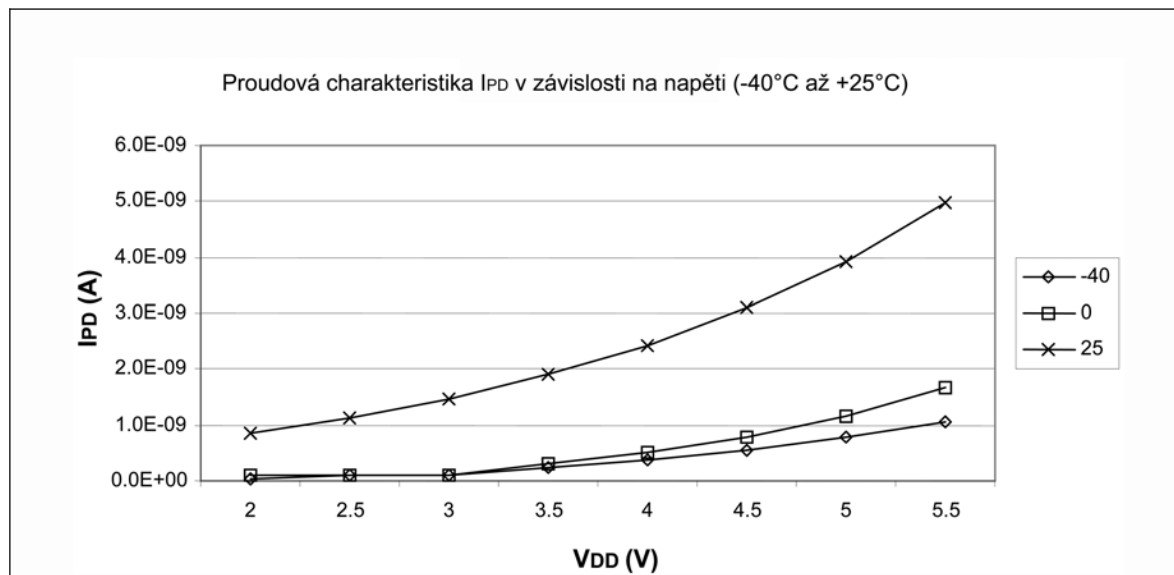
13.0. Grafický popis statických a dynamických charakteristik

Hodnoty v grafech, které jsou uvedeny v tomto oddíle, nebyly testovány a slouží pouze pro účely návrhu.

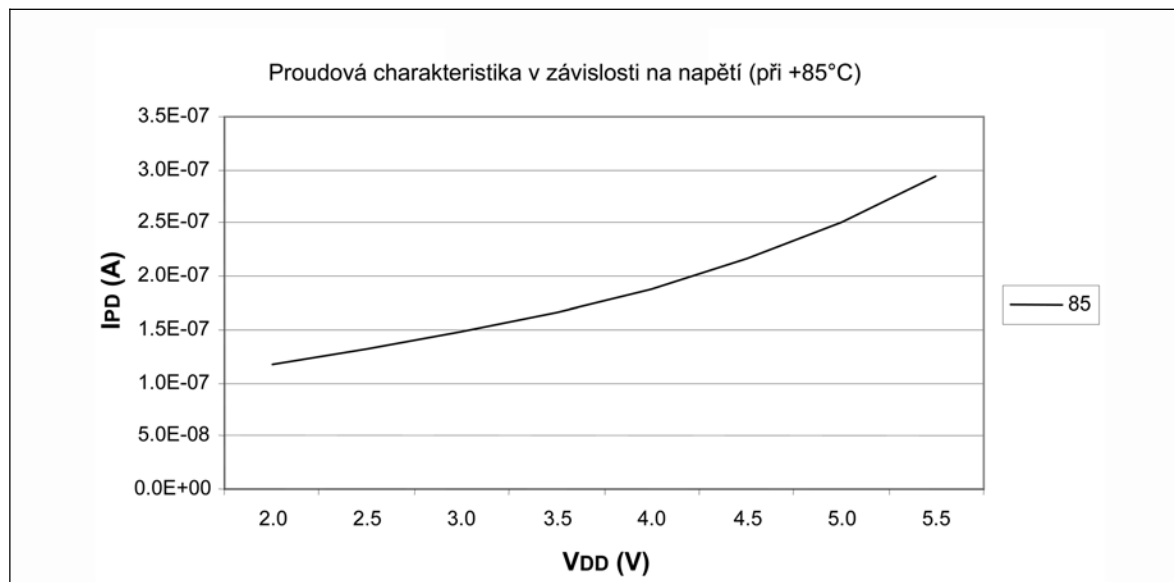
Některé hodnoty v předkládaných grafech leží mimo přípustné meze zařízení (například mimo přípustné meze napětí V_{DD}). Grafické průběhy jsou v takovém případě čistě informativní a zařízení může pracovat správně pouze ve stanovených mezích dané charakteristiky.

Údaje v této kapitole vycházejí ze statistického šetření, provedeného z měření různých zařízení v rozdílných skupinách, během daného časového úseku a na základě předem daného schématu. Typické hodnoty jsou střední hodnotou z výsledného rozdělení při teplotě 25°C. Hodnoty maxima a minima představují střední hodnotu $\pm 3\sigma$, kde σ značí směrodatnou odchylku celé použité teplotní škály.

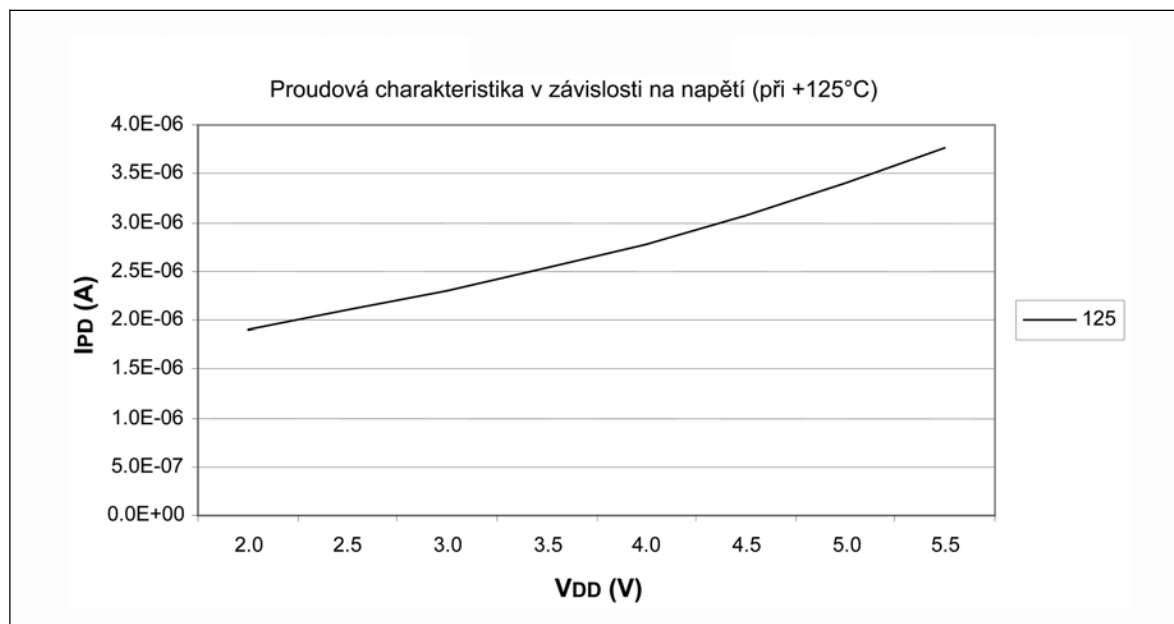
Obrázek 13 – 1: Typický průběh proudu v závislosti na napětí při běžných teplotách (-40°C - +25°C)



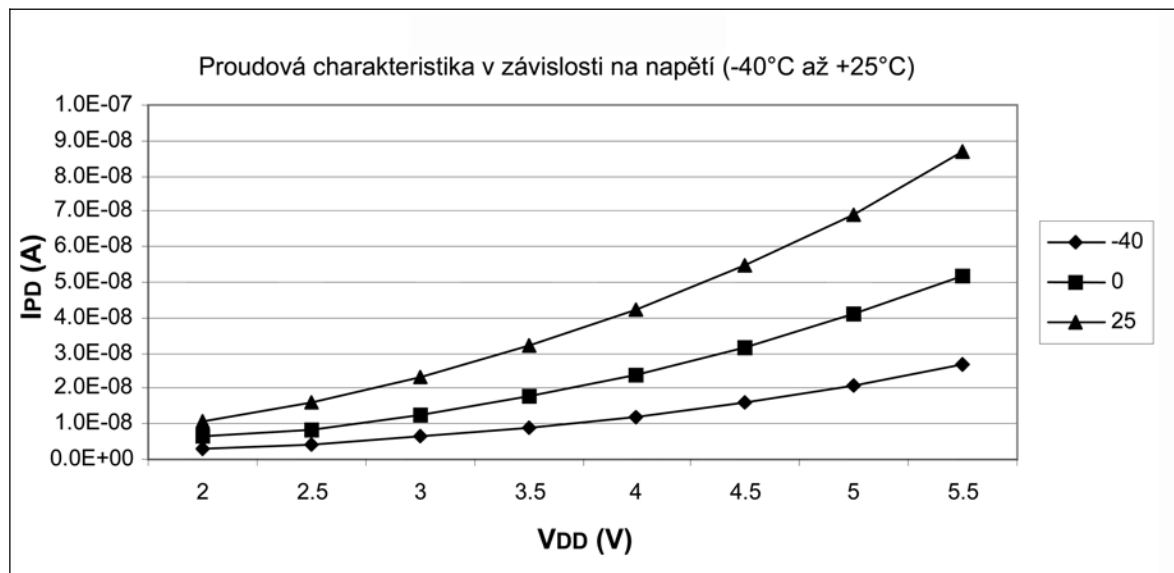
Obrázek 13 – 2: Typický průběh proudu v závislosti na napětí při vysokých teplotách (+85°C)



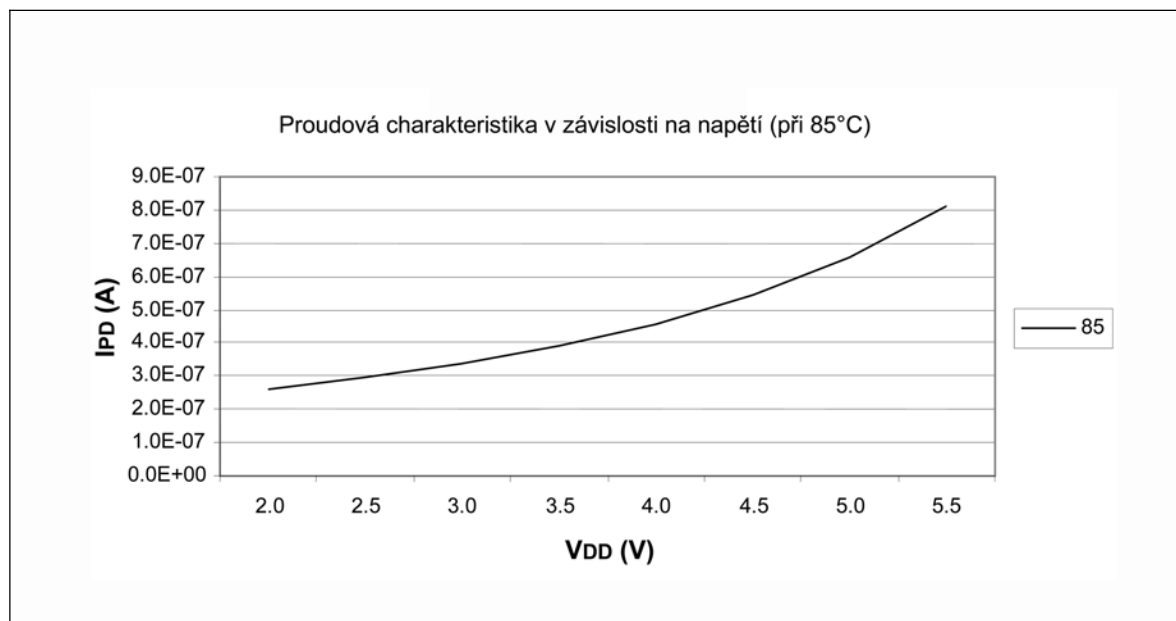
Obrázek 13 – 3: Typický průběh proudu v závislosti na napětí při extrémních teplotách



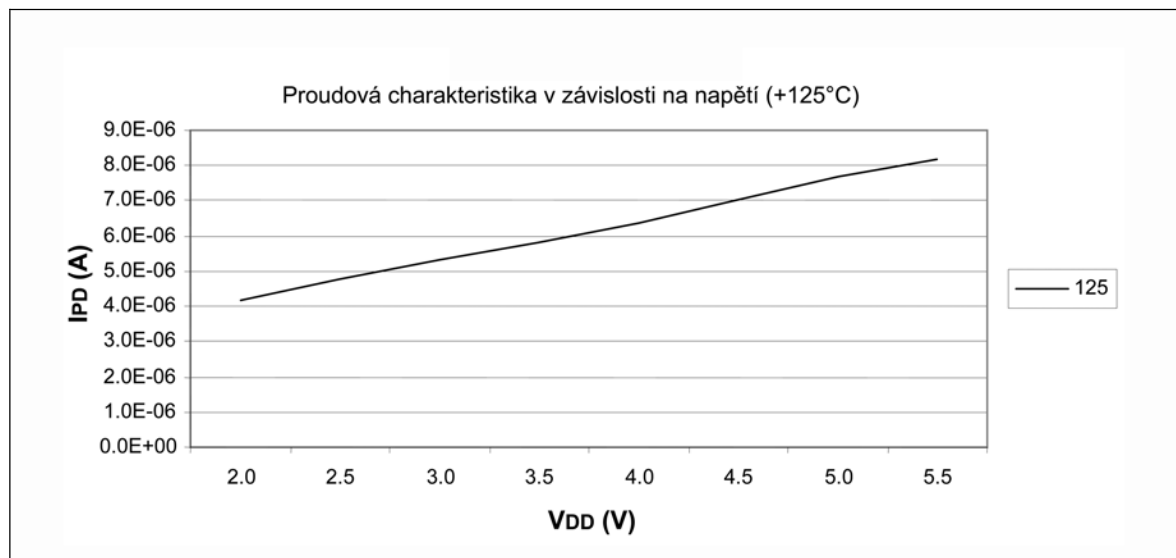
Obrázek 13 – 4: Nejvyšší průběh proudu v závislosti na napětí při běžných teplotách



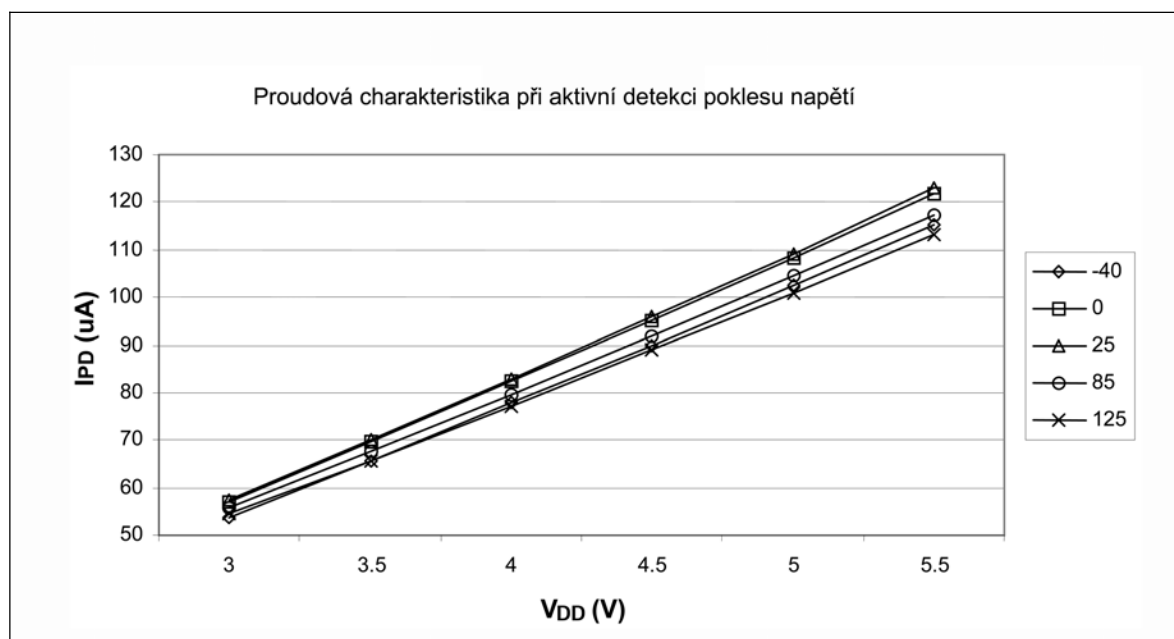
Obrázek 13 – 5: Nejvyšší průběh proudu v závislosti na napětí při vysokých teplotách



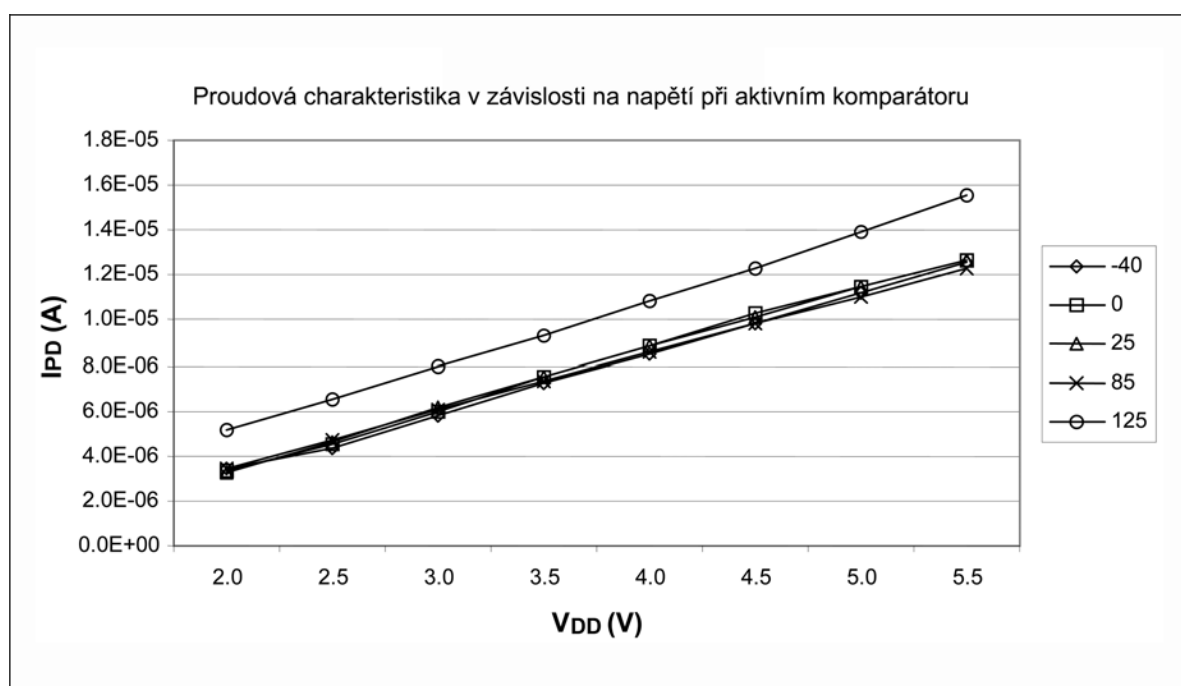
Obrázek 13 – 6: Nejvyšší průběh proudu v závislosti na napětí při extrémních teplotách



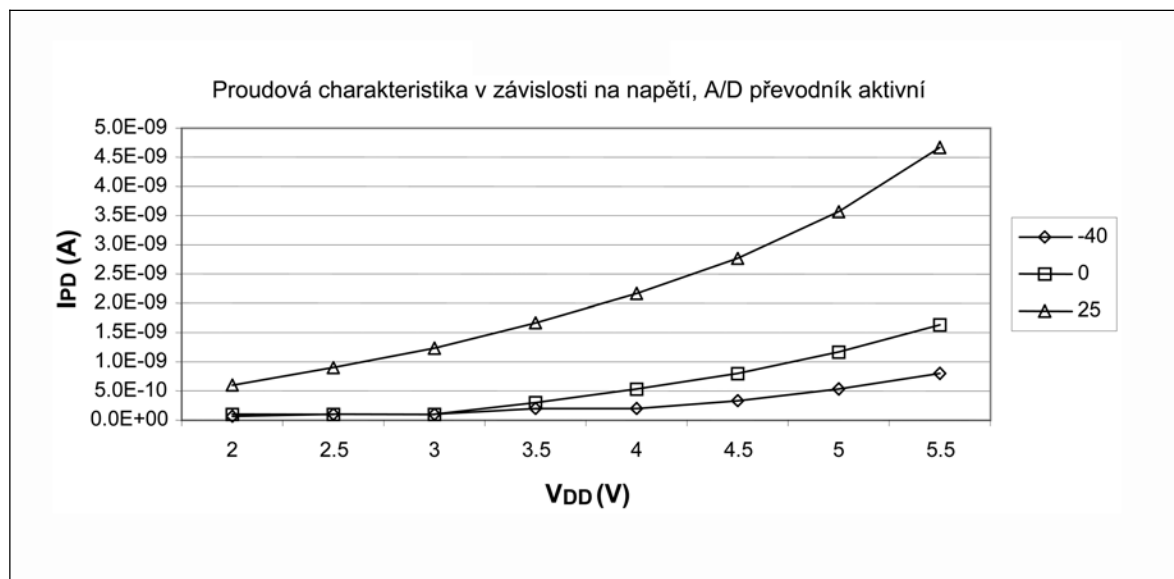
Obrázek 13 – 7: Typický průběh proudu v závislosti na napětí při různých teplotách, detekce poklesu napětí aktivní



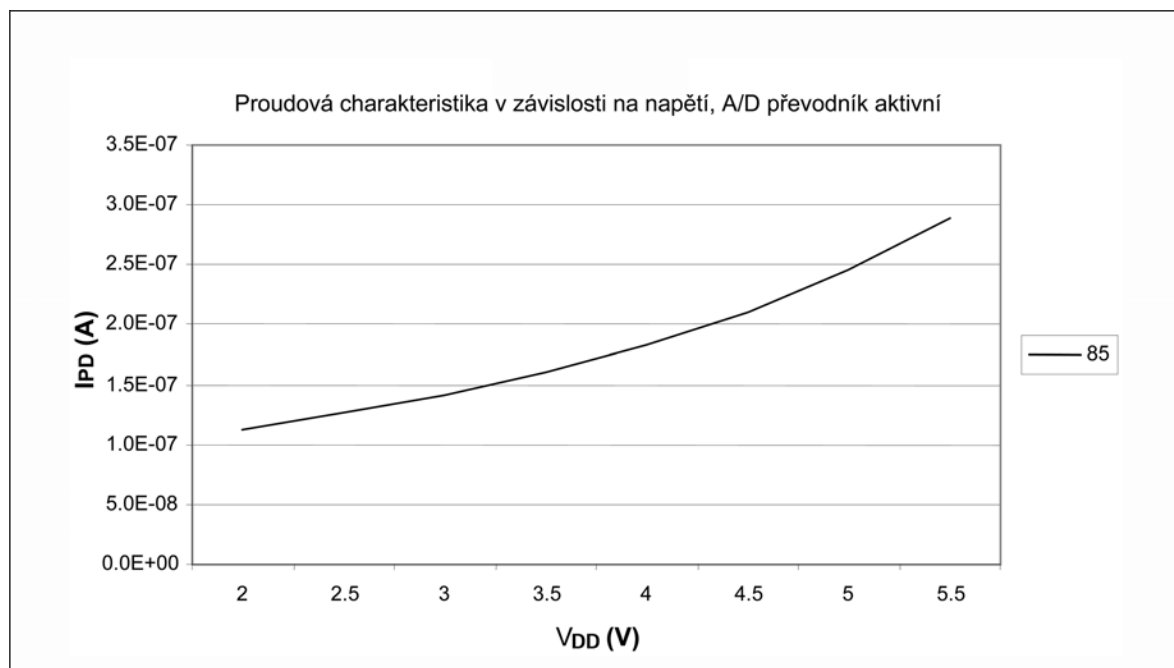
Obrázek 13 – 8: Typický průběh proudu v závislosti na napětí při různých teplotách, komparátor aktivní



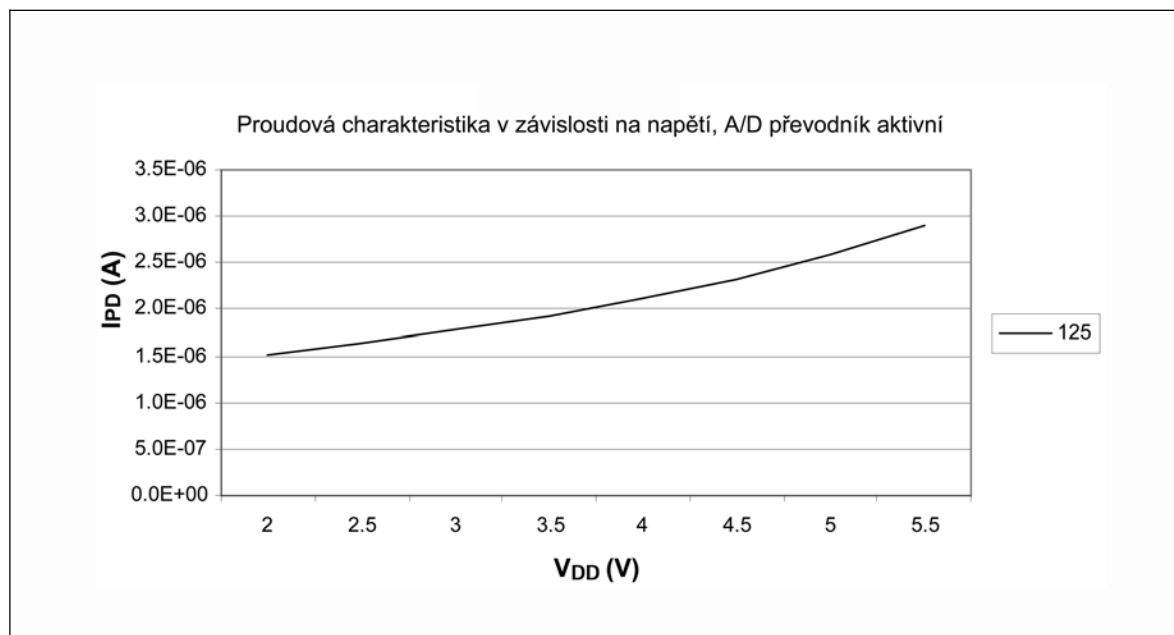
Obrázek 13 – 9: Typický průběh proudu v závislosti na napětí, A/D převodník aktivní, běžné teploty



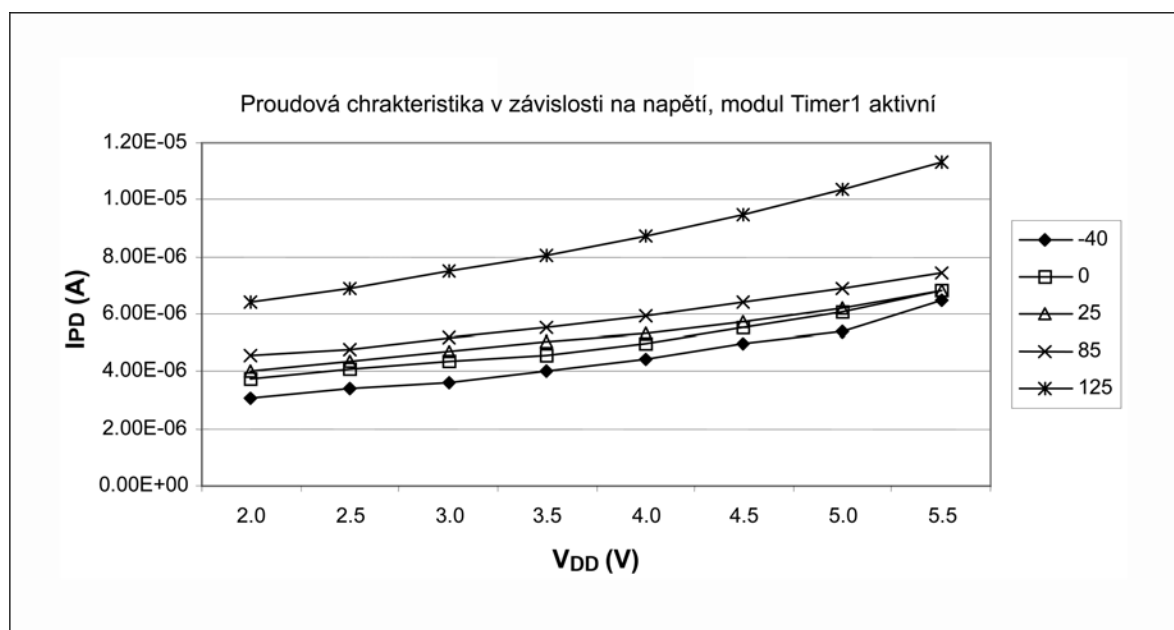
Obrázek 13 – 10: Typický průběh proudu v závislosti na napětí, A/D převodník aktivní, vysoké teploty



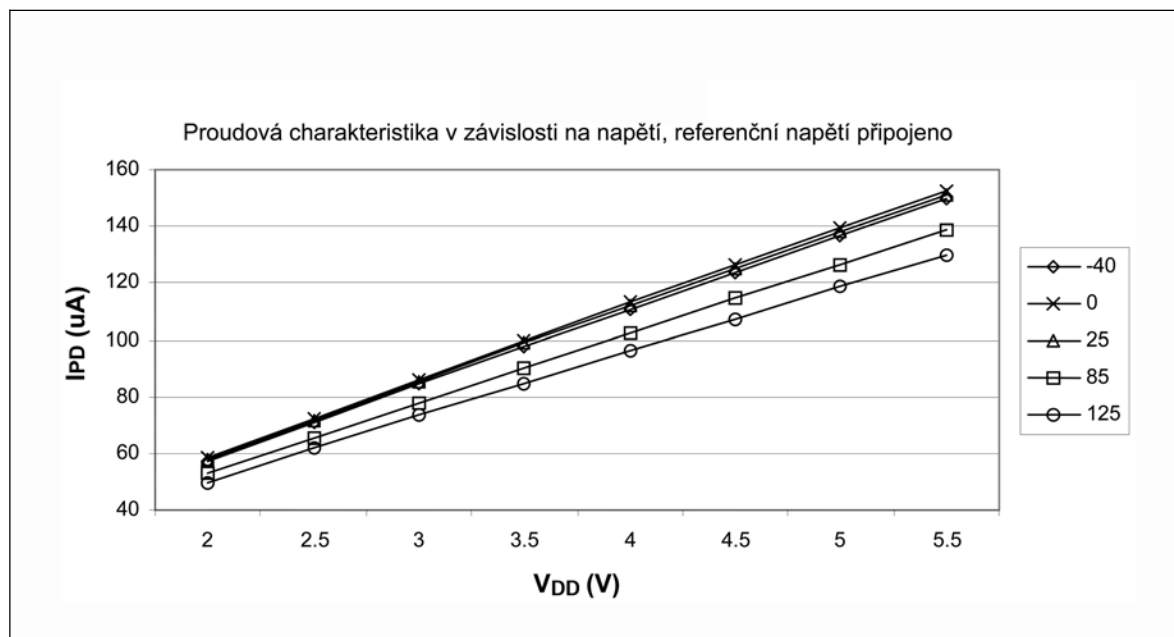
Obrázek 13 – 11: Typický průběh proudu v závislosti na napětí, A/D převodník aktivní, extrémní teploty



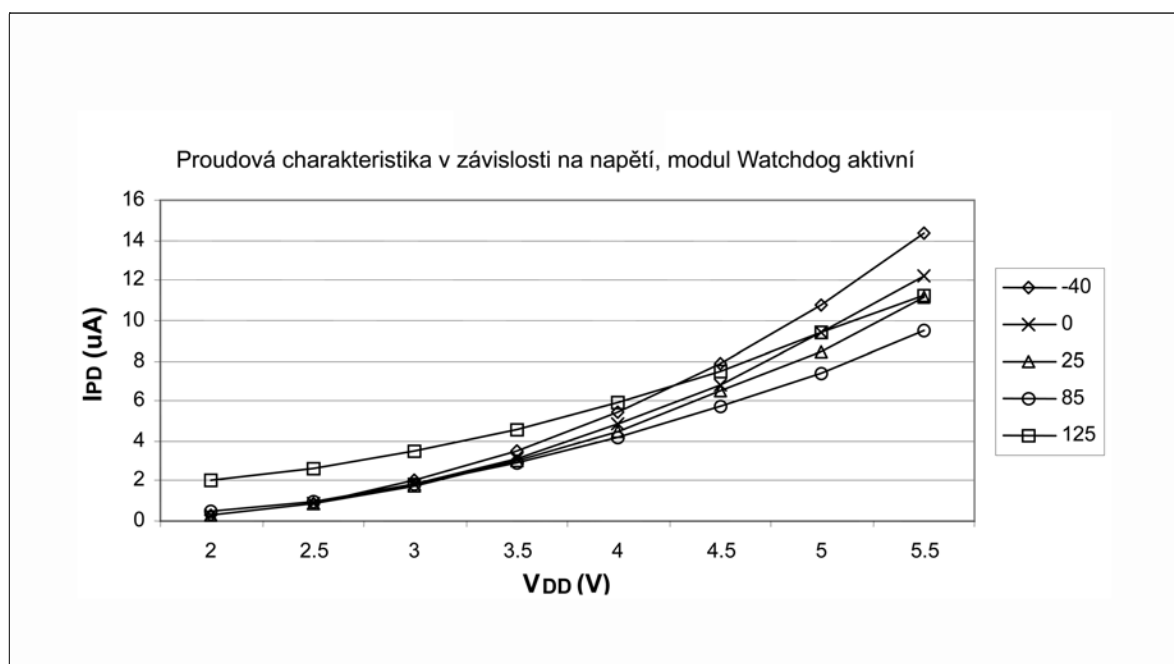
Obrázek 13 – 12: Typický průběh proudu v závislosti na napětí, oscilátor modulu Timer1 aktivní, 32 kHz, C1 a C2 = 50 pF (teplota -40°C až +125°C)



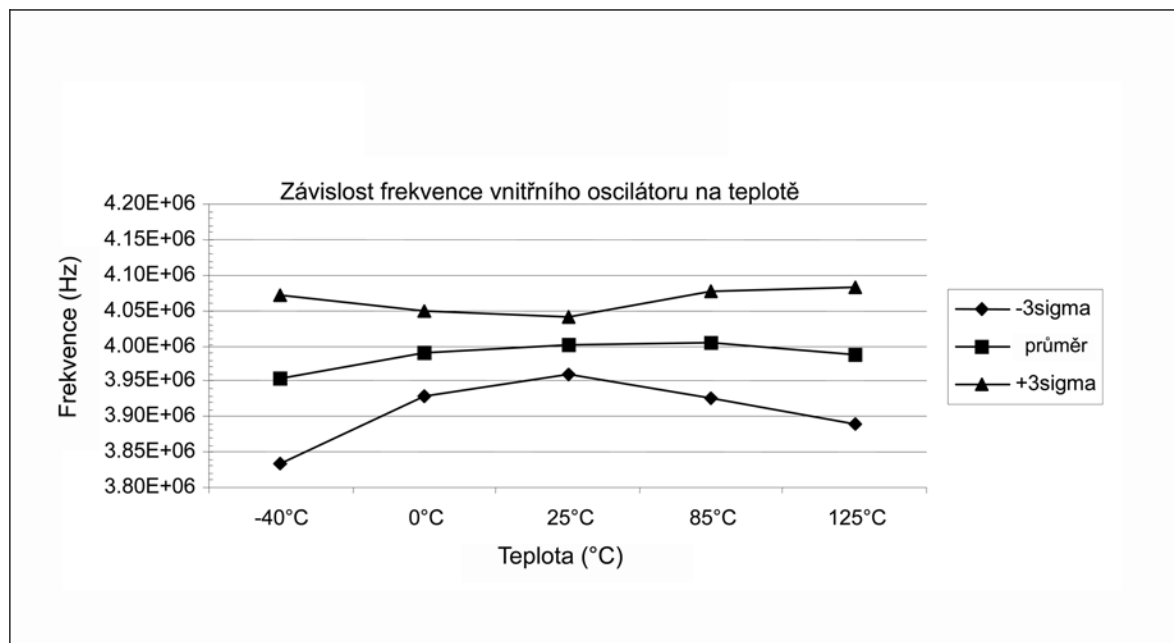
Obrázek 13 – 13: Typický průběh proudu v závislosti na napětí, referenční napětí připojeno (teploty -40°C až +125°C)



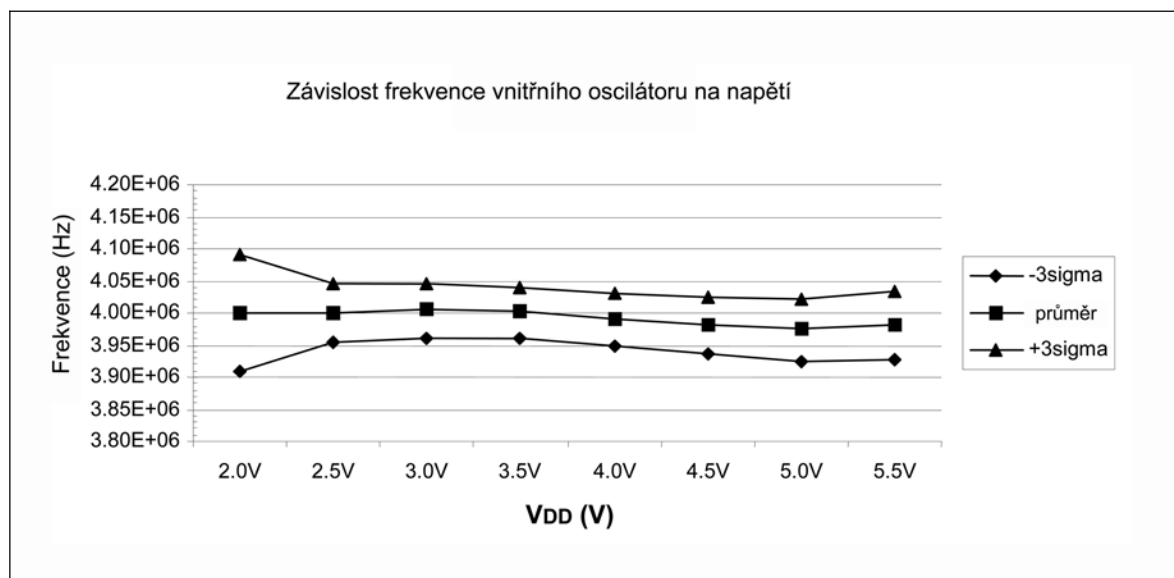
Obrázek 13 – 14: Typický průběh proudu v závislosti na napětí, modul Watchdog aktivní (teplota -40°C až +125°C)



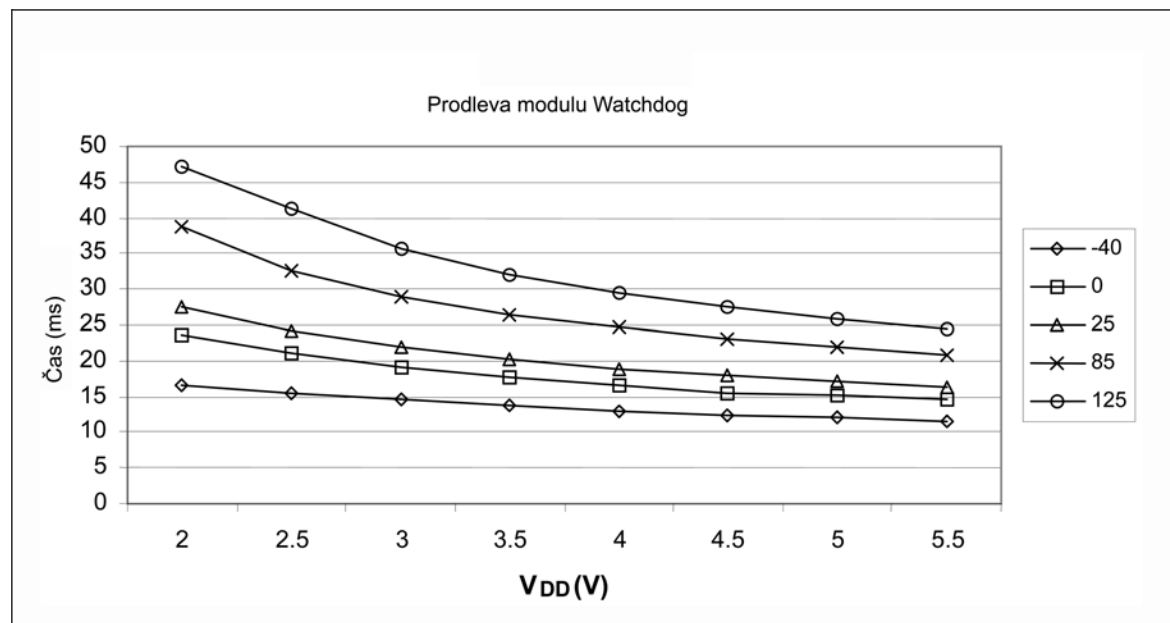
Obrázek 13 – 15: Nejnižší a nejvyšší frekvence vnitřního taktovacího oscilátoru v závislosti na teplotě, $V_{DD} = 3,5\text{ V}$, blokovací kondenzátor 0,1 a 0,01 μF



Obrázek 13 – 16: Nejnižší a nejvyšší frekvence vnitřního oscilátoru v závislosti na napětí, teplota +25°C, blokovací kondenzátor oscilátoru 0,1 a 0,01 μF



Obrázek 13 – 17: Doba trvání jednoho cyklu modulu Watchdog v závislosti na napájecím napětí (teplota -40°C až +125°C)



14.0. Popis pouzder

14.1. Značení na pouzdře

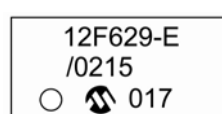
Typ pouzdra:

Příklad:

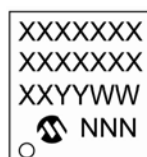
PDIP (skinny DIP) s 8 vývody



SOIC s 8 vývody



DFN-S s 8 vývody



Legenda:

XX.....X Zákaznické značení výrobku*
 Y Rok výroby (poslední číslo kalendářního roku výroby)
 YY Rok výroby (poslední číslo kalendářního roku výroby)
 WW Týden výroby (První týden v lednu je značen jako týden ,01')
 NNN Alfnumerický identifikační kód

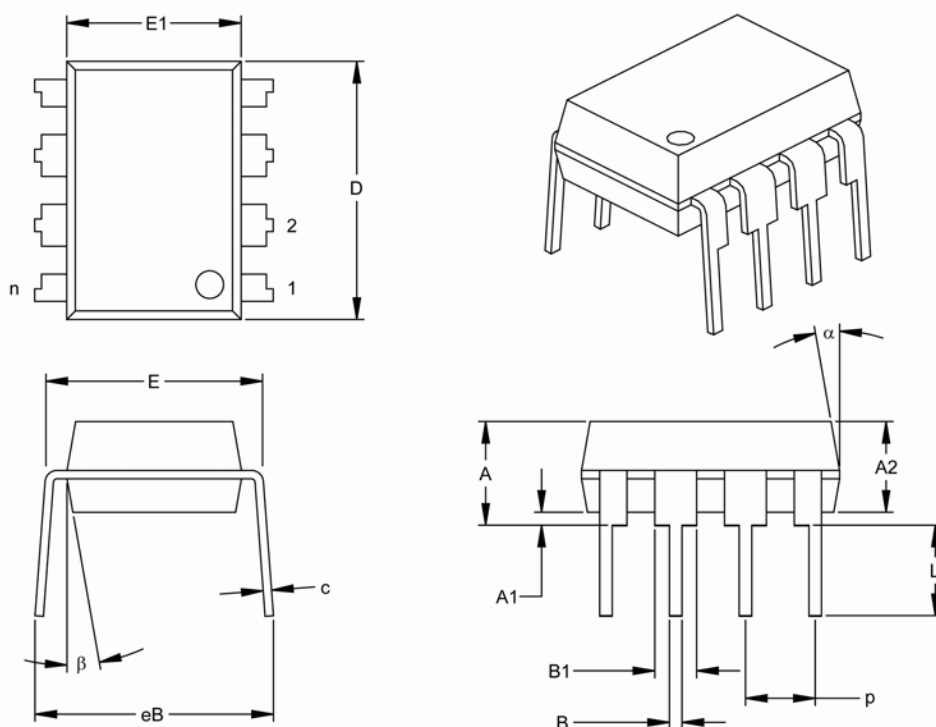
Poznámka: V případě, že označení výrobku není uvedeno na jednom řádku, přenáší se na následující řádek, aby nedošlo k omezení prostoru pro kód.

* běžná zařízení PICmicro jsou značena sériovým číslem společnosti Microchip, kódem týdne a roku výroby a jedinečným kódem výrobku. Na některá zařízení PICmicro jsou ještě přidávány cenové dodatky. Tyto informace jsou uvedeny u prodejce společnosti Microchip. U zařízení typu QTP jsou cenové dodatky obsaženy v QTP ceně.

14.2. Technické parametry pouzder

Následující kapitola je věnována kompletnímu popisu dostupných typů pouzder.

Dvouřadé plastové pouzdro PDIP (300 mil.) s osmi vývody

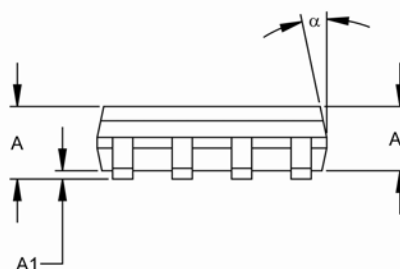
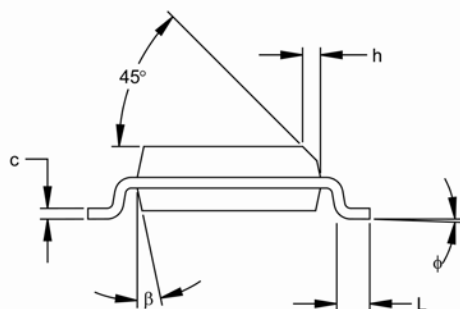
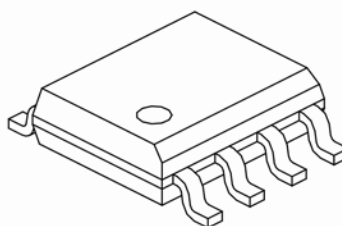
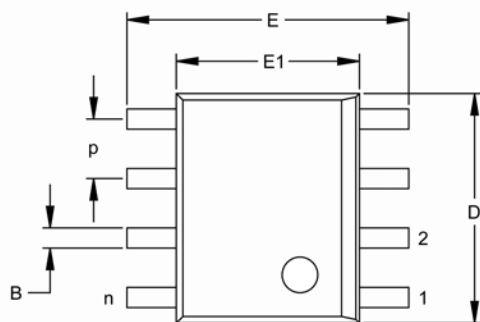


Jednotky		Palce			Milimetry		
Hranice rozměrů		minimální	základní	maximální	minimální	základní	maximální
Počet vývodů	n		8			8	
Délková rozteč vývodů	p		0,100			2,54	
Výška osazeného pouzdra	A	0,140	0,155	0,170	3,56	3,94	4,32
Čistá výška pouzdra	A2	0,115	0,130	0,145	2,92	3,30	3,68
Vzdálenost sedla vývodu ode dna	A1	0,015			0,38		
Šířka osazeného pouzdra	E	0,300	0,313	0,325	7,62	7,94	8,26
Čistá šířka pouzdra	E1	0,240	0,250	0,260	6,10	6,35	6,60
Celková délka pouzdra	D	0,360	0,373	0,385	9,14	9,46	9,78
Délka pájecí plochy vývodu	L	0,125	0,130	0,135	3,18	3,30	3,43
Tloušťka vývodu	c	0,008	0,12	0,015	0,20	0,29	0,38
Celková šířka vývodu	B1	0,045	0,058	0,070	1,14	1,46	1,78
Šířka pájecí plochy vývodu	B	0,014	0,018	0,022	0,36	0,46	0,56
Šířková rozteč vývodů (§)	eB	0,310	0,370	0,430	7,87	9,40	10,92
Čelní zkosení pouzdra	α	5	10	15	5	10	15
Boční zkosení pouzdra	β	5	10	15	5	10	15

* Kontrolní údaj
§ Významná hodnota

Poznámky: Rozměry D a E1 neobsahují otřepy a nálisky. Nálisky a otřepy nemají přesáhnout 0,01" (0,254 mm) na každé straně. Odpovídá JEDEC MS-001
Výkres č. C04-018

Široké plastové pouzdro SOIC (300 mil.) s 8 vývody

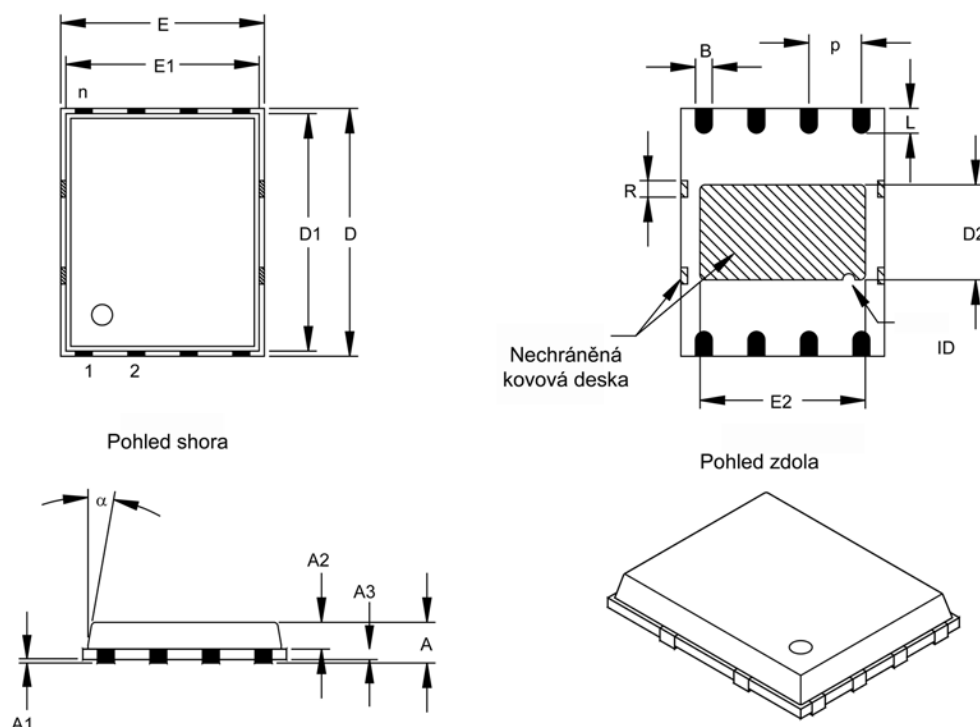


Jednotky		Palce			Milimetry		
Hranice rozměrů		minimální	základní	maximální	minimální	základní	maximální
Počet vývodů	n		8			8	
Délková rozteč vývodů	p		0,050			1,27	
Výška osazeného pouzdra	A	0,053	0,061	0,069	1,35	1,55	1,75
Čistá výška pouzdra	A2	0,052	0,056	0,061	1,32	1,42	1,55
Vzdálenost sedla vývodu ode dna	A1	0,004	0,007	0,010	0,10	0,18	0,25
Šířka osazeného pouzdra	E	0,228	0,237	0,244	5,79	6,02	6,20
Čistá šířka pouzdra	E1	0,146	0,154	0,157	3,71	3,91	3,99
Celková délka	D	0,189	0,193	0,197	4,80	4,90	5,00
Délka úkosu	h	0,010	0,015	0,020	0,25	0,38	0,51
Délka pájecí plochy vývodu	L	0,019	0,025	0,030	0,48	0,62	0,76
Úhel pájecí plochy vývodu	φ	0	4	8	0	4	8
Tloušťka vývodu	c	0,008	0,009	0,010	0,20	0,23	0,25
Šířka vývodu	B	0,013	0,017	0,020	0,33	0,42	0,51
Horní boční zkosení pouzdra	α	0	12	15	0	12	15
Dolní boční zkosení pouzdra	β	0	12	15	0	12	15

* Kontrolní údaj
§ Významná hodnota

Poznámky: Rozměry D a E1 neobsahují ořepy a nálisky. Nálisky a ořepy nemají přesáhnout 0,01" (0,245 mm) na každé straně. Odpovídá JEDEC MS-012
Výkres č. C04-057

Dvouřadé plastové pouzdro s 8 integrovanými vývody (MF), velikost těla 6x5 mm (DFN-S)



Jednotky		Palce			Milimetry		
Hranice rozměrů		minimální	základní	maximální	minimální	základní	maximální
Počet vývodů	n		8			8	
Rozteč vývodů	p		0,05 BSC			1,27 BSC	
Celková výška	A		0,033	0,039		0,85	1,00
Čistá hloubka pouzdra	A2		0,026	0,031		0,65	0,80
Vzdálenost sedla vývodu ode dna	A1	0,000	0,0004	0,002	0,00	0,01	0,05
Hloubka základny	A3		0,008 REF			0,20 REF	
Celková šířka	E		0,194 BSC			4,92 BSC	
Čistá šířka pouzdra	E1		0,184 BSC			4,67 BSC	
Délka nechráněné desky	E2	0,152	0,158	0,163	3,85	4,00	4,15
Celková délka	D		0,236 BSC			5,99 BSC	
Čistá délka pouzdra	D1		0,226 BSC			5,74 BSC	
Šířka nechráněné desky	D2	0,085	0,091	0,97	2,16	2,31	2,46
Šířka vývodu	B	0,014	0,016	0,019	0,35	0,40	0,47
Délka vývodu	L	0,020	0,024	0,030	0,50	0,60	0,75
Šířka kotvicích patek	R		0,014			0,350	
Horní zkosení pouzdra	α			12°			12°

* Kontrolní údaj

Poznámky: Rozměry D a E1 neobsahují otřepy a nálisky. Nálisky a otřepy nemají přesáhnout 0,01' (0,245 mm) na každé straně. JEDEC ekvivalent nebyl stanoven.
Výkres č. C04-113

Příloha A: Změny údajů

Tento materiál vychází z aktualizované 2. revize popisu mikropočítače PIC12F675.

Změny se týkají technických parametrů, nově přidávaných grafických charakteristik. V nově zařazených poznámkách je zdůrazněno, že programátoři společnosti Microchip zachovávají tovární nastavení kalibračních bitů. U mikropočítače PIC12F675 musí být inicializován registr ANSEL, jinak nedojde k nastavení vývodů jako digitálních vstupů/výstupů.

Nový název pouzdra MLF-S je nyní DFN-S.

Příloha B: Typové odlišnosti

Mezi popisovanými výrobky existují rozdíly, které shrnuje tabulka B – 1.

Tabulka B – 1:

Vlastnost	PIC12F629	PIC12F675
Převodník A/D	Neobsahuje	Obsahuje

Příloha C: Přejchod mezi funkčně příbuznými typy

Kapitola je zaměřena na popis funkčních a technických odlišností mezi součástkami, které jsou vzájemně nahraditelné (například při přechodu z PIC16C74A na PIC16C74B). Kapitola dosud není k dispozici.

Příloha D: Přechod z jiných mikropočítačů PICmicro®

Zde je popsán typický případ přechodu z jiných typů mikropočítačů PICmicro® na součástky rodiny PIC12F6XX.

D.1: Přechod z PIC12C67X na PIC12F6XX**Tabulka 1: Srovnání vlastností**

Vlastnost	PIC12C67X	PIC12F6XX
Nejvyšší pracovní rychlost	10MHz	20MHz
Velikost paměti	2048 bajtů	1024 bajtů
Rozlišení převodníku	8 bitů	10 bitů
Datová paměť EEPROM	16 bajtů	64 bajtů
Režimy oscilátoru	5	8
Detekce poklesu napětí	Ne	Ano
Vnitřní pull-up rezistory	GP0/1/3	GP0/1/2/4/5
Přerušeni při změně	GP0/1/3	GP0/1/2/3/4/5
Komparátor	Ne	Ano

Poznámka: Součástka je navržena tak, aby funkčně odpovídala údajům, uvedeným v tomto dokumentu. Deklarované elektrické vlastnosti byly navrženy a otestovány tak, aby byla tato funkčnost dodržena. Díky změnám technologického procesu může být změněn výkon součástky oproti jejím předchůdcům. Nárazně se také může změnit chování součástky v navrhované aplikaci.

Rejstřík

A/D převodník		EEADR.....	39
registry	39	EEDAT.....	39
schéma	35	INTCON.....	9
výpočet vzorkovací doby	38	obecného užití.....	3
blokové schéma	1	OPTION	8
časovač Watchdog	43	OSCCAL	12
blokové schéma.....	56	PCL a PCLATH.....	13
doba přetečení	56	PCON	12
dynamické charakteristiky	83	PIE1	10
elektrocharakteristiky	73	PIR1	11
GOTO.....	13	speciální funkční.....	4
instrukce		STATUS	7
bajtově orientovaná	59	VREN	34
bitově orientovaná	59	reset	
obecný formát	60	podmínky	50, 51
soubor.....	61	režim Sleep.....	43
komparátor.....	29	rozměry pouzdra	
konfigurace	30	DFN-S.....	111
napětíová reference.....	33	PDIP	109
ochranné diody	32	SOIC.....	110
pracovní režim.....	31	signál Reset	44
výstup.....	29	statické charakteristiky.....	75
konfigurační slovo	44	synchronizace více součástek	49
oscilátor		Timer0.....	22
režimy	45	Timer1	25
paměť		pracovní režimy	25
čtení dat.....	40	přerušení	26
datová.....	2	vnější oscilátor.....	28
mapa.....	4	vektor	
ověření zápisu	41	přerušení	2
programová	2	reset	2
registry	39	vývod	
zápis dat	41	GP0.....	18
podpora.....	108	GP1	18
pokles napětí	48	GP2.....	19
prodleva OST.....	48	GP3.....	19
prodleva PWRT	48	GP4.....	20
programový čítač	13	GP5.....	20
předdělička		vývody	
funkce.....	23	nastavení	6
přiřazení	24	popis	2
přerušení		vývojové prostředí.....	69
vnější.....	54	zásobník	13
pulzní rušení na vývodu	47	značení pouzder	
registr		DFN-S.....	108
ADCON0	37	PDIP	108
ANSEL.....	37	SOIC.....	108
CMCON.....	29	značení výrobků	118

Online podpora

Společnost Microchip poskytuje podporu na svých internetových stránkách.

Tyto stránky jsou prostředkem, který Microchip používá k usnadnění dostupnosti informací o svých výrobcích. K prohlížení stránky je nutné mít nainstalovány internetové prohlížeče, například Netscape® nebo Microsoft® Explorer®. Soubory, určené ke stažení, lze získat z ftp serveru společnosti.

Připojení k internetové podpoře společnosti Microchip

Stránky společnosti Microchip jsou dostupné na adrese

www.microchip.com

Přenos souborů prostřednictvím ftp serveru je možný na adrese

ftp://ftp.microchip.com

Na internetových stránkách a prostřednictvím síťového protokolu pro přenos souborů můžete získat velkou škálu podpůrných služeb od stahování souborů nejnovějších vývojových nástrojů, technických příruček, aplikačních instrukcí přes uživatelské příručky, vzorové programy po komentáře a články. Kromě toho je zde k dispozici mnoho obchodních informací, seznamy prodejců, dealerů a výrobců.

Za upozornění stojí také další informační zdroje:

- nejnovější tiskové zprávy společnosti Microchip
- sekce technické podpory a často kladených dotazů
- návrhářské tipy
- opravy
- řešení úkolů
- seznamy konzultantů společnosti Microchip
- odkazy na další zajímavé stránky
- konference o výrobcích
- seznamy kurzů a školení

Systémové informace a upgrade

Pro uživatele je v provozu telefonní linka, která poskytuje informace o nejnovějších dostupných verzích vývojových systémových nástrojů. Tyto linky také poskytují informace o dostupnosti balíčků upgrade. Podrobnější informace o hotline v dané oblasti hledejte na stránkách společnosti.

Systém značení výrobků

Informace o cenách nebo dodacích podmínkách dostanete u výrobce nebo příslušného distributora zařízení.

<u>DÍL Č.</u>	<u>X</u>	<u>/XX</u>	<u>XXX</u>
zařízení	teplota	pouzdro	vzor
Zařízení	PIC12F6XX: Běžný rozsah napětí VDD PIC12F6XXT: (páska a cívka)		
Teplota	I =	- 40 °C až +85°C	
	E =	- 40 °C až +125°C	
Pouzdro	P =	PDIP	
	SN =	SOIC s tvarovanými vývody (tělo 150 mil)	
	MF =	MLF-S	
Vzor	třímístné označený vzoru pro QTP (jinak prázdné)		

Příklady:

a) PIC12F629 – E/P 301 = rozšířená teplotní odolnost, pouzdro PDIP, 20 MHz, QTP vzor č. 301

b) PIC12F675 –I/SO = průmyslové využití, pouzdro SOIC, 20 MHz

Součástky JW lze vymazat pomocí UV paprsku a poté přeprogramovat. Tyto součástky vyhovují požadavkům všech režimů oscilátoru.