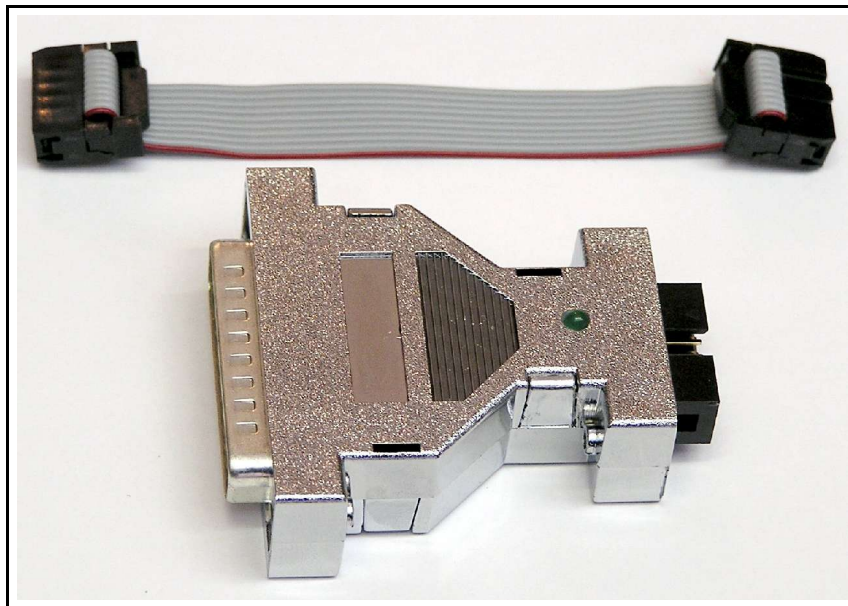


# PK Design

## **Xilinx FPGA, CPLD & Atmel AVR paralelní programovací kabel-R v1.0**

---

### **Uživatelský manuál**



## **Obsah**

1	Upozornění.....	3
2	Úvod.....	4
2.1	Vlastnosti programovacího kabelu.....	4
2.2	Použití programovacího kabelu.....	4
2.3	Podpora programovacího kabelu.....	4
2.4	Stručný popis.....	4
3	Provozní podmínky a parametry.....	5
4	Použití.....	6
4.1	Napájení.....	6
4.2	Připojení k osobnímu počítači.....	6
4.3	Připojení k programované aplikaci.....	6
5	Odkazy.....	8

# 1 Upozornění

Při používání zařízení dodržujte provozní podmínky uvedené v této kapitole a v kapitole „Provozní podmínky a parametry“. Nedodržení těchto doporučených provozních podmínek může vézt k poškození či zničení programovacího kabelu, což může mít za následek poškození či zničení zařízení, ke kterému je připojen.

**Programovací kabel připojujte (i odpojíte) k osobnímu počítači vždy, když je počítač ve vypnutém stavu!**

**Za poškození či zničení programovacího kabelu a k němu připojených zařízení, důsledkem porušení doporučených provozních podmínek, nenese výrobce zodpovědnost.**

Xilinx FPGA, CPLD & Atmel AVR paralelní programovací kabel-R byl navržen pro vývojové a výukové účely. Není proto specifikována výsledná hodnota vyzařovaného elektromagnetického pole. Uživatel také musí brát v úvahu, že programovací kabel není proti vlivům elektromagnetického pole nikterak chráněn a jeho funkce může být při vysokých intenzitách tohoto pole ovlivněna.

Při jakékoliv manipulaci s tímto zařízením je nutné zabezpečit, aby nemohlo dojít k elektrostatickému výboji, a proto vždy používejte ESD ochranné pomůcky (uzemňovací ESD náramek, vodivou antistatickou podložku apod.). Elektrostatický výboj může mít za následek zničení programovacího kabelu i připojeného zařízení.

Není dovoleno vystavovat programovací kabel intenzivnímu slunečnímu záření, rychlým změnám teplot, vodě či vysoké vlhkosti. Není také dovoleno jej jakkoliv mechanicky namáhat. Kabel není odolný proti vlivům agresivních prostředí.

Při čištění nesmí být použito rozpouštědel ani saponátů. Čistěte pouze suchým antistatickým hadříkem (dodržujte ESD podmínky z minulých odstavců).

## 2 Úvod

### 2.1 Vlastnosti programovacího kabelu

- Připojení na paralelní port osobního počítače LPTx.
- Kompatibilní s programovacím kabelem firmy Xilinx : Parallel Cable III.
- Obsahuje oddělovací obvody, zabezpečující ochranu paralelního portu PC.
- Univerzální použití – programuje obvody Xilinx FPGA, CPLD a Atmel AVR přímo v aplikaci.
- Propojovací kabel mezi programátorem a programovanou aplikací lze vyměňovat dle požadavků uživatele.

### 2.2 Použití programovacího kabelu

- Programování obvodů základových desek vývojového systému MVS.
- Programování obvodů FPGA, CPLD a AVR v uživatelské aplikaci.

### 2.3 Podpora programovacího kabelu

- Programovací kabel je kompatibilní s kabelem „Parallel Cable III“ firmy Xilinx a je proto možné jej používat s vývojovým prostředím *WebPACK* na programování obvodů FPGA a CPLD firmy Xilinx, viz. [2].
- Pro programování mikrokontrolerů Atmel AVR je možné použít volně šiřitelný program „*Atmel AVR ISP parallel port programmer @ Xilinx parallel port cable*“, viz. [1].

### 2.4 Stručný popis

Xilinx FPGA, CPLD & Atmel AVR paralelní programovací kabel-R umožňuje programování obvodů Xilinx FPGA, CPLD a mikrokontrolerů Atmel AVR pomocí osobního počítače, ke kterému se kabel připojuje prostřednictvím paralelního portu LPTx. K osobnímu počítači se samotný modul programátoru připojuje standardním prodlužovacím paralelním kabelem (25-male / 25-female). K programované aplikaci se modul programátoru připojuje prostřednictvím krátkého 10 žilového plochého kabelu (pro starší typy desek je kabel 6 žilový), který je z jedné strany zakončen konektorem MLW10 a z druhé strany buď také konektorem MLW10 či jednořadým 6 vývodovým konektorem pro starší typy základových desek. Tento propojovací kabel je možné nahradit jiným kabelem, který bude zakončen konektorem, který bude více vyhovovat uživatelské aplikaci.

Výrobce – typ obvodů	Podporované obvody
Xilinx – FPGA	Spartan, Spartan-II, Spartan-IIe, Spartan-III, Virtex, Virtex-E, Virtex-II atd.
Xilinx – CPLD	XC95xxx, XC95xxxXL, CoolRunner, CoolRunner-II atd.
Atmel – AVR MCU	AT90Sxxxx, ATtinyXX, ATmegaXX

Tabulka 1 - podporované typy obvodů

Paralelní kabel obsahuje oddělovací obvody 74HC125 (umístěné v modulu programátoru, viz. Obr. 1), které oddělují programovanou aplikaci od paralelního portu osobního počítače a tím provádějí jeho ochranu. Tyto oddělovací obvody jsou napájeny z aplikace a kabel tedy nepotřebuje žádný další zdroj napájecího napětí.

### 3 Provozní podmínky a parametry

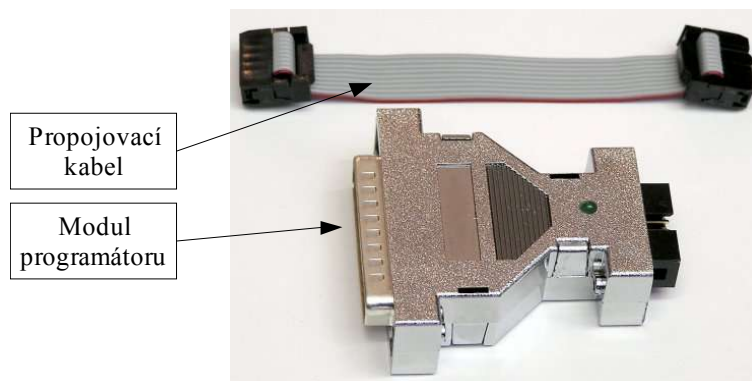
Maximální napájecí napětí $V_{CC}$ .....	5.5V
Provozní napájecí napětí $V_{CC}$ .....	3.3V – 5.5V
Klidový odběr proudu (bez zátěže).....	10mA
Skladovací teplota okolí.....	-10°C až +40°C
Provozní teplota okolí.....	+10°C až +30°C

Všechna napětí jsou stejnosměrná a jsou vztažena k zemnímu vodiči GND (pokud není uvedeno jinak).

**Při nedodržení provozních podmínek zde uvedených hrozí zničení programovacího kabelu i připojeného hardware!**

## 4 Použití

V této sekci je popsáno jak programovací kabel zapojit k osobnímu počítači a programované aplikaci.



Obr. 1 - části programovacího kabelu

### 4.1 Napájení

Programovací kabel je nutné napájet napětím 3.3V – 5.5V, které se přivádí na programovací konektor přímo z programované aplikace. Pokud aplikace neumožňuje napájení tímto napětím, není možné programovací kabel použít.

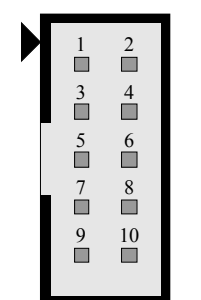
### 4.2 Připojení k osobnímu počítači

Programovací kabel se zapojuje konektorem DSUB-25 (viz. obrázek Obr. 1) do paralelního portu LPTx osobního počítače pomocí standardního prodlužovacího paralelního kabelu (25-male / 25-female).

### 4.3 Připojení k programované aplikaci

Programovací modul se k programované aplikaci připojuje propojovacím kabelem (viz. Obr. 1 - horní část). Propojovací kabel je k modulu programátoru připojen přes konektor MLW10 a k aplikaci buď taktéž konektorem MLW10 či jednořadým 6 vývodovým konektorem.

Číslování vývodů konektorů propojovacího kabelu (MLW10 či 6 vývodového konektoru) je znázorněno na následujících obrázcích a významy vývodů jsou uvedeny v tabulkách.



Obr. 2  
konektor MLW10

Vývod	JTAG	FPGA	AVR ISP
3	VCC	VCC	VCC
4	GND	GND	GND
5	TCK	CCLK	SCK
6	TDO	D/P	MISO
7	TDI	DIN	MOSI
8	TMS	PROG\	RST\
1, 2, 9, 10	Nezapojeno	Nezapojeno	Nezapojeno

Tabulka 2 - přiřazení vývodů konektoru MLW10 pro jednotlivá programovací rozhraní



Obr. 3

konektor 6 vývodový

(Pin1 = červený vodič)

Vývod	JTAG	FPGA	AVR ISP
1	VCC	VCC	VCC
2	GND	GND	GND
3	TCK	CCLK	SCK
4	TDO	D/P	MISO
5	TDI	DIN	MOSI
6	TMS	PROG\	RST\

Tabulka 3 - přiřazení vývodů 6 vývodového konektoru pro jednotlivá programovací rozhraní

Při připojování programovacího kabelu k programované aplikaci zkontrolujte, že vývody konektoru propojovacího kabelu mají shodné významy s konektorem programované aplikace.

**Při nesprávném spojení vývodů programovacího konektoru a vývodů konektoru v programované aplikaci může dojít k zničení programovacího modulu či aplikace! Proto propojování věnujte zvýšenou pozornost.**

## **5 Odkazy**

---

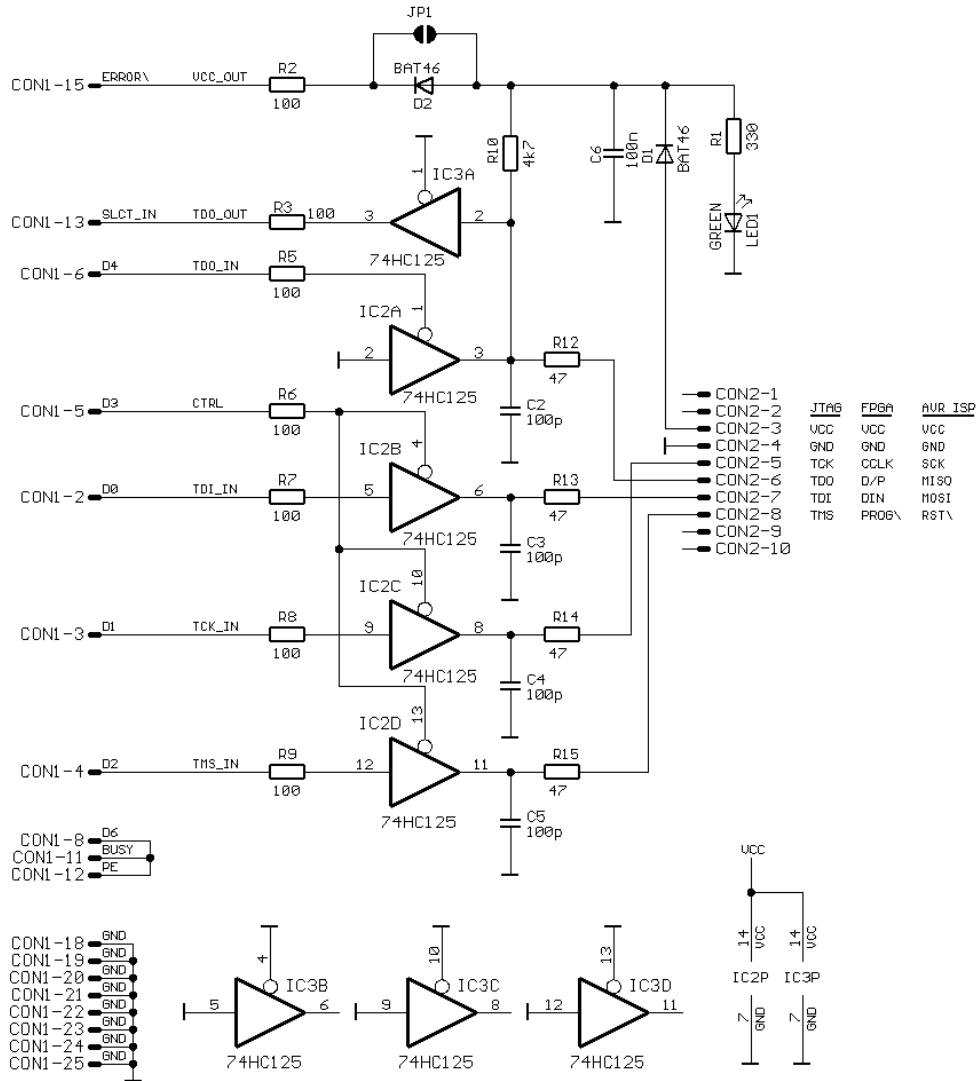
[1] ... Atmel AVR ISP parallel port programmer @ Xilinx parallel port cable, dostupný na [pkdesign.wz.cz](http://pkdesign.wz.cz)

[2] ... Vývojové prostředí Xilinx WebPACK, dostupné na [www.xilinx.com](http://www.xilinx.com)



# Přílohy

## Schéma



TITLE: Parallel_prog_cable_R_v10	
PART:	
Designed by: PK Design	Sheet: 1/1

Xilinx FPGA, CPLD & Atmel AVR paralelní programovací kabel-R v1.0

Uživatelský manuál (verze dokumentace v1.0)

PK Design

<http://pkdesign.wz.cz>

[pkdesign@seznam.cz](mailto:pkdesign@seznam.cz)

12. 12. 04